ZÁPADOČESKÁ UNIVERZITA V PLZNI
FAKULTA ELEKTROTECHNICKÁ

KATEDRA ELEKTROMECHANIKY A VÝKONOVÉ ELEKTRONIKY

DIPLOMOVÁ PRÁCE

Třífázová nabíječka baterií

Bc. Martin Macháček **2019**

ZÁPADOČESKÁ UNIVERZITA V PLZNI
Fakulta elektrotechnická
Akademický rok: **2018/2019**

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení:	**Bc. Martin MACHÁČEK**
Osobní číslo:	**E17N0043P**
Studijní program:	**N2612 Elektrotechnika a informatika**
Studijní obor:	**Průmyslová elektronika a elektromechanika**
Název tématu:	**Třífázová nabíječka baterií**
Zadávající katedra:	**Katedra elektromechaniky a výkonové elektroniky**

Zásady pro vypracování:

Cílem práce je kompletní elektromechanický návrh nabíječky baterií napájené ze zdroje 3x400V o výkonu až 10kW. Výsledné zařízení bude navrženo s ohledem na EMC a bezpečnostní požadavky.

1. Poveďte úvodní rešerši a zvolte vhodnou topologii silového obvodu.
2. Vytvořte model silového obvodu a ověřte funkci simulací.
3. Proveďte dimenzování výkonovových komponentů.
4. Navrhněte mechanický koncept nabíječky.
5. Sestavte prototyp a proveďte základní oživení nabíječky.

Rozsah grafických prací: **podle doporučení vedoucího**

Rozsah kvalifikační práce: **40 - 60 stran**

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

1. **VONDRÁŠEK, F., GLASBERGER, T., FOŘT, J., JÁRA, M., MICHALÍK, J. Výkonová elektronika. Sv. 3, Měniče s vlastní komutací a bez komutace. Část 2, Měniče kmitočtu a střídavého napětí. 3. vyd. Plzeň : Západočeská univerzita v Plzni, 2017, 287 s. ISBN: 978-80-261-0688-3.**

Vedoucí diplomové práce: **Ing. Martin Jára, Ph.D.**
Regionální inovační centrum elektrotechniky

Datum zadání diplomové práce: **5. října 2018**

Termín odevzdání diplomové práce: **30. května 2019**

Prof. Ing. Zdeněk Peroutka, Ph.D.
děkan

L.S.

Prof. Ing. Václav Kůs, CSc.
vedoucí katedry

V Plzni dne 5. října 2018

Abstrakt

Předkládaná diplomová práce popisuje stavbu prototypu třífázové nabíječky k nabíjení trakční baterie e-formule. Práce obsahuje úvodní rešerši topologie nabíječky, návrh ideálních parametrů rezonančního obvodu LLC měniče, popis simulací silového obvodu, dimenzování výkonových prvků, popis jednotlivých DPS, naznačení mechanického konceptu a průběh základního oživení jednotlivých komponent. Završuje tak roční práci na prototypu a současně slouží jako záchytný bod pro dokončení kompletního zařízení.

Klíčová slova

Nabíječka, e-mobilita, rezonanční měnič, výkonová elektronika, snižující měnič, simulace, budič výkonového modulu, interface

Abstract

This thesis describes the construction of a three-phase charger prototype for charging the e-formula traction battery. The thesis includes an introduction of the charger topology, a proposal of ideal parameters of the resonance circuit of the LLC converter, a description of the power circuit simulations, the dimensioning of the power elements, a description of the individual PCBs, and a suggestion of the mechanical concept and the process of the basic commissioning of individual components. It completes the year's prototype work and performs a checkpoint for final completion of charger.

Key words

Charger, e-mobility, resonant converter, power electronics, buck converter, simulation, driver of power module, interface

Prohlášení

Prohlašuji, že jsem tuto diplomovou práci vypracoval samostatně, s použitím odborné literatury a pramenů uvedených v seznamu, který je součástí této diplomové práce.

Dále prohlašuji, že veškerý software, použitý při řešení této bakalářské/diplomové práce, je legální.

.....

podpis

V Plzni dne 28.5.2019 Bc. Martin Macháček

Poděkování

V první řadě bych chtěl poděkovat vedoucímu diplomové práce Ing. Martinu Járovi, Ph.D. za vzorné vedení, cenné a praktické rady, za trpělivost a ochotu, bez které by práce nikdy nedosáhla finální kvality. Za umožnění účasti a začlenění do projektu elektrické formule děkuji vedoucímu tohoto projektu Ing. Luboši Streitovi, Ph.D.

Za podporu během pěti let mého studia děkuji svým rodičům a sourozencům vlastním i nevlastním. Poděkovat musím také mému dědovi Václavu Schneiderovi, díky kterému jsem se začal věnovat elektrotechnice a bez kterého bych nikdy nedosáhl současné úrovně znalostí elektrotechniky. Za duševní podporu i v těch nejkritičtějších chvílích děkuji své přítelkyni Lucii Zelenkové, jež se mi stala i novým synonymem smyslu a důležitosti mého studia. Úplný obraz duševní podpory pak dotvořili spolužáci, kolegové myslivci nejen z mého domácího MS Ohře Skupice, kolegové hasiči z SDH Třeboc a kamarádi radioamatéři z klubu OK1KRE v Řevničově. Kromě poděkování všem jmenovaným se omlouvám za zanedbávání společných setkání.

Obsah

OBSAH **8**

ÚVOD **10**

SEZNAM SYMBOLŮ A ZKRATEK **11**

1 POŽADOVANÉ PARAMETRY **14**

2 VÝBĚR TOPOLOGIE **16**

2.1 LLC MĚNIČ 18
2.2 VSTUPNÍ USMĚRŇOVAČ 19
2.3 SNIŽUJÍCÍ MĚNIČ 20

3 DIMENZOVÁNÍ REZONANČNÍHO OBVODU **22**

3.1 STAVOVÉ ROVNICE 26
3.2 SIMULACE CHOVÁNÍ LLC OBVODU 28
3.3 FINÁLNÍ PODOBA LLC OBVODU 30

4 MODEL SILOVÉHO OBVODU **32**

4.1 ELEKTRICKÝ MODEL 32
4.2 REGULAČNÍ MODEL 33
4.3 SIMULACE SILOVÉHO OBVODU 34

5 DIMENZOVÁNÍ VÝKONOVÝCH KOMPONENT **39**

5.1 VSTUPNÍ USMĚRŇOVAČ 39
5.2 LLC MĚNIČ 41
5.3 VÝSTUPNÍ SNIŽUJÍCÍ MĚNIČ 43
5.4 CHLADIČ LLC MĚNIČE A SNIŽUJÍCÍHO MĚNIČE 47

6 SILOVÉ OBVODY **49**

6.1 VSTUPNÍ USMĚRŇOVAČ 49
6.2 HLAVNÍ SILOVÁ DESKA 50
6.3 DOPLŇKOVÉ PŘÍSTROJE 52

7 BUDIČE VÝKONOVÝCH KOMPONENT **54**

7.1 TOPOLOGIE 54
7.2 DRIVER 55
7.3 ZDROJE 56
7.4 VSTUPNÍ OBVODY 57

8 INTERFACE **59**

8.1 MCU 60
8.2 MĚŘÍCÍ OBVODY 60
8.3 VSTUPNÍ OBVODY 61
8.4 VÝSTUPNÍ OBVODY 62
8.5 OBVODY PRO ŘÍZENÍ BUDIČŮ 63
8.6 KOMUNIKACE 63

9 MECHANICKÝ KONCEPT **65**

9.1 BUDIČE VÝKONOVÝCH KOMPONENT 65
9.2 HLAVNÍ OBVODY 66
9.3 SKŘÍŇ A VNITŘNÍ USPOŘÁDÁNÍ 67

10 STAVBA A OŽIVENÍ 70

10.1 BUDIČE A INTERFACE 70
10.2 ZKOUŠKA HLAVNÍ SILOVÉ DESKY 74
10.2.1 Zkouška LLC 74
10.2.2 Zkouška snižujícího měniče 79

ZÁVĚR 82

SEZNAM LITERATURY A INFORMAČNÍCH ZDROJŮ 1

PŘÍLOHY 2

Úvod

Předkládaná práce je zaměřena na popis návrhu prototypu nabíječky baterií. Úkolem vyvíjeného zařízení bude nabíjení trakčních baterií elektrické formule, která je v době realizace této práce vyvíjena týmem studentů přímo na elektrotechnické fakultě. S ohledem na potřebný výkon této nabíječky bylo zvoleno napájení z třífázové sítě, tolik tedy k původu názvu této práce.

V rámci diplomové práce je popsán postup od prvotní rešerše, kde byla zvolena topologie, přes dimenzování a výběr dílčích komponent až po popis stavby a základní oživení prototypu. Z hlediska funkčních celků se práce zaměřuje na fyzickou elektromechanickou stránku nabíječky. Topologie vychází z moderních trendů v oblasti výkonové elektroniky. Kromě použití rezonančního měniče je zde inovativní také použití výkonových tranzistorových modulů postavených na technologii SiC elektroniky. Důležitým parametrem byla bezpečnost hotové nabíječky v předpokládaném pracovním prostředí.

K samotnému návrhu byly využity moderní programy pro sofistikované elektrotechnické modelování, ale i CAD systémy buď přímo určené pro návrh plošných spojů a elektrických obvodů nebo systému čistě strojařského, pro vytvoření elektromechanického návrhu. Postup práce s těmito programy se odráží v použitých postupech.

Seznam symbolů a zkratek

$\boldsymbol{A,B}$ ..... Stavové matice systému

C_{GD}, C_{GS}, C_{DS} ..... Parazitní kapacity MOSFET tranzistoru

C_R ..... Rezonanční kapacita

$E_{sw(on)}$, $E_{sw(off)}$ ..... Energie spínacích ztrát

f_n ..... Normalizovaná frekvence

f_{r1}, f_{r2} ..... Rezonanční frekvence

f_s ..... Frekvence napětí na vstupu rezonančního obvodu

f_{SW} ..... Spínací frekvence

$I_{F(AV)}$ ..... Střední hodnota proudu procházejícího diodou

$I_{F(RMS)}$ ..... Efektivní hodnota proudu procházejícího diodou

I_{LM} ..... Proud procházející magnetizační indukčností

I_{LR} ..... Proud procházející rezonanční indukčností

I_{ON}, I_{OFF} ..... Proud procházející tranzistorem při jeho zapnutí, resp. Vypnutí

I_{out} ..... Výstupní proud

I_R ..... Proud procházející ekvivalentním odporem

λ ..... Poměr indukčností rezonančního obvodu

L_M ..... Magnetizační indukčnost

L_R ..... Rezonanční indukčnost

M ..... Přenos LLC měniče

n ..... Převod transformátoru

P_{fw} ..... Vodivostní ztráty

P_{out} ..... Požadovaný výstupní výkon

P_{TOT} ..... Celkové ztráty na součástce, resp. Modulu

P_{tot1}, P_{tot2}, P_{tot3} ... Celkový ztrátový výkon daného modulu,

Q ..... Jakost obvodu

$R_{DS(on)}$ ..... Odpor vodivého kanálu MOSFET tranzistoru

$R_{EQ,AC}$ ..... Ekvivalentní odpor

R_G ..... Velikost hradlového odporu

$R_{th(c-h)}$ ..... Tepelný odpor přechodu kryt modulu – chladič

$R_{th(j-c)}$ ..... Tepelný odpor přechodu čip – kryt modulu

$R_{th(j-h)}$ ..... Tepelný odpor přechodu čip – chladič

R_V ..... Diferenciální odpor diody

T_1,T_2,T_3 ..... Teplota čipu daného modulu

T_a..... Teplota prostředí

T_h..... Teplota chladiče

U_{CR}..... Napětí na rezonančním kondenzátoru

U_{DS}..... Napětí mezi Drain a Source přívody tranzistoru

U_{in} ..... Vstupní napětí

U_{out}..... Výstupní napětí

U_{PRIM}..... Napětí na primární straně transformátoru

U_{SEK}..... Napětí na sekundární straně transformátoru

U_{TO}..... Prahové napětí diody

$\boldsymbol{x}$ ..... Vektor stavových proměnných

$\boldsymbol{x_0}$..... Vektor počátečních podmínek

Z_0..... Charakteristická impedance

A/D ..... Analog/digital

AC..... Alternating current

CAN..... Controller area network

CC..... Constant current

CTMI ..... Common mode transient immunity

CV..... Constant voltage

DC..... Direct current

DPS..... Deska plošných spojů

DSP..... Digitální signálový procesor

FHA ..... First harmonic approximation analysis

FPGA..... Field Programmable Gate Array

FSG..... Formula student Germany

GPIO..... General-purpose input/output

HW ..... Hardware

I2C ..... Inter-integrated circuit

JTAG ..... Joint test action group

MOSFET ..... Metal oxide semiconductor field effect transistor

NC..... Normally closed

NC..... Normally closed

NO ..... Normally open

PFC ..... Power factor correction

PWM..... Pulse width modulation

RICE ..... Regionální inovační centrum elektrotechniky

SAE..... Society of Automotive Engineers

SCI ..... Serial communications interface

SiC ..... Silicon carbide

SMD ..... Surface mount technology

SPI ..... Serial peripheral interface

THT ..... Through-hole technology

ZCS..... Zero current switching

ZVS..... Zero voltage switching

1 Požadované parametry

Základem popisovaného návrhu nabíječky jsou její požadované parametry. Pro přehlednost jsou tak níže vypsány tabelárně.

Tab. 1.1 Požadované parametry

výkon	10kW
vstupní napětí	3x400V, 50Hz
výstupní napětí	190 - 600V DC

Jak jde vidět, jedná se pouze o základní parametry, které vycházejí z použití a funkčnosti požadovaného zařízení. Dodatečné technické parametry jako spínací frekvence, či topologie jsou pak předmětem samotného návrhu a přístupu k řešení projektu. Mimo hlavní elektrické parametry vlastního měniče nabíječky je nutné respektovat i individuální bezpečnostní požadavky. Ty v našem případě vycházejí z vlastního určení nabíječky jako nabíječky trakčních baterií pro elektrickou formuli. V této oblasti mimo jiné platí pravidla společností Society of Automotive Engineers (SAE) a Formula Student Germany (FSG) [7], pro e-formule. Následuje stručný přehled:

Maximální napětí na baterii (respektive v celém trakčním obvodu) nesmí být větší než 600V.

- Živé části musejí být galvanicky oddělené od uzemnění, od řídící elektroniky a současně musí být galvanicky oddělený potenciál sítě od potenciálu trakčního obvodu. Oddělení se ověřuje napěťovou zkouškou a musí být viditelně označené, zvláště pokud je provedeno na plošném spoji.

- Při nabíjení musí být aktivní hlídač izolačního stavu, tak aby v případě poruchy mohl přerušit nabíjení.

- Při nabíjení komunikuje řídicí systém nabíječky s řídicím systémem baterie, aby bylo možné v případě poruchy přerušit nabíjení. Přerušení nabíjení musí být možné i při přerušení ochranné smyčky procházející přes jednotlivé bezpečnostní prvky a nouzová tlačítka. Při přerušení musí dojít k vybití stejnosměrných meziobvodů pod 60V do 5 sekund a toto přerušení musí být demonstrovatelné. Po přerušení musí být nabíjení zastaveno až do ručního restartu nabíječky.

Jednotlivé podmínky jsou vždy přesněji určeny vlastním předpisem. Pro stručnost jsem tento výčet omezil na nejdůležitější podmínky.

2 Výběr Topologie

Prvním krokem návrhu každého výkonového elektronického měniče je stanovení charakteru vstupních a výstupních veličin, tedy charakter elektrického proudu a napětí. Trakční baterie je složená z jednotlivých článků (dnes nejčastěji lithiové články), které mohou být zapojeny podle individuálních požadavků v různých sérioparalelních kombinacích. Zapojením se pak dosahuje požadovaného napětí a požadované zatížitelnosti baterie jako celku. Z principu jednotlivých článků je tak jednoznačně určeno, že k jejich nabíjení musíme použít stejnosměrného proudu. Za účelem kontrolovaného nabíjení baterie je pak nutné, aby výstupní proud byl regulován v rozsahu daném výrobcem baterie, popřípadě musí být odvozen z charakteristiky článků se zohledněním jejich sérioparalelního řazení. Oproti výstupní veličině prakticky jakékoliv nabíječky není vstupní veličina vždy jasně stanovena. V dnešní době se již běžně v trakci používají měniče, které ze stejnosměrného zdroje (kterým bývá stejnosměrná trolej) nabíjejí trakční baterii a mohou tak ukládat elektrickou energii pro jízdu vozidla na úseku bez trolejového vedení. Pak se jedná o měnič DC/DC. V našem případě je však zadáním jasně stanoveno třífázové napájení z běžné sítě 3x400V 50Hz. Napájení bereme jako konstantní, musíme však zohlednit i případné poklesy napětí sítě.

Základní topologie nabíječky je tak stanovena jako měnič AC/DC s možností regulace na straně výstupu. Možností realizace takového měniče je více. Z hlediska převodu napětí by nejjednodušším řešením byl některý z druhů řízených usměrňovačů. Zde přicházejí v úvahu dvě možnosti. První je obyčejný tyristorový řízený usměrňovač. Výhoda takového usměrňovače by spočívala zejména v jeho jednoduchosti. V podstatě zde pouze vhodným spínáním regulujeme velikost výstupního napětí. Další výhodou ve prospěch Tyristorového usměrňovače je cena samotných tyristorů v poměru k možnému přenášenému výkonu měniče. Zde však výhody tohoto usměrňovače končí. Jasnou nevýhodou jsou EMC vlastnosti tohoto zapojení. S tím jak měníme řídící úhel (kterým přímo ovlivňujeme velikost výstupního napětí) totiž přímo měníme účiník celého měniče. V praxi tak při běžné regulaci silně ovlivňujeme napájecí síť a odstranění tohoto vlivu by bylo náročné. Dalším nabízeným řešením je použití pulzního usměrňovače. Ten již používá vypínatelné součástky. Svojí činností je tento usměrňovač schopen regulovat výstupní napětí, v praxi však v omezeném rozsahu. Zároveň je však schopen práce při konstantním účiníku. Mohli bychom tak pracovat při čistě činném odběru výkonu z napájecí soustavy. Oba způsoby

řešení pomocí usměrňovačů však, samy o sobě, neumožňují galvanické oddělení sítě. Jsou tak v rozporu s bezpečnostními požadavky na navrhované zařízení. Současně je potřeba konstrukci nabíječky řešit tak, abychom dosáhli galvanického oddělení silové části od řídící. Bylo tedy nutné přistoupit ke komplexnější topologii. Nejjednodušší galvanické oddělení, pro přenos řádově vyššího výkonu, je oddělení pomocí transformátoru. Teoretickou možností je použití tyristorového usměrňovače za vlastním transformátorem, ovšem problém s EMC kompatibilitou tím nevyřešíme. Ovšem hlavní nevýhodou je v tomto případě použití transformátoru, pracujícího se síťovým kmitočtem. Takový transformátor by byl nejen rozměrný, ale jeho hmotnost by způsobovala nemalé logistické problémy. Jiná situace ovšem nastává, pokud napájecí frekvenci transformátoru posuneme o pár řádů výše. Je známé už ze základů elektrických strojů, že s rostoucí frekvencí značně klesá velikost magnetického obvodu transformátoru.

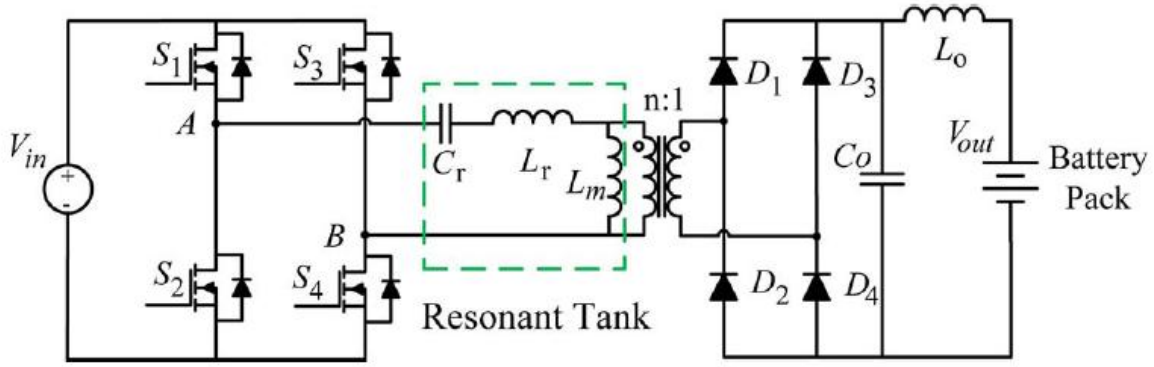
Tím jsme se dostali do úvah s využitím některého ze spínaných elektronických zdrojů. Základní myšlenka typických spínaných zdrojů spočívá nejprve v usměrnění elektrického proudu z napájecí sítě s následným spínáním tohoto usměrněného napětí. Tím je možné použít téměř libovolnou spínací frekvenci. Generovaný střídavý signál následně přivedeme na primární vinutí transformátoru. Na jeho sekundárním vinutí se následně indukuje napětí o shodné frekvenci, je však změněné o převod transformátoru. Napětí ze sekundárního obvodu poté usměrníme běžným neřízeným usměrňovačem a může tak sloužit k napájení dále připojeného zařízení. Omezeni jsme zde možnostmi spínacích polovodičových prvků a parametry magnetického obvodu použitého transformátoru. Přes galvanicky oddělenou zpětnou vazbou můžeme řídit velikost výstupního napětí, popřípadě proudu. Topologií galvanicky oddělených spínaných zdrojů je více, jmenovitě například Flyback měnič, půl-můstkový či plně-můstkový propustný měnič. Zde se ovšem dostáváme i do problematiky volby spínacích prvků. Topologie uvedených zdrojů totiž provozují spínaní s tvrdou komutací. Tím je myšlen způsob spínání prvků, tak že se zde objevují nezanedbatelně velké spínací ztráty. Obecně jsou spínací ztráty dané jako ztráty na daném spínacím prvku, které vznikají v průběhu komutace proudu mezi jednotlivými spínacími prvky. Během této komutace se na spínacích prvcích objevuje zároveň proud i napětí. Tento jev je dán vnitřní strukturou polovodičových prvků. Vlivem nenulového proudu i napětí pak vznikají tepelné ztráty. Tyto ztráty pak lineárně rostou se zvyšující se spínací frekvencí. Pokud mluvíme o tvrdé komutaci, jsou tyto ztráty nezanedbatelné a to tak, že značně omezují rozsah spínací frekvence. V praxi je toto omezení v závislosti na výkonu a napěťové hladině

měniče od jednotek do desítek kHz (v oblasti výkonové elektroniky pro elektrické pohony, nikoliv výkonové elektroniky pro vysílače a sdělovací elektroniku obecně). Opakem tvrdé komutace je komutace měkká, v angličtině označená jako soft-switching. Měnič pracující s touto komutací má značně zmenšené spínací ztráty a tím tak klesají ztráty celkové. Měkké komutace můžeme docílit, mimo jiné, úpravou topologie samotného měniče. Velikost okamžitého ztrátového výkonu je dána součinem napětí a proudu na součástce v průběhu spínacích dějů. Pro snížení ztrát tak stačí omezit pouze jednu z těchto veličin na hodnotu teoreticky blízkou nule (při zanedbání parazitních prvků). Následným součinem pak získáme ztráty blízké nule. V této problematice pak můžeme rozeznávat dva režimy měkké komutace. Konkrétně Zero Voltage Switching (ZVS) a Zero Current Switching (ZCS), čili v češtině spínání při nulovém napětí a spínání při nulovém proudu. Volba režimu je pak závislá čistě na volbě topologie měniče, zejména pak v cíleném využití pasivních prvků. Z těchto vlastností vyplývá hlavní výhoda měkké komutace. Tou je možnost zvýšení spínací frekvence, při zachování proudové hodnoty součástek. Zvýšená frekvence následně přináší výhody ve zmenšení použitých indukčností pro vyhlazení pracovních proudů, ale i zmenšení magnetického obvodu případně použitého transformátoru (tím tedy zmenšení transformátoru celkově) pro převod a galvanické oddělení potenciálů.

2.1 LLC měnič

Průvodní rešerší jsme se tak s vedoucím této práce přiklonili k použití měniče využívajícího měkkou komutaci a to konkrétně rezonančního měniče typu LLC. Tento měnič je samotnou kapitolou rezonančních měničů. Jak již název napovídá, sestává jeho rezonanční obvod (Resonant tank) z dvou indukčností a kapacity. Vlivem provozu na frekvencích blízkých rezonanční frekvenci tohoto obvodu dostáváme měnič do oblastí měkké komutace. Frekvenci v tomto obvodu generujeme pomocí H-můstku sestávajícího z vypínatelných součástek s antiparalelně řazenými diodami. H-můstek je při tom napájen ze stejnosměrného meziobvodu. Tento stejnosměrný meziobvod označujeme v rámci této práce jako první stejnosměrný meziobvod. První meziobvod je sestává z kondenzátorové baterie o takové velikosti, aby zajistila vyhlazení stejnosměrného napětí na vstupu střídače a aby tak tvořila dostatečně tvrdý zdroj pro jednotlivé spínací takty.

Uvedené složení rezonančního obvodu odpovídá zejména teoretické rovině. Reálně je obvod složen z vysokofrekvenčního transformátoru a rezonančního kondenzátoru. Přičemž obě tyto součástky musí být schopny pracovat v oblasti pracovních proudů a napětí. Obzvlášť citlivý je zde výběr vhodného kondenzátoru, jelikož ne každý kondenzátor je projektovaný pro využití při vyšších pracovních proudech. Vysokofrekvenční transformátor pak musí, kromě potřebného převodního poměru vstupního k výstupnímu napětí, vykazovat též potřebné velikosti indukčností.



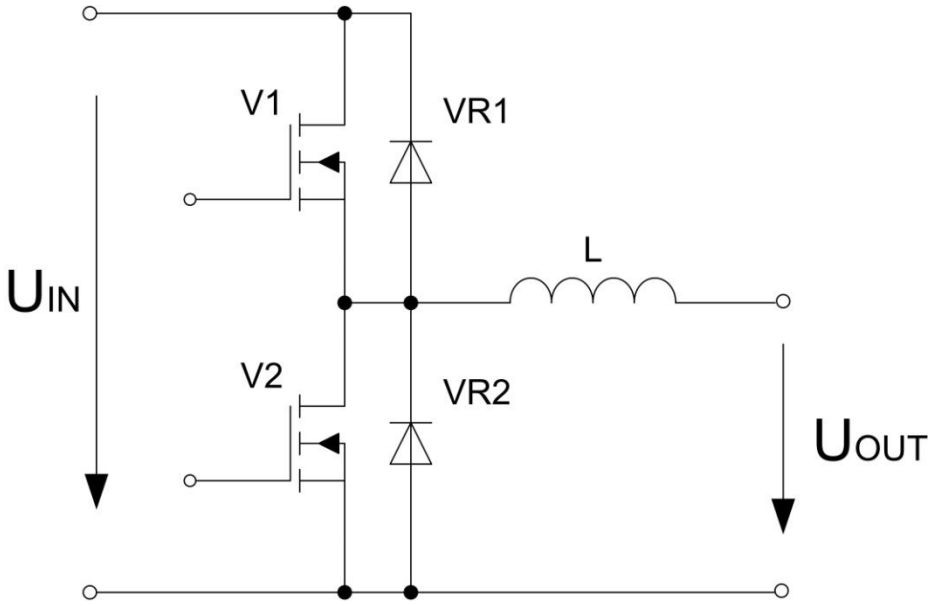
Obr. 2.1 Zjednodušené schéma použitého LLC měniče, převzato z [1].

2.2 Vstupní usměrňovač

Pro napájení prvního stejnosměrného meziobvodu bylo třeba zvolit některý z dostupných usměrňovačů. Jak z hlediska vlivu měniče na síť tak z hlediska vlivu regulace vstupního napětí pro H-můstek by bylo jednoznačně nejlepší zvolit pulzní usměrňovač. Ovšem z hlediska rozsahu této diplomové práce by bylo náročné současně řešit problematiku pulzního usměrňovače a následně problematiku samotného LLC měniče. Proto jsme se rozhodli pro jednodušší cestu, tedy pro použití neřízeného usměrňovače. S tím, že pokud by to okolnosti vývoje prototypu vyžadovaly, bylo by možné dodatečné použití již hotového pulzního usměrňovače, nebo by jeho návrh mohl být použit jako námět jiné absolventské práce. Je však zároveň nutné, aby navržený měnič splňoval požadavky na EMC. Z tohoto důvodu musíme do výsledného zapojení zapojit též VF filtr a dostatečně velké indukčnosti ve vstupním obvodu pro lepší rozložení vyšších harmonických odebíraného proudu.

2.3 Snižující měnič

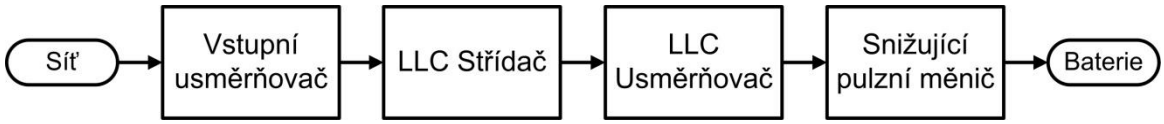
Přestože je LLC měnič teoreticky schopný regulace výstupního napětí pomocí změny spínací frekvence H-můstku, ukázala se toto řešení jako příliš komplikované (návrh je popsaný v kapitole 3). Jelikož je funkce regulování výstupního napětí a proudu u nabíječky trakčních baterií klíčová, museli jsme upravit topologii výkonového obvodu. Z časových důvodů jsme zvolili nejjednodušší variantu, a sice snižující pulzní měnič. Zjednodušené schéma je zobrazeno na *Obr. 2.2*. Ten nám svojí funkcí umožní nezávisle na LLC měniči regulovat stejnosměrné výstupní veličiny a řídit tak nabíjení. Vstupem tohoto měniče je výstup z usměrňovače umístěného na výstupu rezonančního transformátoru. Samozřejmostí je náležité vyhlazení pomocí kondenzátorové baterie. Tato baterie je v rámci topologie nabíječky součástí tzv. druhého stejnosměrného meziobvodu. Napětí z meziobvodu pak bude snižujícím měničem s příslušnou modulací spínáno na výstup nabíječky. Výstup musí být opatřen jednak indukčností, která umožňuje samotnou funkci snižujícího měniče, ale také čidlem výstupního proudu a napětí na baterii. Čidla jsou důležitá pro získání zpětné vazby a tím pro řízení spínání snižujícího měniče.



Obr. 2.2 Schéma snižujícího měniče.

Výhodou použití snižujícího měniče je taky možnost vyrovnávat kolísání napětí sítě a kolísání napětí na meziobvodech vlivem změny zátěže. LLC měnič totiž budeme používat v konstantním režimu, kdy bude sloužit pouze pro převod elektrické energie při konstantním převodním poměru napětí. Jakákoliv změna napětí na vstupu se nám tak

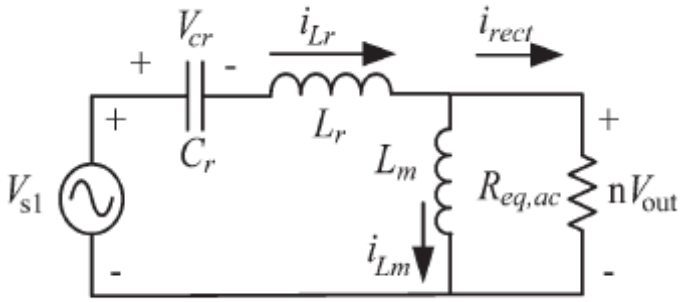
dostane i na výstupní část LLC. Vyrovnávání napětí bude možné s použitím optimálně navrženého regulátoru.



Obr. 2.3 Celkové blokové schéma nabíječky.

3 Dimenzování rezonančního obvodu

Hlavní součástí rezonančního měniče je jeho rezonanční obvod. V rámci zveřejněných informací ohledně rezonančních měničů však není uveden žádný jednoznačný empirický vztah pro návrh jednotlivých komponent rezonančního obvodu. Ruční metody analytického řešení chování rezonančního obvodu by byly příliš složité. Musíme tak využít některé ze simulačních metod. Tato práce vychází z článku [1], kde je k výpočtu využito metody FHA - First harmonic approximation analysis. Z tohoto řešení je zde použit pouze převod do náhradního schématu, který již řešíme pomocí metody stavových rovnic. Oproti FHA umožňuje zvolená metoda simulaci se vstupním napětím o libovolném tvaru. Elektrický obvod je následně řešen jako přechodový děj. Aplikaci metody stavových rovnic popisuje kap. *3.2*.



Obr. 3.1 Náhradní schéma rezonančního obvodu, převzato z [1].

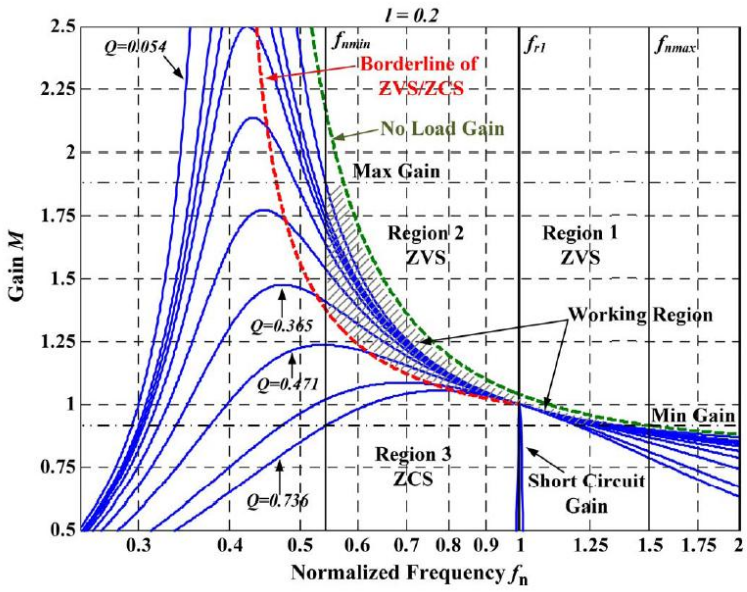
Náhradní schéma rezonančního obvodu je zobrazeno na *Obr. 3.1*. Zdroj střídavého napětí pro rezonanční obvod, v našem případě H-můstek je v tomto schématu nahrazen zdrojem napětí V_{s1}. Rezonanční kondenzátor je shodný s reálným kondenzátorem. Ovšem transformátor je pro potřeby simulace rozložen na dvě náhradní indukčnosti L_R a L_M. Posledním prvkem v náhradním schématu je $R_{EQ,AC}$, který zde reprezentuje zatížení. Ekvivalentní odpor zohledňuje nejen výkon rezonančního měniče, ale také převod rezonančního transformátoru. Vztah pro výpočet velikosti ekvivalentního odporu je uveden na (3.1) [1].

$$R_{EQ,AC} = n^2 \frac{8}{\pi^2} \frac{U_{OUT}}{I_{OUT}} \tag{3.1}$$

Pro vztažení vzorce na určitý výstupní výkon při daném výstupním napětí je pak potřebná pouze jednoduchá úprava s elementárním vzorcem pro výpočet výkonu [1]:

$$R_{EQ,AC} = n^2 \frac{8}{\pi^2} \frac{{U_{OUT}}^2}{P_{OUT}} \tag{3.2}$$

Převod transformátoru je v obou vztazích (3.1) i (3.2) uveden jako *n*. Pro řešení obvodu pak můžeme použít běžné metody řešení střídavých obvodů. Pro volbu optimálních velikostí jednotlivých klíčových prvků je však potřeba vytvořit frekvenční charakteristiku (*Obr. 3.2*) v širokém rozsahu předpokládaných pracovních frekvencí.



Obr. 3.2 Frekvenční charakteristika převodu LLC měniče pro konstantní poměr λ, převzato z [1].

Ruční výpočet pro jednotlivé frekvence tak sice možný je, ovšem s extrémní časovou náročností. V dnešní době je tak samozřejmostí použití automatizovaných výpočetních programů. Pro vzájemné porovnávání jednotlivých provozních stavů rezonančního obvodu a zejména pak pro porovnání různých parametrů tohoto obvodu je potřeba zavést vztažné hodnoty. Základní vztažnou hodnotou je pak přenos *M*, které je vyjádřeno následující rovnicí [1]:

$$M = \frac{nU_{OUT}}{U_{\mathrm{IN}}} \tag{3.3}$$

Je zřejmé, že tento přenos je pouze poměr aktuálního výstupního napětí k aktuálně vstupnímu, s přihlédnutím k převodu transformátoru. Velikost přenosu v závislosti na frekvenci lze z frekvenční charakteristiky vyčíst na svislé ose (vždy pro dané nastavení parametrů rezonančního obvodu, včetně zátěže). Další vztažnou hodnotou je normalizovaná frekvence f_n [1]:

$$f_n = \frac{f_S}{f_{r1}} \tag{3.4}$$

Podobně jako přenos je i normalizovaná frekvence daná poměrem spínací frekvence f_S ke vztažné frekvenci. Normalizovanou frekvenci používáme v rámci frekvenční charakteristiky jako poměrovou frekvenci pro jednodušší orientaci. Jako vztažnou frekvenci zde používáme první rezonanční frekvenci f_{r1}. Kdy první rezonanční frekvencí je myšlena rezonanční frekvence bez vlivu magnetizační indukčnosti transformátoru. K výpočtu první rezonanční frekvence tak použijeme obyčejný Thomsonův vztah, do něhož dosadíme velikosti použitých rezonančních prvků [1]:

$$f_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \tag{3.5}$$

Pro výpočet druhé rezonanční frekvence f_{r2} použijeme také Thomsonův vztah, ovšem k sériové rezonanční indukčnosti transformátoru musíme připočíst i magnetizační indukčnost L_m [1]:

$$f_{r2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \tag{3.6}$$

Jak je uvedeno v komentářích k jednotlivým vztažným hodnotám, slouží nám tyto hodnoty k orientaci v grafu frekvenční charakteristiky. Pro popis jednotlivých parametrů rezonančního obvodu nám slouží veličiny jakosti obvodu Q a poměru indukčností λ. Jakost obvodu svojí velikostí respektuje vztah mezi charakteristickou impedancí rezonančního

obvodu a ekvivalentním odporem. Pro výpočet charakteristické impedance uvažujeme ideální bezeztrátové prvky [1]:

$$Z_0 = \sqrt{\frac{L_r}{C_r}} \tag{3.7}$$

Jakost obvodu pak vyjadřujeme jako poměr charakteristické impedance k ekvivalentnímu odporu (3.2), který zohledňuje velikost zátěže a převodový poměr transformátoru [1]:

$$Q = \frac{Z_0}{R_{EQ,AC}} = \frac{\pi^2}{8}\frac{I_{OUT}}{U_{OUT}}\frac{1}{n^2}Z_0 = \frac{\pi^2}{8}\frac{P_{OUT}}{(nU_{OUT})^2}Z_0 \tag{3.8}$$

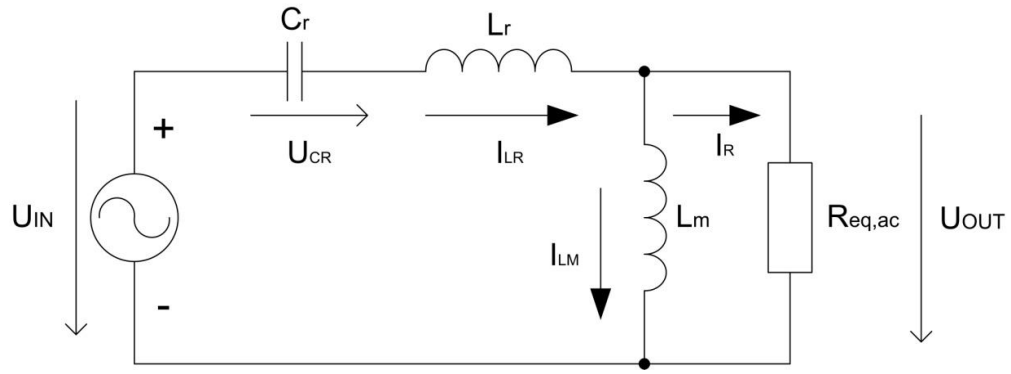
V rovnici je kromě základního poměru naznačeno i vložení ekvivalentního odporu s následným vyjádřením pro určitý výstupní výkon s pevným výstupním napětím. Další veličinou, s níž popisujeme vnitřní uspořádání rezonančního obvodu, je poměr indukčností λ. Tato veličina je dána poměrem sériové rezonanční indukčnosti transformátoru k jeho magnetizační indukčnosti [1]:

$$\lambda = \frac{L_r}{L_m} \tag{3.9}$$

Z uvedených vztahů je patrné, že se velikost jakosti obvodu bude se zvyšujícím se zatížením zvyšovat. S tím jak se ekvivalentní odpor bude blížit nule, teoreticky tak zvyšujeme zátěž měniče až do stavu nakrátko, bude se činitel jakosti limitně blížit nekonečnu. Se zvyšujícím se odporem a tedy naopak se snižujícím se výkonem měniče se bude činitel jakosti snižovat, až by byl při teoretické zátěži naprázdno roven nule. Poměr indukčností λ slouží ke srovnání většího počtu obvodů s různými parametry obvodových indukčností. Současně zohledňuje regulační vlastnosti LLC obvodu. Čím je tento poměr vyšší tím větší je změna přenosu LLC obvodu při určité změně frekvence, naopak pokud se tento poměr zmenšuje, přenos se změnou frekvence mění méně.

3.1 Stavové rovnice

Z původního zdroje [1] jsme tak vyjádřili důležité parametry LLC obvodu. Pro simulaci chování a tím tedy pro zjištění frekvenční charakteristiky hledaného rezonančního obvodu, použijeme metodu stavových proměnných. Tato metoda využívá popis elektrického obvodu pomocí elementárních rovnic. Musíme tedy nejprve popsat ekvivalentní obvod *Obr. 3.1* pomocí základních elektrických rovnic. Z původního zdroje [1] jsem toto schéma přeznačil pro jednodušší orientaci do podoby na *Obr. 3.3*.



Obr. 3.3 Přeznačené náhradní schéma pro aplikaci metody stavových rovnic.

Prvním krokem k řešení je stanovení stavových veličin. Tyto veličiny se mohou měnit pouze spojitě a popisují aktuální stav daného systému. Ve zkoumaném obvodu jsou to u_{CR}, i_{LR} a i_{LM}. Podle stavových veličin nyní popíšeme pomocí obvodových rovnic [2].

$$i_{LR}(t) = i_{LM}(t) + i_R(t) \tag{3.10}$$

$$U_{IN} = u_{CR}(t) + u_{LR}(t) + u_{LM}(t) \tag{3.11}$$

Ze základních obvodových rovnic následně stanovíme derivace jednotlivých stavových proměnných.

Tedy pro i_{LM} :

$$i_{LR} = i_{LM} + i_R = i_{LM} + \frac{u_{LR}}{R_{EQ,AC}} = i_{LM} + \frac{L_M}{R_{EQ,AC}} \frac{di_{LM}}{dt}$$

$$\frac{L_M}{R_{EQ,AC}}\frac{di_{LM}}{dt} = i_{LR} - i_{LM}$$

$$\underline{\frac{di_{LM}(t)}{dt} = \frac{R_{EQ,AC}}{L_M}i_{LR}(t) - \frac{R_{EQ,AC}}{L_M}i_{LM}(t)} \tag{3.12}$$

Pro i_{LR} :

$$U_{IN} = u_{CR} + u_{LR} + u_{LM} = u_{CR} + L_R\frac{di_{LR}}{dt} + (i_{LR} - i_{LM})R_{EQ,AC}$$

$$U_{IN} = u_{CR} + L_R\frac{di_{LR}}{dt} + R_{EQ,AC}i_{LR} - R_{EQ,AC}i_{LM}$$

$$L_R\frac{di_{LR}}{dt} = -u_{CR} - R_{EQ,AC}i_{LR} + R_{EQ,AC}i_{LM} + U_{IN}$$

$$\underline{\frac{di_{LR}(t)}{dt} = -\frac{R_{EQ,AC}}{L_R}i_{LR}(t) + \frac{R_{EQ,AC}}{L_R}i_{LM}(t) - \frac{1}{L_R}u_{CR}(t) + \frac{U_{IN}}{L_R}} \tag{3.13}$$

A pro u_{CR} :

$$i_{LR} = C_R\frac{du_{CR}}{dt} \rightarrow C_R\frac{du_{CR}}{dt} = i_{LR}$$

$$\underline{\frac{du_{CR}(t)}{dt} = \frac{1}{C_R}i_{LR}(t)} \tag{3.14}$$

Samotná podoba stavové rovnice vychází z teorie popisu analogových systémů. Při dosazování vycházíme z její obecné podoby, která vypadá takto [3]:

$$\frac{d\boldsymbol{x}(t)}{dt} = \boldsymbol{A}\boldsymbol{x}(t) + \boldsymbol{B}\boldsymbol{y}(t)\,;\boldsymbol{x_0} \tag{3.15}$$

, kde $\boldsymbol{A}$ je matice vnitřních vazeb systému (matice systému) a $\boldsymbol{B}$ je matice vazeb systému na vstup. Ostatní veličiny jsou vektory proměnných. Sloupcová matice $\boldsymbol{x}$ je tvořena stavovými proměnnými a sloupcová matice $\boldsymbol{y}$ obsahuje vstupní proměnné neboli budící zdroje soustavy. Zvlášť pak je uvedena sloupcová matice počátečních podmínek $\boldsymbol{x_0}$, která zohledňuje stav systému na začátku zkoumaného přechodného děje, tedy v čase t=0. Jak je výše uvedeno, jednotlivé prvky rovnice jsou zde uvedeny v rámci matic, které musíme řešit jako soustavu diferenciálních rovnic [4].

Matice vnitřních vazeb systému $\boldsymbol{A}$ je tvořena jednotlivými parametry, zohledňující vnitřní uspořádání obvodu. Pokud tuto matici roznásobíme vektorem stavových proměnných $\boldsymbol{x}$. Získáme původní tvar námi vyjádřených rovnic pro elektrický systém. Matice vazeb systému na vstup je v našem případě nevyužitá a je tedy v rámci řešení rovna nule. V teorii obvodů se většinou nahrazuje působení budících zdrojů sloupcovou maticí $\boldsymbol{f}$. První stavová rovnice s touto úpravou vypadá takto [4]:

$$\frac{d}{dt}\boldsymbol{x}(t) = \boldsymbol{A}\boldsymbol{x}(t) + \boldsymbol{f}(t) \tag{3.16}$$

A dosazením rovnic řešeného obvodu získáme požadovanou soustavu diferenciálních rovnic, zapsanou maticově:

$$\frac{d}{dt}\begin{bmatrix} i_{LR}(t) \\ i_{LM}(t) \\ u_{CR}(t) \end{bmatrix} = \begin{bmatrix} -\frac{R_{EQ,AC}}{L_R} & \frac{R_{EQ,AC}}{L_R} & -\frac{1}{L_R} \\ \frac{R_{EQ,AC}}{L_M} & -\frac{R_{EQ,AC}}{L_M} & 0 \\ \frac{1}{C_R} & 0 & 0 \end{bmatrix}\begin{bmatrix} i_{LR}(t) \\ i_{LM}(t) \\ u_{CR}(t) \end{bmatrix} + \begin{bmatrix} \frac{U_{IN}}{L_R} \\ 0 \\ 0 \end{bmatrix} \tag{3.17}$$

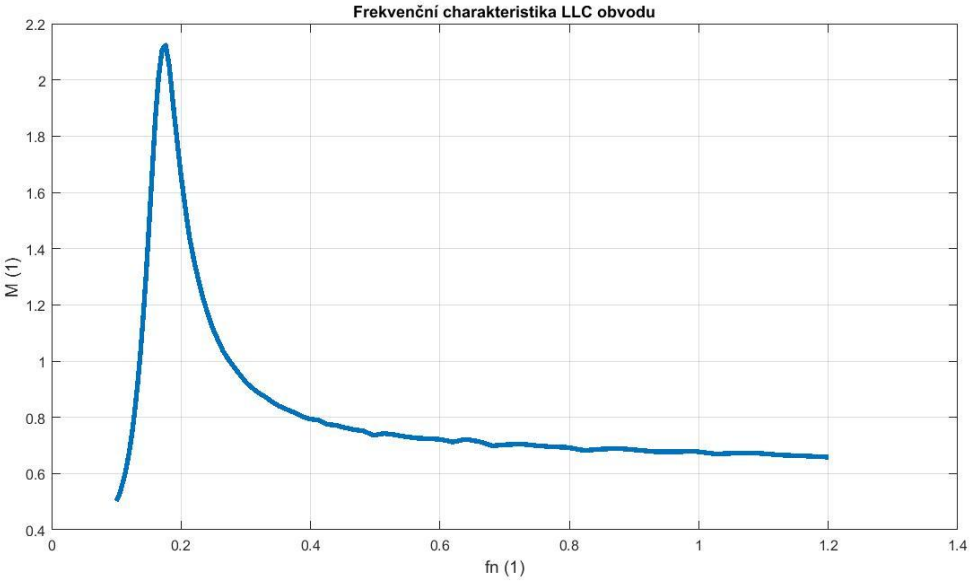
3.2 Simulace chování LLC obvodu

Pro řešení popsané soustavy (3.18.) je dle zdroje [4] možné použít metodu Laplaceovy transformace nebo speciální metody. Pro zjednodušení výpočtů a pro jejich časté opakování se přikloníme k simulování frekvenční charakteristiky pomocí výpočetního programu Matlab. V rámci rozhraní tohoto programu vytvoříme vlastní samostatný program s algoritmem pro sestrojení frekvenční charakteristiky. Hlavní část programu je

tvořena skriptem obsahujícím algoritmus jedné simulační varianty s grafickým výstupem. Tento skript je obsažen v příloze této práce jako příloha A.

Po stanovení vstupních proměnných a deklarace matic pro výpočet diskrétních hodnot přenosu v daných frekvenčních krocích volá hlavní skript funkci *sim.* Tato funkce bere v úvahu dané vstupní parametry aktuálně řešené soustavy. Ty doplní jako parametry do matice vnitřních vazeb a v rámci funkce *rce* vytvoří soustavu diferenciálních rovnic. Soustavu následně funkce řeší pomocí funkce *ode45*, jenž je součástí základního prostředí SW Matlab. Výstupem této funkce pak jsou doplněné výstupní matice stavových proměnných v jednotlivých časových krocích. Poslední částí simulační funkce je pak výpočet RMS hodnoty vstupního a výstupního napětí soustavy. Tato napětí jsou počítána v ustáleném stavu, tedy po odeznění počátečních jevů. Volba časového intervalu pro jednoznačné vyloučení počátečních přechodových jevů byla stanovena při počátečním odlaďování programu. Zvoleno bylo posledních 35 % vypočtených vzorků. Z těchto vzorků je spočítána RMS hodnota jednotlivých napětí, která slouží pro výpočet celkového přenosu LLC rezonančního obvodu. Hodnota přenosu je funkcí vrácena hlavnímu skriptu, kde je zapsána do matice přenosů v jednotlivých frekvenčních krocích. Hodnoty přenosu jsou následně vykresleny funkcí *plot*. Popsaná funkce je součástí příloh této práce jako příloha C.

Poslední funkcí pro potřeby simulace chování LLC obvodu je funkce *R_eq.* Tato funkce má pouze okrajový charakter, jelikož slouží k jednoduchému výpočtu velikosti ekvivalentního odporu a byla tak zpracována jako samostatná funkce, pouze pro přehlednost simulačního programu.



Obr. 3.4 Příklad výstupní frekvenční charakteristiky.

Na *Obr. 3.4* je možné vidět příklad sestrojené frekvenční charakteristiky, v tomto případě s finálně zvolenými parametry (uvedené v *Tab. 3.1*). V průběhu analýzy obvodu a výběru vhodných parametrů pro projektované zařízení byl simulační program popsaný v přílohách několikrát upravován. Obvykle pro současnou simulaci více variant parametrů a pro jejich vzájemné porovnání. Z důvodů omezení rozsahu této práce je zde uvedena pouze jeho obecná varianta a zobrazená charakteristika je pak v graficky upravené podobě jejím výstupem. Kromě řešení rezonančního obvodu obsahuje program též výpočty některých parametrů ze základních rovnic popisujících rezonanční obvod, opět pro vzájemné porovnávání jednotlivých variant.

3.3 Finální podoba LLC obvodu

Konečný výběr parametrů klíčových součástek rezonančního obvodu je výsledkem postupného dolaďování simulací k dosažení požadovaných vlastností. Rezonanční měnič LLC je z jeho podstaty možné provozovat, s adekvátním regulátorem, v režimu plynulé regulace výstupního napětí nebo proudu. Jak je patrné z frekvenční charakteristiky, jednou z možností regulace výstupního napětí je regulace změnou napájecí frekvence rezonančního obvodu. Při hledání vhodných parametrů pro možnost frekvenční regulace výstupního napětí, se tato možnost ukázala jako slepá ulička. Simulace ukázaly, že v daném rozsahu pracovních napětí, parametrů dostupných kondenzátorů a indukčních

prvků pro rezonační obvod není taková regulace v rozumné míře a s požadovaným výstupním výkonem možná. V některých pracovních bodech by musel být tento výkon značně omezen. K plynulé regulaci výstupních veličin bylo zvoleno použití snižujícího pulzního měniče (popsaný v kapitole *2.3*). Tím se sice zkomplikovala topologie celé nabíječky, ovšem regulační vlastnosti této topologie jsou mnohem příznivější a i při předběžné simulaci celého výkonového obvodu byla regulace možná i při použití jednoduchého PI regulátoru. Není však vyloučeno, že při menším výstupním rozsahu nebo při použití lepšího řízení by nebylo možné sestrojit nabíječku pomocí původně zamýšlené topologie, tedy čistě s LLC měničem a vstupním usměrňovačem.

Ve finální podobě se snižujícím měničem tedy odpadá potřeba regulačních vlastností LLC měniče. Výhodnější tak je volit parametry rezonančního obvodu tak, aby v pracovní oblasti pod rezonanční frekvencí byla změna přenosu s frekvencí minimální. Z frekvenční charakteristiky (*Obr. 3.4*) LLC obvodu s finálně zvolenými parametry je tato vlastnost jasně patrná. Téměř konstantní přenos je výhodnější pro aplikace LLC měniče pro pouhé galvanické oddělení.

Tab. 3.1 Zvolené parametry LLC rezonančního obvodu.

parametr	velikost
L_R	5 μH
L_M	170 μH
C_R	0,5 μF
n	1,3

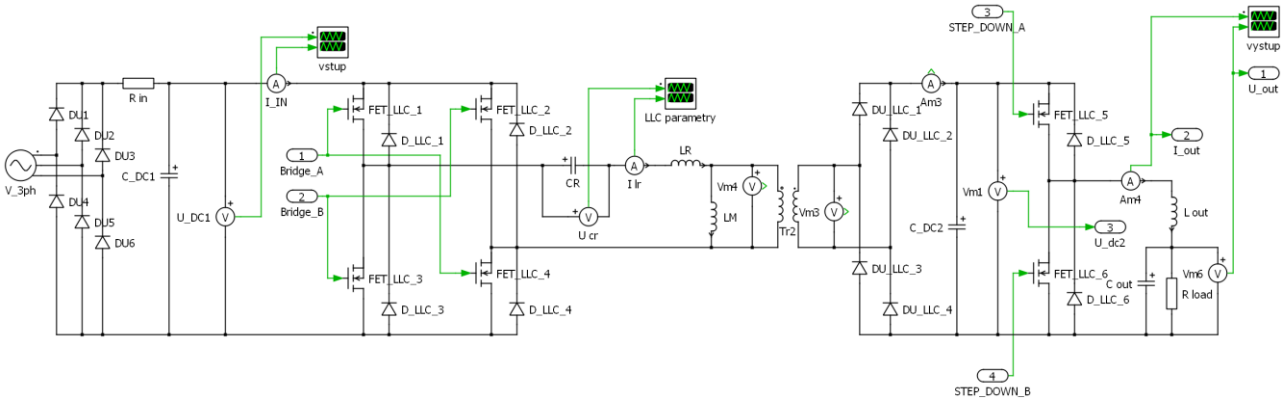
4 Model silového obvodu

Pro celkové ověření funkčnosti kompletní topologie bylo nutné sestavit model silového obvodu. Tedy kompletní sestavy od vstupu ze sítě až po ekvivalentní zatížení, zjednodušeně představující nabíjející se trakční baterii. K modelování silového obvodu byl zvolen program Plecs. Tento program nefunguje samostatně. Jeho chod umožňuje fungování v rámci programu Simulink, který je zase nadstavbou již zmiňovaného programu Matlab. Plecs umožňuje nejen tvorbu elektrických modelů, ale také modelů tepelných, mechanických, magnetických a automatizačních. Zároveň je možné, s ohledem na použitý výpočetní výkon, vzájemné propojení a interakce těchto modelů. V našem případě je tak možné simulovat hlavní elektrický obvod, jehož aktivní součástky působí jako zdroj tepla pro tepelný model. Můžeme tak současně sledovat a měnit vstupní a výstupní elektrické parametry, při sledování dopadu na tepelný obvod zvolené topologie. Celkově se nám tak usnadní návrh zařízení. Součástí silového modelu může být také regulátor. Ten je také možné simulovat v rámci programu Plecs nebo využít pro tento účel pravděpodobněji lepších možností nadstavbového programu Simulink. Kromě provozních veličin tak získáme přehled i o celkové pracovní schopnosti nabíječky. V rámci této kapitoly je popsán model silového obvodu, pouze jako sestava čistě elektrických komponent. Jeho úpravě o modely tepelné se věnuje kapitola *5*.

4.1 Elektrický model

Jádrem simulačního programu pro simulaci výkonového obvodu bude právě model vytvořený v prostředí SW Plecs. Tento model je svým způsobem zjednodušené schéma jednotlivých komponent. Schéma modelu v základním provedení pro simulaci elektrických veličin je uvedeno na *Obr. 4.1*. Parametry jednotlivých komponent jsou definovány v rámci zvláštního souboru, pro usnadnění jejich úprav. Struktura tohoto souboru je uvedena v příloze D. Tento soubor musí být před prvním spuštěním simulace nebo po úpravě parametrů otevřen, aby došlo k zapsání respektive přepsání hodnot proměnných uložených v pracovním prostoru SW Matlab (Workspace). Použitím tohoto postupu můžeme měnit parametry i více součástek najednou, v našem případě se jedná o parametry skupin tranzistorů či diod. Pro zobrazení průběhů jednotlivých veličin jsou použity virtuální voltmetry a ampérmetry, jejichž datové výstupy jsou připojeny na vstupy virtuálních osciloskopů. Je tak možné zobrazit průběh libovolné veličiny v rámci

elektrického obvodu. Na schématu *Obr. 4.1* je vidět, že některé výstupní veličiny jsou přivedeny na výstupní porty. Naopak zejména na hradla tranzistorů jsou přivedeny data ze vstupních portů. Oba typy portů slouží k interakci elektrického modelu s nadřazeným regulačním modelem.

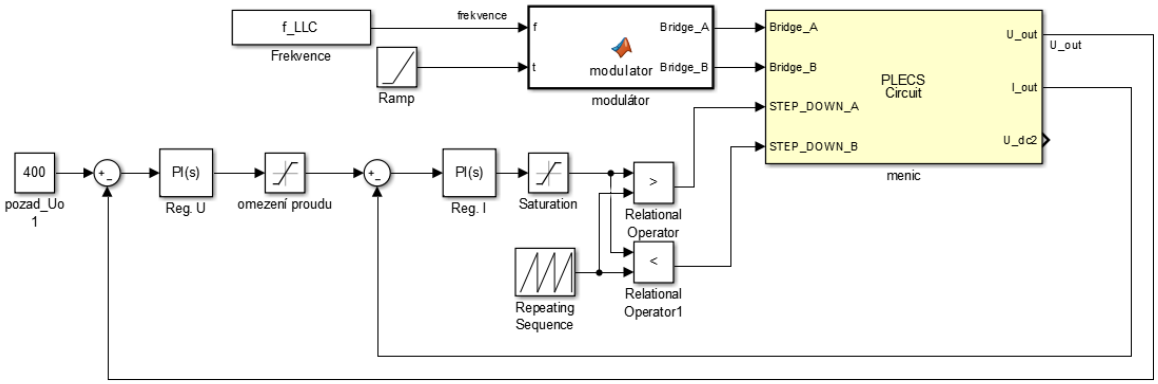


Obr. 4.1 Schéma čistě elektrického modelu měniče vytvořeném v SW Plecs.

Zobrazený elektrický model je vytvořen pouze pro účely simulace hlavní činnosti obvodu. Pro simulování a řešení dílčích problémů byly následně vytvořeny méně rozsáhlé modely. Jsou zde tak zanedbány některé parazitní vlivy (parazitní indukčnosti modulů), ale například i vyhlazovací indukčnosti před prvním usměrňovačem. Tyto parametry sice obvod ovlivňují, jejich simulování by však způsobilo větší výpočetní náročnost simulace.

4.2 Regulační model

Nadřazeným modelem k elektrickému modelu je model regulační. Tento model slouží k simulaci základního řízení jednotlivých aktivních prvků, bez kterého by činnost elektrického modelu nebyla možná. Přestože by bylo možné vytvořit tento model také v rámci nadstavbového SW Plecs, zvolil jsem k realizaci tohoto modelu prostředí SW Simulink. Důvodem byl značně rozsáhlejší výběr možností regulace. Současně je v budoucnosti možné použít odladěný regulátor přímo k řízení mikroprocesorové jednotky, pomocí integrovaných nástrojů SW Simulink. Je tak možné základní oživení měniče přímo z prostředí Simulinku bez nutnosti hlubších znalostí programování procesoru a zdlouhavého vymýšlení složitějšího kódu. Použité regulační schéma se v průběhu vývoje přizpůsobuje aktuálním požadavkům, ovšem v obecně použitelné podobě je zobrazeno na *Obr. 4.2*.

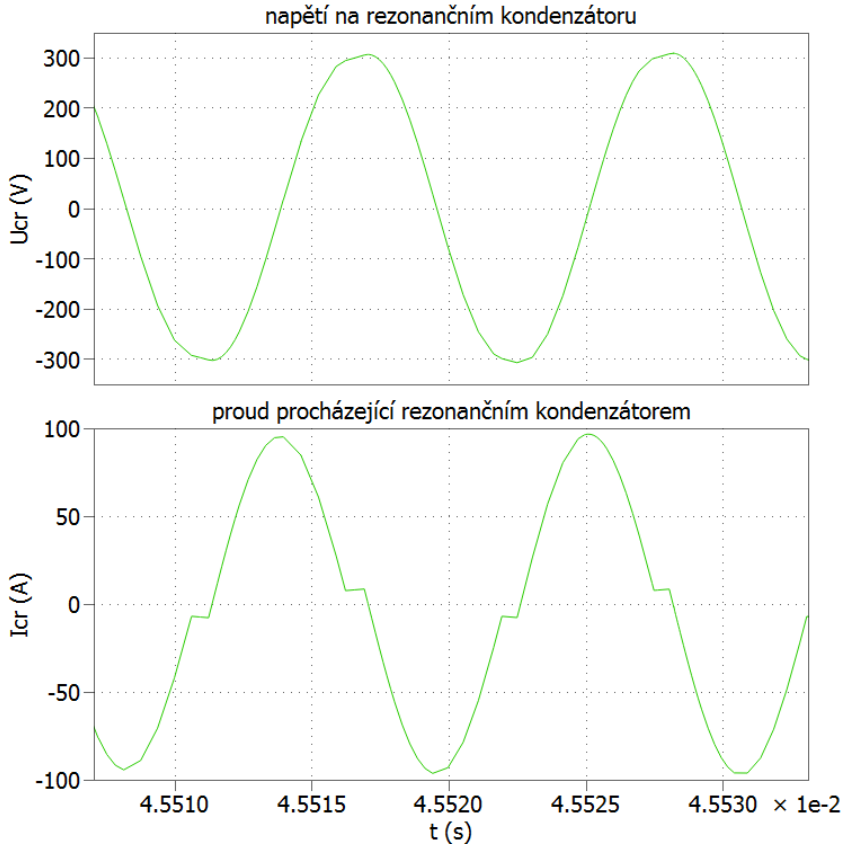


Obr. 4.2 Schéma nadřazeného regulačního modelu.

V použitém měniči je důležité řízení dvou jeho hlavních částí. První z nich je samotný LLC měnič. Zde řídíme jednotlivé MOSFET tranzistory v rámci můstku s možností reakce na zpětnou vazbu od napětí druhého stejnosměrného meziobvodu. Druhou částí je pak snižující pulzní měnič, který již řídíme podle požadovaných výstupních hodnot. Pro základní simulaci zde byly zvoleny dvě regulační smyčky. Výše postavená řídí napětí, nižší pak nabíjecí proud. Tato kombinace umožňuje plynule přecházet z režimu nabíjení při konstantním proudu (CC) do režimu nabíjení při konstantním napětí (CV). Pro řízení LLC měniče je zde použit pouze tzv. modulátor. Ten zajišťuje generování obdélníkového signálu konstantní frekvence se střídou 50%. Výsledný průběh je přiváděn na jednotlivé MOSFET tranzistory v rámci můstku, jak je znázorněno na *Obr. 4.2.* Kanály *Bridge_A* a *Bridge_B* přivádějí řídící signál přímo na hradla dvojic tranzistorů v rámci můstku (již v rámci PLECS modelu). Vstupem modulátoru je požadovaná frekvence napětí vstupu LLC obvodu a rampový průběh, představující časovou základnu modulátoru. Program funkce modulátoru je obsažen v příloze E.

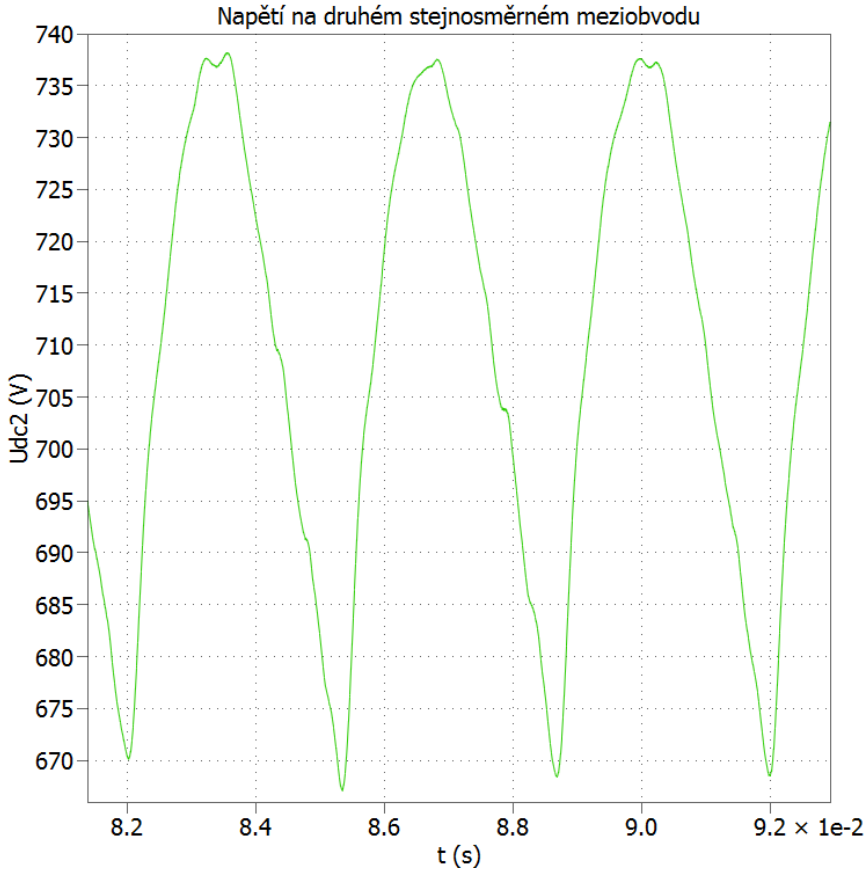
4.3 Simulace silového obvodu

Po spuštění simulace hlavního silového obvodu dostaneme průběhy jednotlivých veličin v rámci řešeného obvodu. Velikost jednotlivých parametrů přímo odpovídá jejich hodnotám uvedených v příloze D. Prvním ze sledovaných parametrů je napětí a proud na rezonančním kondenzátoru (*Obr. 4.3*).



Obr. 4.3 Simulované průběhy napětí a proudu na rezonančním kondenzátoru.

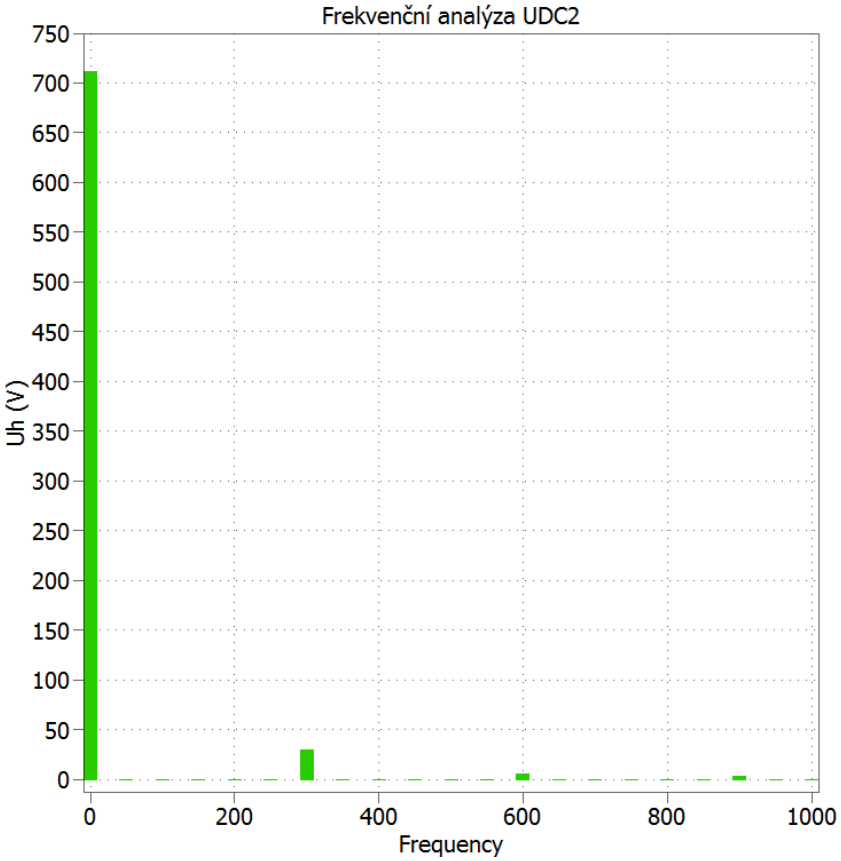
Průběh napětí na kondenzátoru je důležitý pro volbu potřebné napěťové odolnosti kondenzátoru. Pokud by napětí na kondenzátoru překročilo maximální možnou hodnotu, došlo by k průrazu dielektrika a tím by byl kondenzátor zničen. Neméně důležitou hodnotou je pak proud procházející kondenzátorem. Reálný kondenzátor obsahuje též určitý parazitní odpor vodičů, ale i samotných elektrod. Výrobce tak udává maximální možnou efektivní hodnotu proudu, při které je kondenzátor schopen pracovat bez degradace. Dalším výstupním parametrem simulace je průběh napětí na druhém stejnosměrném meziobvodu (*Obr. 4.4*). Přenos LLC rezonančního obvodu musí být dostatečný pro zajištění potřebného napětí na vstupu snižujícího měniče, tedy větší než 600V. Jinak není činnost snižujícího měniče možná.



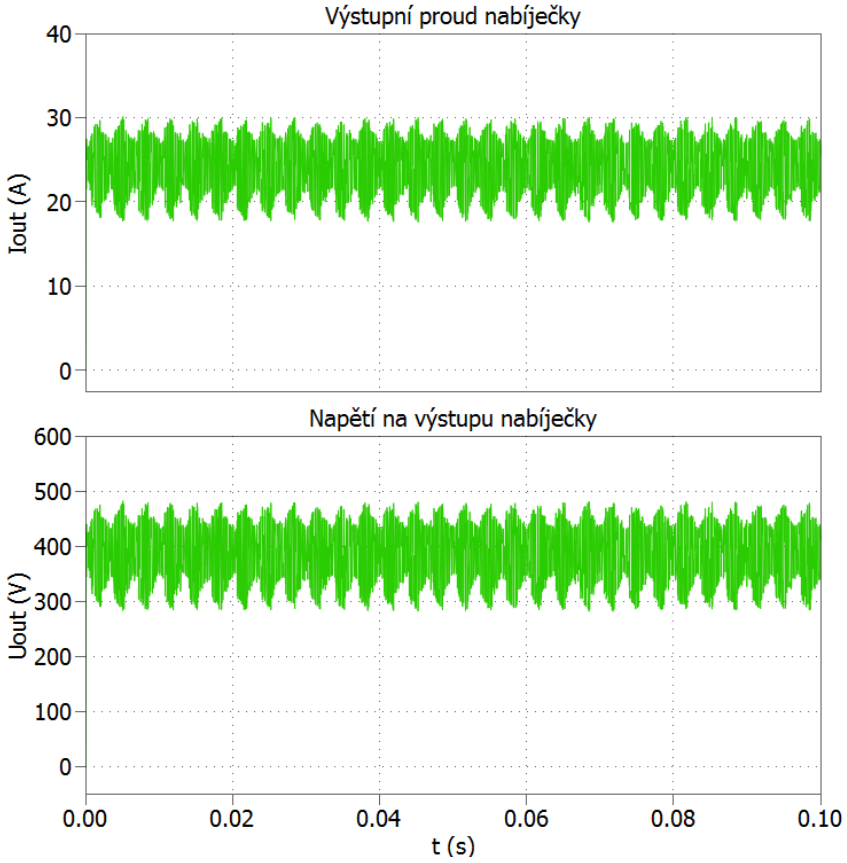
Obr. 4.4 Simulované průběhy napětí na druhém stejnosměrném obvodu.

.

Z průběhu je patrné, že minimální hranici výstupního napětí LLC měniče jsme dodrželi. Bohužel použitím neřízeného usměrňovače na vstupu nabíječky (vstup prvního stejnosměrného meziobvodu) získáváme na výstupu tohoto usměrňovače pulzující napětí. Pulznost tohoto napětí je daná použitím můstkového třífázového usměrňovače, tedy šestinásobkem napájecí síťové frekvence. Použité parametry LLC měniče zajišťují téměř lineární převod napětí, při konstantní frekvenci. Tato pulznost se tedy přenese i na výstup LLC rezonančního obvodu. Při zobrazení frekvenčního spektra napětí na výstupu LLC měniče (*Obr. 4.5*) je kromě dominantní stejnosměrné složky patrná právě frekvence 300Hz. Řešením této pulznosti by bylo použití pulzního usměrňovače na vstupu měniče. Zajistilo by se tak, mimo jiné, konstantní vstupní napětí do LLC měniče.



Obr. 4.5 Frekvenční spektrum napětí na druhém stejnosměrném meziobvodu.



Obr. 4.6 Průběh napětí a proudu na výstupu nabíječky.

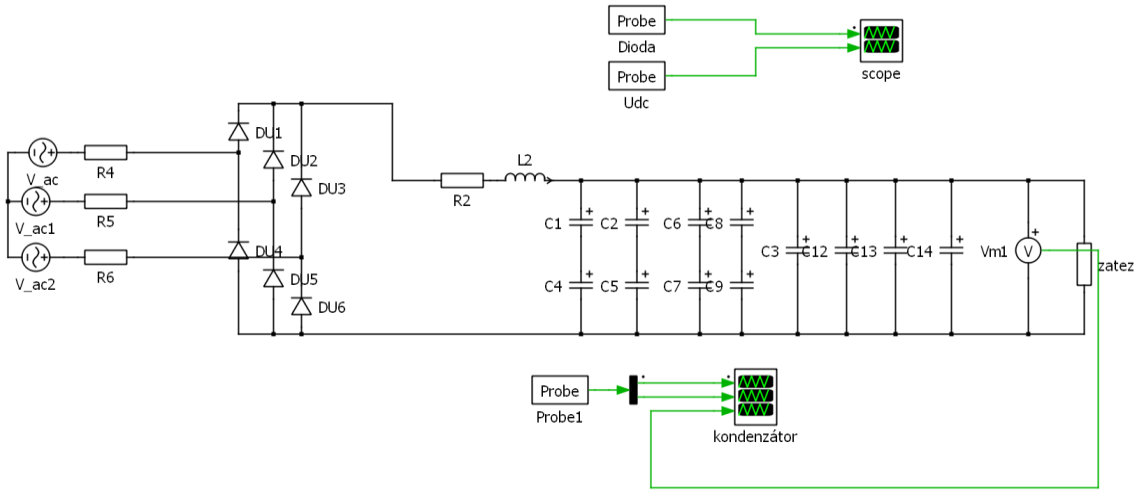
Na posledním průběhu (*Obr. 4.6*) jsou zobrazeny úplné výstupní průběhy napětí a proudů z nabíječky. Regulátor proudu byl v tomto případě vynechán a regulace tak probíhala pouze na konstantní výstupní napětí (400V, při plném zatížení 10kW). Jelikož bylo použito pouze hrubé nastavení PI regulátoru, není tento regulátor schopen vyrovnat kolísání napětí vlivem zvlnění popsaného v rámci průběhu z *Obr. 4.4.* Popisované zvlnění se tak projevilo i na výstupu nabíječky. Zvlnění je patrné i ve výstupním proudu. Zvlnění proudu však již způsobuje reálná velikost použité tlumivky a použitá spínací frekvence snižujícího měniče.

5 Dimenzování výkonových komponent

V rámci uvedené topologie je třeba vhodně dimenzovat vícero druhů výkonových polovodičových prvků. Jmenovitě vstupní usměrňovač, H-můstek tvořící LLC střídač, jenž přes rezonanční obvod napájí LLC usměrňovač a nakonec snižující pulzní usměrňovač. Následující podkapitoly se věnují ověření předem vytipovaných polovodičových součástek. Pro vstupní usměrňovač to byl modul SKD 30 od firmy Semikron, tranzistorové MOSFET moduly byly zvoleny FF23MR12W1M1 B11 firmy Infineon a pro usměrňovač LLC měniče modul VBE 26-12NO7 firmy IXYS. Pro dosažení napěťové bezpečnosti podle pracovních napětí byla pro všechny moduly zvolena napěťová třída 1200V. Předběžně zvolený chladič pro společné chlazení LLC měniče a snižujícího měniče byl zvolen chladič LA 30 200 24V od firmy Fischer Elektronik.

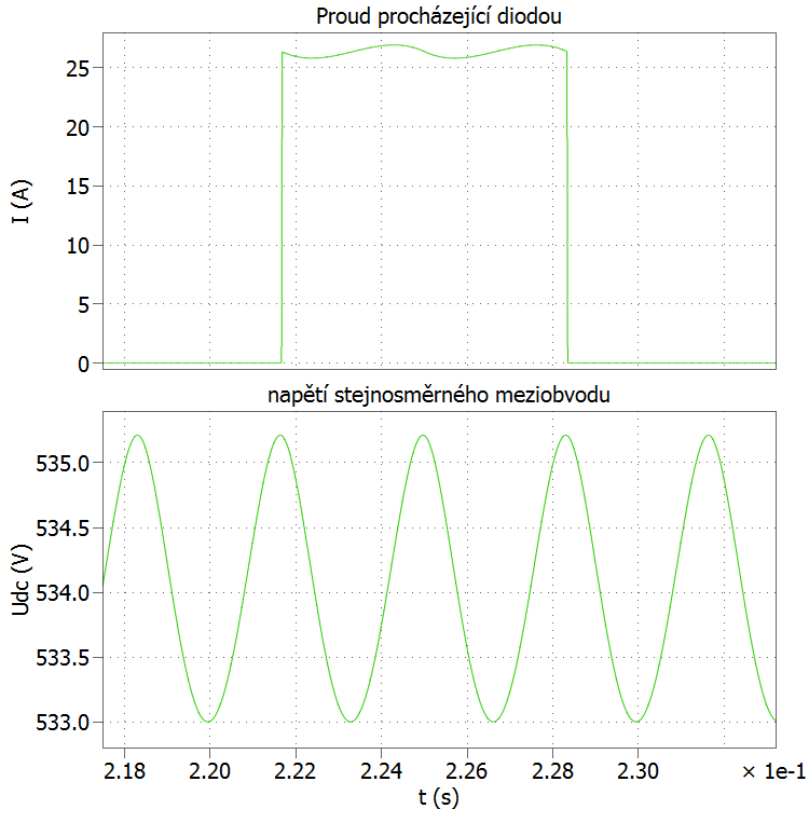
5.1 Vstupní usměrňovač

Prvním stěžejním prvek zvolené topologie je vstupní usměrňovač. Z důvodu potřebného výstupního výkonu 10kW bylo nutné použít třífázový usměrňovač a to v nejběžnějším můstkovém zapojení. Před samotným výpočtem je nutné stanovit tvar proudu procházejícího usměrňovačem. Zde bylo využito zvláštního elektrického modelu (*Obr. 5.1*). Tento model obsahuje sestavu kondenzátorů použitých v prvním stejnosměrném meziobvodu a doporučovanou vyhlazovací tlumivku.



Obr. 5.1 Model obvodů vstupního usměrňovače.

Výstupem simulace pak je samotný průběh proudů (*Obr. 5.2*), ale také velikosti střední hodnoty proudu $I_{F(AV)}$ a efektivní hodnoty $I_{F(RMS)}$, na jedné z diod můstku. Z velikostí těchto proudů následně bude vycházet náš výpočet.



Obr. 5.2 Průběh proudu jednou z diod můstku a napětí na stejnosměrném meziobvodu (napětí odečítáno na kondenzátoru).

Hodnoty proudu diodou získané simulací:

$$I_{F(AV)} = 8{,}76A;\ I_{F(RMS)} = 15{,}19A;$$

Před výpočtem vodivostních ztrát na diodách, je třeba ještě stanovit jejich prahové napětí U_{TO} a diferenciální odpor R_V. Tyto hodnoty vyjádříme linearizací propustných charakteristik dodaných výrobcem, a to v okolí pracovního bodu [8]:

$$U_{TO} = 0{,}85V$$

$$R_V = \frac{\Delta U}{\Delta I} = \frac{0{,}1}{8} = 0{,}0125\Omega \tag{5.1}$$

Pro výpočet jsem použil hodnoty při doporučené pracovní teplotě. Vypočtené ztráty jsou stanovené pro jednu diodu. Celkově tak pro modul budou vynásobené šesti. Získané hodnoty nyní můžeme aplikovat do vzorce pro výpočet vodivostních ztrát (5.2) [8]:

$$P_{fw(AV)} = U_{TO}.I_{F(AV)} + R_V.I_{F(RMS)}{}^2 \tag{5.2}$$

$$P_{fw(AV)} = 0.85.8{,}76 + 0{,}0125.15{,}19^2 = 10{,}33\text{W}$$

Celkové vodivostní ztráty na modul budou tedy 61,98W. Podle hodnoty celkového ztrátového výkonu obvykle volíme chladič. Jelikož se v budoucnu předpokládá výměna vstupního usměrňovače za dokonalejší pulzní usměrňovač, nebyla výběru tohoto chladiče věnována větší pozornost. Jeho volba bude vycházet operativně ze zásob katedry. Správnost výpočtu byla následně potvrzena v programu Semisel pro konkrétní případ. Zpráva je zobrazena na *Obr. 5.3*.

Device :

Product line	**Semipont**
Device	**SKD30**
Recommended voltage	1400V
Max. junction temparature	150 °C
Use maximum values	No
$V_{T0.25}$ = 0.88V	$V_{T0.125}$ = 0.75V
$r_{T.25}$ = 10.00 mOhm	$r_{T.125}$ = 12.40 mOhm
$R_{th(j-s)}$ = 4.8 K/W	
Data set from: 2002/11/15	

Cooling:

Ambient temperature	40 °C
Number of switches per heat sink	6
Number of parallel devices on the same heat sink	1
Additional power source at this heat sink	0 W
Predefined SK-Heat Sink	P14_120
Correction factor	1
Forced Air Cooling, Flow Rate:	85 m^3/h
$R_{th(s-a)}$	0.11 K/W

Losses and temperatures:

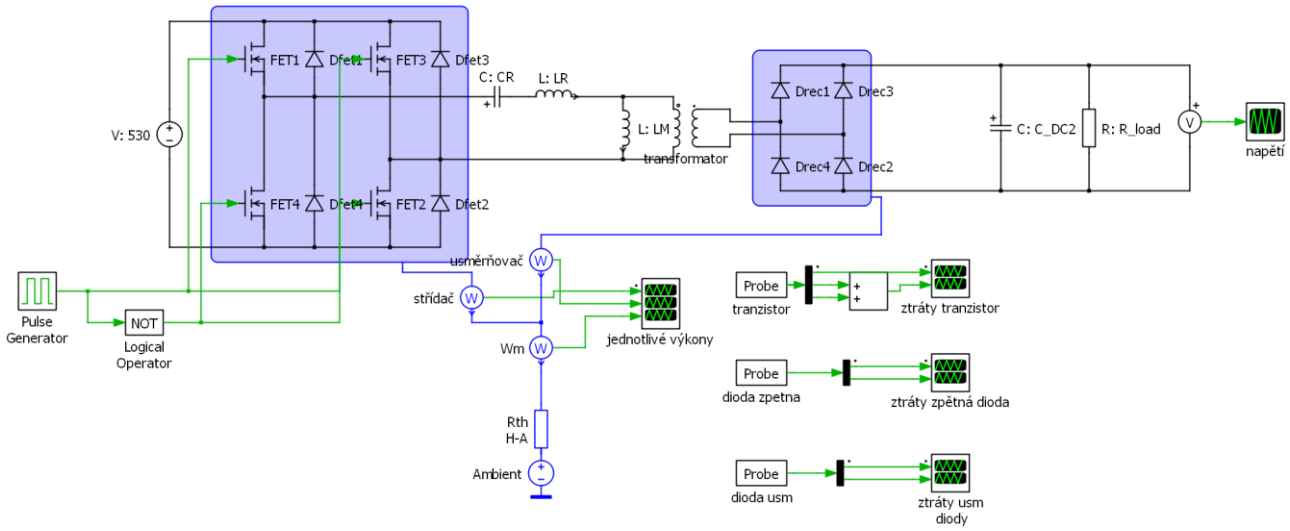
	Steady State	Overload
$Losses_{device}$	9.67 W	9.67 W
$Losses_{tot}$	58 W	58 W
Heat Sink Temperature	46 °C	46 °C
Junction temperature	93 °C	93 °C

Obr. 5.3 Výstupní zpráva programu Semisel, pro potvrzení výpočtu ztrát.

5.2 LLC měnič

Z hlediska návrhu je LLC měnič (kombinace LLC střídače a následného usměrňovače) lehce nekonvenční. Je to způsobeno jeho charakterem rezonančního měniče Místo složitějších výpočtů jsem k ověření volby výkonových součástek opět zvolil simulační model v prostředí PLECS. V našem případě bude LLC měnič fungovat pouze jako oddělovač pouze v jediném jmenovitém bodě. Není tak potřeba složitá regulační struktura.

K řízení střídače jsem použil generátor obdélníkových pulzů se střídou 50% o předpokládané pracovní frekvenci 100kHz.



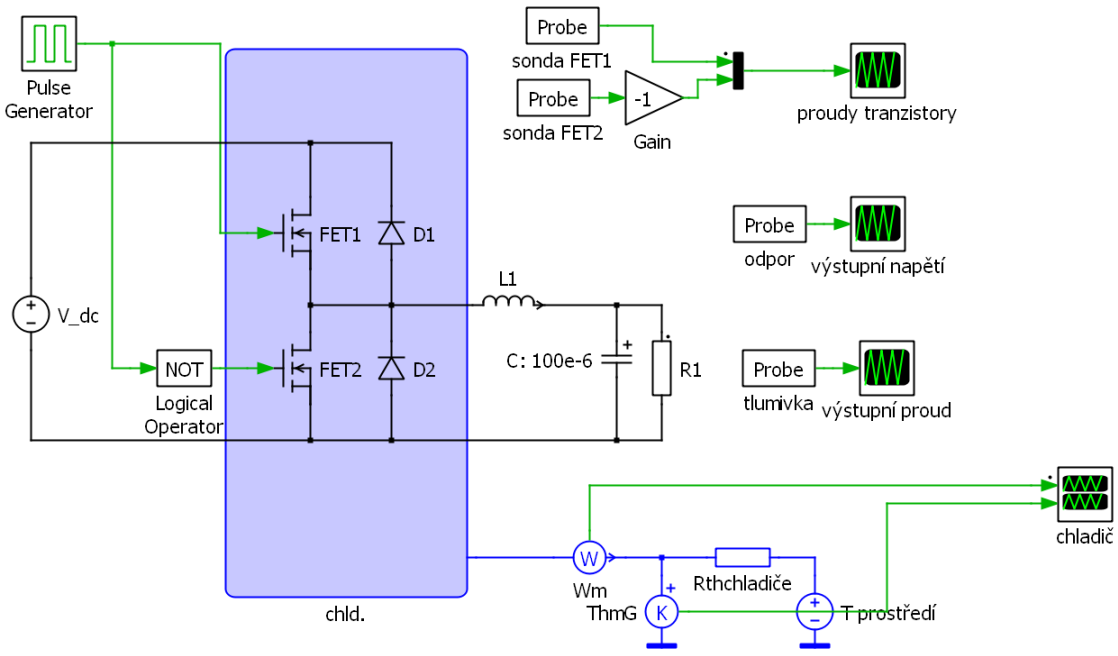
Obr. 5.4 Simulační schéma LLC měniče s tepelným obvodem

Použité simulační schéma je zobrazeno na *Obr. 5.4*. Kromě parametrů pasivních rezonančních komponent LLC měniče byla potřeba doplnit také tepelné modely jednotlivých polovodičových součástek. Tyto modely byly vloženy do tepelné knihovny SW plecs ručně, jelikož nebyly dostupné na stránkách výrobce. Hodnoty byly odečteny z datasheetů daných polovodičových prvků. Výchozí teplota, která je současně teplotou prostředí byla zvolena 40°C. Pro potřeby simulace jsem také vložil tepelný odpor použitého chladiče. Jeho doplnění však není tak důležité, jelikož požadovanými výstupy této simulace jsou pouze ztrátové výkony jednotlivých modulů. Doplněním parametrů chladiče však dotvoříme celkový tepelný obvod. Délka simulace byla volena tak, abychom dosáhli ustálení tepelného přechodového děje.

Odečtené ustálené hodnoty ztrát jsou pak 100,58W pro LLC střídač a 68,12W pro LLC usměrňovač. Celkový ztrátový výkon LLC měniče při jmenovitém výkonu a jmenovitém vstupním napětí je tak 168,70W. Postupný nárůst výkonů je způsoben tepelnými kapacitami, které jsou součástí tepelných modelů.

5.3 Výstupní snižující měnič

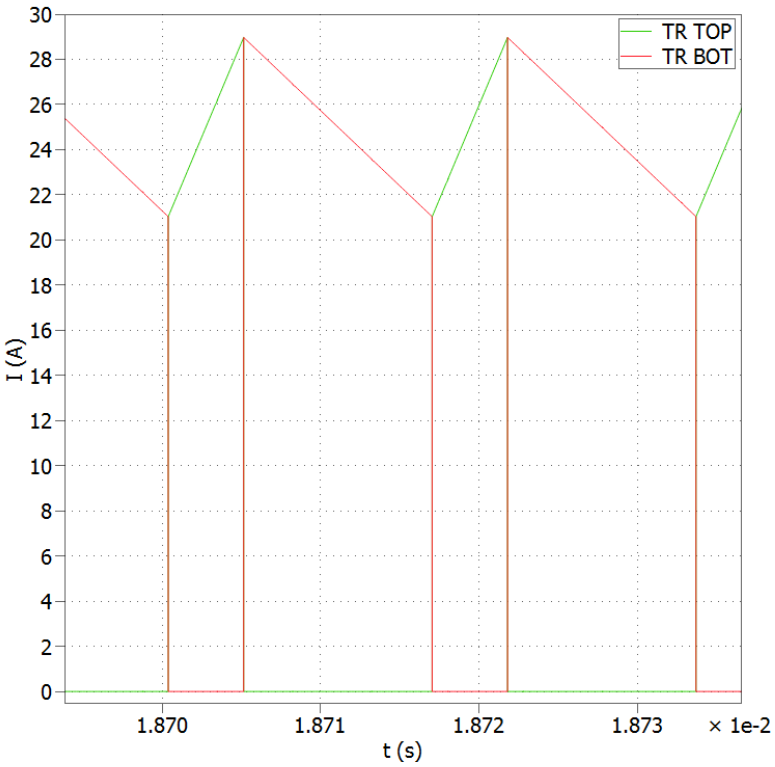
Pro návrh výstupního snižujícího měniče byl vytvořen další simulační model. Schéma tohoto modelu je zobrazeno na *Obr. 5.5*. Výstupem tohoto modelu jsou průběhy proudů na tranzistorech o konkrétní pulznosti. Tato pulznost je využita při výpočtu jednotlivých ztrát. Souběžně je pak vytvořena tepelná simulace. Tepelnou simulací si nejen ověřím správnost ručních výpočtů, ale také řádovou korektnost výpočtu ztrát LLC měniče, jelikož byly použity shodné tepelné modely tranzistorových modulů. Ze schématu je patrné použití půlmůstkového modulu, tedy modulu s dvěma MOSFET tranzistory. Tranzistory založené na této technologii umožňují vedení proudu v obou směrech, je tedy možné využít „spodní“ tranzistor i pro vedení místo nulové diody. Toto řešení v praxi snižuje ztráty měniče, jelikož vodivostní ztráty otevřeného tranzistoru jsou nižší než vodivostní ztráty diody.



Obr. 5.5 Schéma modelu výstupního pulzního měniče s připraveným tepelným obvodem.

Řízení tranzistorů v rámci tohoto modelu je opět realizováno přímo v prostředí SW PLECS. Změnou střídy pulzního generátoru je možné plynule měnit výstupní napětí měniče. S možností volby zatěžovacího odporu přímo v elektrickém modelu je možné nasimulovat jednotlivé provozní stavy, tedy stav při maximálním a minimálním výstupním napětí, při jmenovitém výkonu nabíječky.

Pro všechny stavy je shodná velikost použité vyhlazovací indukčnosti 300µH a spínací frekvence 60kHz. Volba velikostí těchto hodnot vycházely z doporučení vedoucího diplomové práce. Napájecí napětí snižujícího měniče, tedy napětí na druhém stejnosměrném meziobvodu vychází z předpokládaného výstupního napětí LLC měniče, v simulaci uvedeno jako *U_dc*, bylo zvoleno jako konstantní 700V. Získané průběhy proudů jsou zobrazeny na *Obr. 5.6.* Přímo v rámci příslušenství programu PLECS tak bylo možné bez složitějších odvození odečíst efektivní hodnotu proudu procházející vždy jedním z tranzistorů (v rámci zobrazeného průběhu rozlišeny barevně, viz legenda) a současně pak velikosti spínacích proudů. Ze zvyku je zde anglické označení tranzistorů, v závislosti na jejich poloze v rámci můstku. Tedy TOP – horní tranzistor a BOT – spodní tranzistor (ze zkráceného slova bottom).



Obr. 5.6 Simulované průběhy proudů - při výstupním napětí 200V.

Pro stručnost je zde popsán výpočet pouze pro spodní hranici výstupního napětí. Celkové výsledky následně shrnu tabelárně. Pro výpočet vodivostních ztrát odečteme z průběhů hodnotu efektivního proudu.

$$horní\ tranzistor: I_{RMS1} = 27{,}44A$$

$$spodní\ tranzistor: I_{RMS2} = 44{,}96A$$

U obou tranzistorů pak byla použita shodná hodnota odporu vodivého kanálu $R_{DS(ON)} = 31m\Omega$ (při teplotě 150°C), která byla odečtena z datasheetu výrobce [9]. Z těchto hodnot je možné spočítat vodivostní ztráty tranzistorů.

$$P_{fw} = R_{DS(on)}.{I_{RMS}}^2 \tag{5.4}$$

$$horní\ tranzistor: P_{fw1} = 31.10^{-3}.27{,}44^2 = 23{,}34\text{W}$$

$$spodní\ tranzistor: P_{fw2} = 31.10^{-3}.44{,}96^2 = 62{,}66\text{W}$$

Před výpočtem spínacích ztrát je nutné podle velikostí spínacích proudů odečíst dané spínací ztráty, opět podle dokumentace [9]. Tyto ztráty se určují přímo jako energie pro jedno sepnutí.

$$horní\ tranzistor: E_{sw1(on)} = 0{,}55\text{mJ}\ ;\ E_{sw1(off)} = 0{,}12\text{mJ}$$

$$spodní\ tranzistor: E_{sw2(on)} = 0{,}58\text{mJ}\ ;\ E_{sw2(off)} = 0{,}1\text{mJ}$$

Finální výpočet spínacích ztrát pak zohledňuje též spínací frekvenci a napětí na daném prvku. Spínací ztráty jsou, kromě frekvence, lineárně závislé na napětí, které se na prvku vyskytuje. Je tak třeba toto napětí zohlednit v poměru se jmenovitým napětím, které udává výrobce. Výsledný vztah tedy vypadá takto:

$$P_{sw} = f_{sw}\frac{U_{DS}}{U_{DSN}}.\left(E_{sw(on)} + E_{sw(off)}\right) \tag{5.5}$$

$$horní\ tranzistor: P_{sw1} = 60000\frac{700-190}{600}.(0{,}55+0{,}12).10^{-3} = 34{,}17\text{W}$$

$$spodní\ tranzistor: P_{sw2} = 60000\frac{190}{600}.(0{,}58+0{,}1).10^{-3} = 12{,}92\text{W}$$

Celkové ztráty snižujícího měniče jsou pak rovny součtu vodivostních a spínacích ztrát na obou tranzistorech.

$$P_{TOT} = P_{fw1} + P_{fw2} + P_{sw1} + P_{sw2} = 23{,}34 + 62{,}66 + 34{,}17 + 12{,}92 = 133{,}09\text{W}$$

Obdobně jsem spočetl ztráty i pro druhý krajní stav. Všechny výsledky jsou zpracovány tabelárně na *Tab. 5.1.*

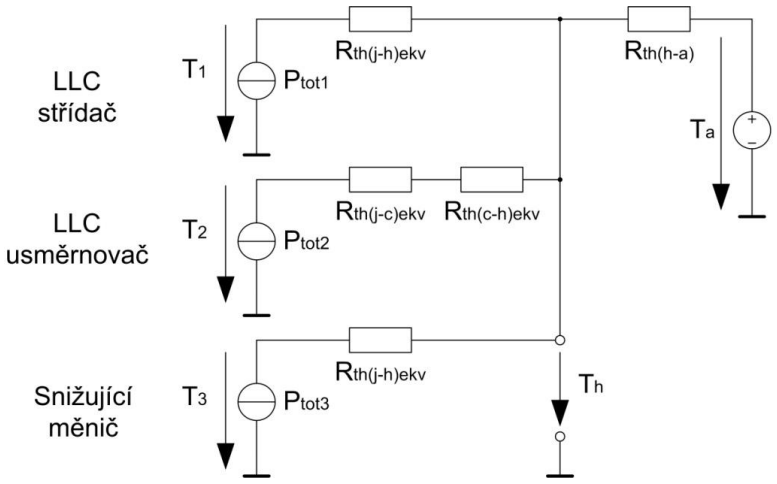
Tab. 5.1 Výpočty ztrát podrobně

U_{OUT} (V)	tranzistor	I_{RMS} (A)	I_{ON} (A)	I_{OFF} (A)	U_{DS} (V)	$E_{SW(ON)}$ (mJ)	$E_{SW(OFF)}$ (mJ)	P_{FW} (W)	P_{SW} (W)	P_{TOT} (W)
190	horní	27,4	48,8	56,5	510	0,55	0,12	23,3	34,2	133,1
	spodní	45,0	56,5	48,8	190	0,58	0,10	62,7	12,9	
600	horní	15,5	14,3	19,0	100	0,30	0,06	7,4	3,6	36,9
	spodní	6,3	19,0	14,3	600	0,35	0,06	1,2	24,6	

Potřebná doba simulace byla opět zvolena podle doby pro ustálení přechodových tepelných jevů. Při porovnání ustálených hodnot celkového ztrátového výkonu je patrná drobná odchylka od vypočtených hodnot. Odečtené hodnoty celkových ztrát po jejich ustálení jsou 26,16W pro výstupní napětí 600V a 107,58W pro výstupní napětí 190V. Odchylka je způsobena rozdíly ve vstupních hodnotách tepelného modelu od hodnot, se kterými bylo počítáno ručně. Při ručním výpočtu jsem totiž pro rozumnou rezervu zvolil horní hranici odporu otevřené cesty tranzistoru $R_{DS(ON)}$, tedy 32mΩ, při nejkritičtější teplotě čipu 150°C. Tepelný model však zohledňuje i aktuální teplotu čipu při aktuálním výpočetním kroku. Jelikož jsou námi použité tranzistory lehce předimenzované, je oteplení čipu minimální a model tak většinu simulace počítá s hodnotou 23mΩ. Po orientačním ručním přepočtu jsem se dostal na hodnotu zjištěnou simulací, pouze s minimální chybou. Pro výpočty oteplení a ověření chladiče použijeme vyšší hodnotu ztrát.

5.4 Chladič LLC měniče a snižujícího měniče

Mechanické provedení této topologie bude popsáno v kap. *9.2*. Po předběžné volbě chladiče je potřeba ověřit jeho volbu dodatečným tepelným modelem. Tento model nebude zohledňovat vliv rovnoměrného rozložení tepla. Kromě ustálené pracovní teploty chladiče je třeba také ověřit výsledné oteplení čipů jednotlivých výkonových komponent. K tomu využijeme získané velikosti celkových ztrát z tepelných modelů a velikosti tepelných odporů vyčtených z technických dokumentací součástek. Schéma ekvivalentního tepelného obvodu pro kombinaci měničů je zobrazeno na *Obr. 5.7*.



Obr. 5.7 Ekvivalentní schéma tepelného obvodu.

Udávané tepelné odpory jsou výrobcem udávány vždy pro jednu součástku z modulu. Reálně tak tvoří paralelní kombinaci. Proto jsem ve schématu uvedl jejich ekvivalentní hodnoty pro daný modul, či kombinaci modulů, tak jak byl odečtený ztrátový výkon v rámci simulace.

Tab. 5.2 Ekvivalentní hodnoty tepelných odporů.

	Index modulu	tepelný odpor jedné součástky		počet součástek	ekvivalentní tepelný odpor	
LLC střídač	1	$R_{th(j-h)}$	0,8	4	$R_{th(j-h)ekv}$	0,2
LLC usměrňovač	2	$R_{th(j-c)}$	1,6	4	$R_{th(j-c)ekv}$	0,4
		$R_{th(c-h)}$	0,3	4	$R_{th(c-h)ekv}$	0,075
snižující měnič	3	$R_{th(j-h)}$	0,8	2	$R_{th(j-h)ekv}$	0,4

Teplotu prostředí stále uvažujeme T_a = 40°C a tepelný odpor předpokládaného chladiče je roven $R_{th(h-a)}$ = 0,0475K/W. Můžeme tak spočítat teplotu na chladiči:

$$T_h = T_a + R_{th(h-a)} \sum P_{toti} = 40 + 0{,}0475.(100{,}58 + 68{,}12 + 107{,}58) = 53{,}12℃$$

Ze známé teploty chladiče pak vycházíme při výpočtu teplot čipů na jednotlivých modulech, (dolní index uvedené teploty odpovídá indexu danému modulu):

$$T_1 = T_h + R_{th(j-h)}.P_{tot1} = 53{,}12 + 0{,}2.100{,}58 = 73{,}23℃$$

$$T_2 = T_h + \left(R_{th(j-c)} + R_{th(c-h)}\right).P_{tot2} = 53{,}12 + (0{,}4 + 0{,}075).68{,}12 = 85{,}47℃$$

$$T_3 = T_h + R_{th(j-h)}.P_{tot3} = 53{,}12 + 0{,}4.107{,}58 = 96{,}15℃$$

Z vypočtených hodnot opět vyplývá jisté předimenzování silových obvodů nabíječky. Nicméně je zvolená kombinace polovodičových prvků a jejich chladiče dostatečně výkonná.

6 Silové obvody

6.1 Vstupní usměrňovač

Tento obvod, vyhotovený formou DPS, zajišťuje v topologii nabíječky usměrnění síťového napájecího napětí. DPS je v čtyřvrstvém provedení. Jednotlivé vrstvy obsahují shodné kresby plošných spojů. Více vrstev bylo použito k lepšímu vedení elektrického proudu a nepřímo slouží i k lepšímu odvodu tepla. Jednotlivé vrstvy nejsou zatěžovány pracovním napětím. Ke galvanickému oddělení jednotlivých potenciálů slouží pouze mezery mezi spoji. Pomocí interních pravidel SW Altium byla zvolena šířka mezery mezi těmito potenciály 5mm (mezi polovičními potenciály na vyhlazovacích kondenzátorech 3mm). Obvod obsahuje modul třífázového usměrňovače v můstkovém zapojení SKD 30. Dimenzování tohoto modulu je komentováno v kap. *5.1*. Součástí obvodu je pak filmový kondenzátor 0,68µF s maximálním napětím 1000V pro omezení vlivu komutačních jevů. Pro vyhlazení napětí ve stejnosměrném meziobvodu je součástí této desky ještě baterie elektrolytických kondenzátorů. Tyto kondenzátory byly pro své maximální napětí 400V řazeny sériově. Takto řazených dvojic je zde umístěno šest. Při kapacitě jednoho kondenzátoru 56µF a jejich sério-paralelní kombinaci je celková kapacita baterie 168µF. Pro rovnoměrné rozložení napětí na středech sériové kombinace kondenzátorů je použit odporový dělič napětí s velkým odporem. K připojení byly použity lisované kontakty, využívající tzv. Press-fit technologii. Schéma zapojení vstupního usměrňovače ze SW Altium, je součástí příloh jako schéma číslo 3.

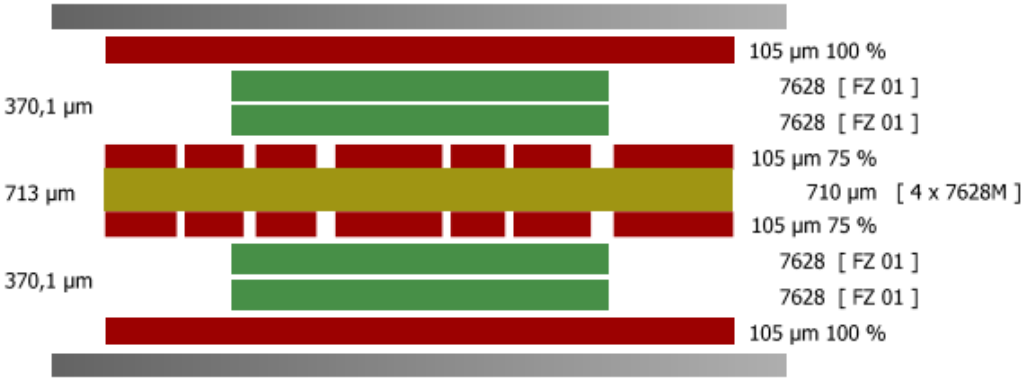
Z hlediska elektromagnetické kompatibility není neřízený můstkový usměrňovač v kombinaci s kapacitním meziobvodem úplně šťastnou variantou. Odebírané proudy mají charakter přerušovaných úzkých pulzů. Navrhovaná nabíječka spadá do kategorie zařízení s maximálním fázovým proudem do 16A včetně. Jako taková tedy musí plnit příslušnou normu ČSN EN 61000-3-2, která stanovuje maximální velikosti jednotlivých harmonických odebíraného proudu ze sítě. Pro splnění těchto podmínek bude zapotřebí poměrně velké indukčnosti. S ohledem na to, že současné řešení je pravděpodobně pouze dočasné byla zvolena tlumivka o velikosti 30mH. Tato tlumivka je řazena před kondenzátorovou baterii.

Tab. 6.1 Velikosti přípustných proudů daných harmonických, podle ČSN EN 61000-3-2, převzato z [11].

liché harmonické		sudé harmonické	
řád harmonické	**Max. proud [A]**	**řád harmonické**	**Max. proud [A]**
3	2,30	2	1,08
5	1,14	4	0,43
7	0,77	6	0,30
9	0,40	8 ... 40	0,23*8/h
11	0,33	POZN.: h - řád harmonické	
13	0,21		
15 ... 39	0,15*15/h		

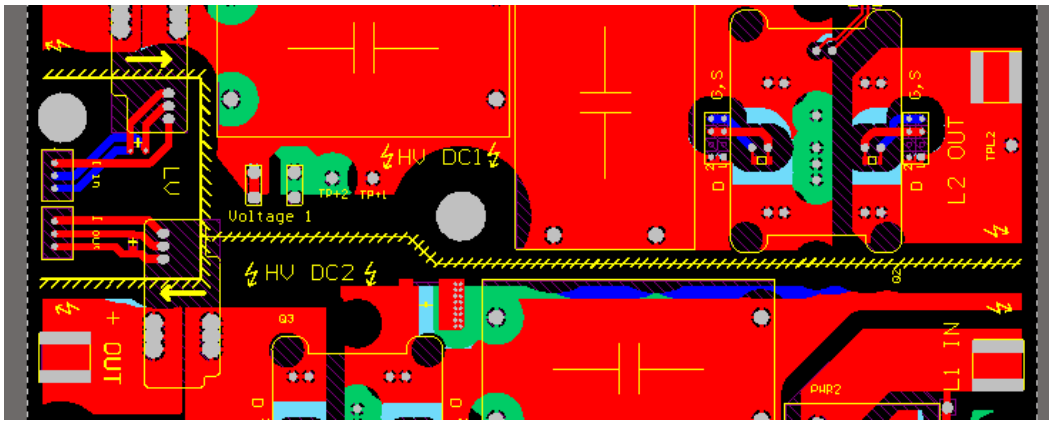
6.2 Hlavní silová deska

Prakticky těžištěm celé nabíječky a dalo by se říci i celé diplomové práce je hlavní silová deska. Obdobně jako obvody vstupního usměrňovače jsou i obvody hlavní silové desky realizovány pomocí DPS. Na rozdíl od usměrňovače se zde nepoužilo oddělení pouze pomocí mezer v kresbách, ale z důvodu překryvu potenciálů na jednotlivých vrstvách se k oddělení použilo i oddělení pomocí substrátu desek. Při zadávání objednávky tak byl výrobci kladen požadavek na zvýšení tloušťky středového substrátu. Současně s tím byl samozřejmě s ohledem na přenášený výkon kladen požadavek na potřebnou tloušťku vodivých vrstev. Výsledný diagram složení jednotlivých vrstev hlavní DPS je zobrazen na *Obr. 6.1*. Na každé straně středového substrátu jsou pak umístěny vždy dvě vodivé vrstvy, vzájemně oddělené substrátem poloviční tloušťky oproti středovému.



Obr. 6.1 Stack-up diagram dodaný výrobcem DPS

V rámci DPS jsou umístěny dva nezávislé stejnosměrné meziobvody. Prvním je meziobvod napájený ze vstupního usměrňovače, následně napájející LLC střídač. Druhým je meziobvod umístěný mezi výstupem LLC usměrňovače a výstupním snižujícím měničem. Oba tyto obvody jsou v rámci desky odděleny pomocí izolační bariéry o minimální tloušťce 7,5mm. Bariéra je vytvořena shodně na všech vrstvách. Další 9mm silnou izolační bariérou jsou pak odděleny výstupy z měřících převodníků proudu LAH100 od obou silových obvodů. Popisované bariéry jsou zobrazeny na *Obr. 6.2*.



Obr. 6.2 Izolační bariéry (znázorněny silnou žlutou místy čárkovanou čarou)

Oddělení potenciálů meziobvodů tvoří právě středový substrát. K vedení obou polarit jsou pak použity dané dvojice vodivých vrstev. Umístění opačných potenciálů nad sebou se označuje jako sendvičové. Vlivem vzájemného působení opačně orientovaných proudů se snižuje parazitní indukčnost vodivých vrstev.

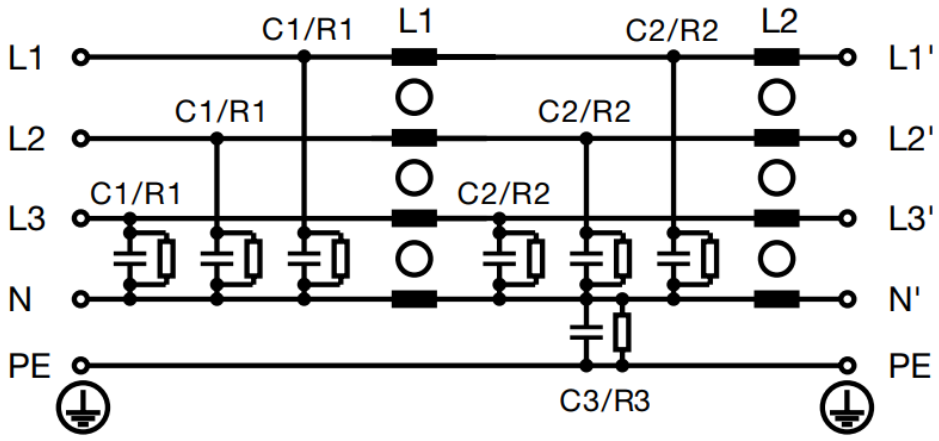
Nejdůležitějšími prvky obvodů hlavní silové desky jsou tři tranzistorové moduly FF23MR12W1M1 B11 od firmy Infineon. Každý modul obsahuje dva MOSFET tranzistory (s antiparalelními diodami) v půlmůstkové zapojení. Dva z nich vytváří LLC střídač, poslední modul pak tvoří snižující výstupní měnič. Umístění těchto modulů vychází z finálního prostorového uspořádání nabíječky. Propojení modulů s deskou je obdobně jako u vstupních silových konektorů provedeno technologií Press-fit. Tato technologie umožňuje propojení pouze lisovanými kontakty bez letování. Bylo však nutné věnovat zvýšenou pozornost velikosti děr včetně velikosti přírůstku prokovení, které jsou popsány v příslušném technologickém předpisu [5]. Dále je na desce umístěn LLC usměrňovač, který tvoří modul VBE 26-12NO7 od firmy IXYS. Pro vyhlazení napětí na jednotlivých meziobvodech jsou součástí obvodu kondenzátorové baterie. Tyto baterie jsou

složeny z polypropylenových kondenzátorů s nízkou parazitní indukčností a odporem. Těmito vlastnostmi umožňují průchod velkým přechodovým proudům při činnosti měniče. Kondenzátory mají výrobní označení B32778G0406K000, se jmenovitou kapacitou 40μF při maximálním napětí 1100V. Na prvním meziobvodu je umístěno těchto kondenzátorů pět na druhém dva. Přímo na vstupních svorkách modulu snižujícího měniče jsou pak připojeny paralelně dva kondenzátory s označením B58035U9754M062. Jejich kapacita je pouze 0,75μF při maximálním napětí 900V. Plní však funkci snubber kondenzátorů, tj. omezení parazitních indukčností na přívodech modulu. Omezením indukčnosti spínací smyčky se současně omezí přepětí při vypínaní tranzistorů. Mimo hlavní silovou desku bude ještě zařazena vyhlazovací tlumivka o velikosti 300μH, se která byla již zmíněna v souvislosti s dimenzováním snižujícího měniče, viz *kap. 5.3.* Schéma hlavní silové desky je v rámci příloh uvedené pod číslem 1.

6.3 Doplňkové přístroje

Kromě hlavních desek plošných spojů jsou součástí obvodů nabíječky také mnohé přístroje. Schéma zapojení doplňkových přístrojů je součástí příloh, uvedené jako schéma č.5. Zdroj NDR-120-24 od firmy Mean Well poskytuje stejnosměrné napětí 24V pro napájení nízkonapěťových zařízení. Kromě Interfacu a budičů jsou to také ventilátory, stykače, relé, tlačítka a kontrolky. Před zdrojem je předřazený 16A jistič. Pojistkový třípólový odpínač F1 typu OPVP10-3 10x38 3P zajišťuje nadproudovou ochranu hlavního silového obvodu. S ohledem na použitou třífázovou přípojku a maximální výkon nabíječky osadíme odpínač 32A pojistkami. Stykače S1 a S2 zajišťují fyzické rozpojování silového obvodu nabíječky na jeho vstupu a výstupu. Stykač S3 pak přemosťuje nabíjecí rezistor na desce vstupního usměrňovače. Hlavní kontakty stykačů S2 a S3 propojujeme paralelně, pro snížení jejich proudového zatížení. Všechny stykače jsou stejného provedení 3RT2026-1BB40 od firmy Siemens. Relé RE1 až RE3 slouží k připojování rizikových míst k vybíjecím odporům. Zajišťují tak bezpečné vybití kapacit na jednotlivých stejnosměrných meziobvodech. K tomu využívají své NC kontakty. Ty jsou použity pro nezávislou vnější reakci na přerušení poruchové smyčky a jsou zapojeny v sérii pro zvýšení jejich napěťové odolnosti. Přerušení poruchové smyčky vybaví kontakty RE4. NO kontakty RE4 se tím rozpojí a přeruší tak přívod záporné polarity na kontakty A2 relé RE1 až RE3 a stykačů S1 a S2. Přerušení poruchové smyčky může způsobit rozpojení nabíjecích kabelů, stisknutí STOP tlačítka nebo hlídač izolačního stavu (který je podle

interní dohody součástí battery managementu formule). Přerušením dojde k odpojení hlavních stykačů, tím se přeruší hlavní silový obvod. Současně se připojí vybíjecí odpory a dojde k vybití meziobvodových kapacit. NC kontakt relé RE3 se rozpojením poruchové smyčky propojuje a přivádí tak napětí na vstup interfacu, který tak může podniknout další kroky. Relé RE1 až RE3 jsou typu 22.32.0.024.4420 a relé RE4 typu 22.32.0.024.4520, všechny od firmy FINDER. Ve schématu jsou rovněž zakresleny místa odečítání napětí pro potřeby měření pomocí převodníků, jež jsou součástí obvodu interfacu. Jednopólový odpínač pojistky F3 spolu s touto pojistkou slouží k nadproudové ochraně výstupu nabíječky. Osazujeme jej pojistkou o jmenovité hodnotě 100A. Posledním přístrojem je VF filtr FMBC-A91C-1612 od firmy Schurter, jehož topologie je zobrazena na *Obr. 6.3*.



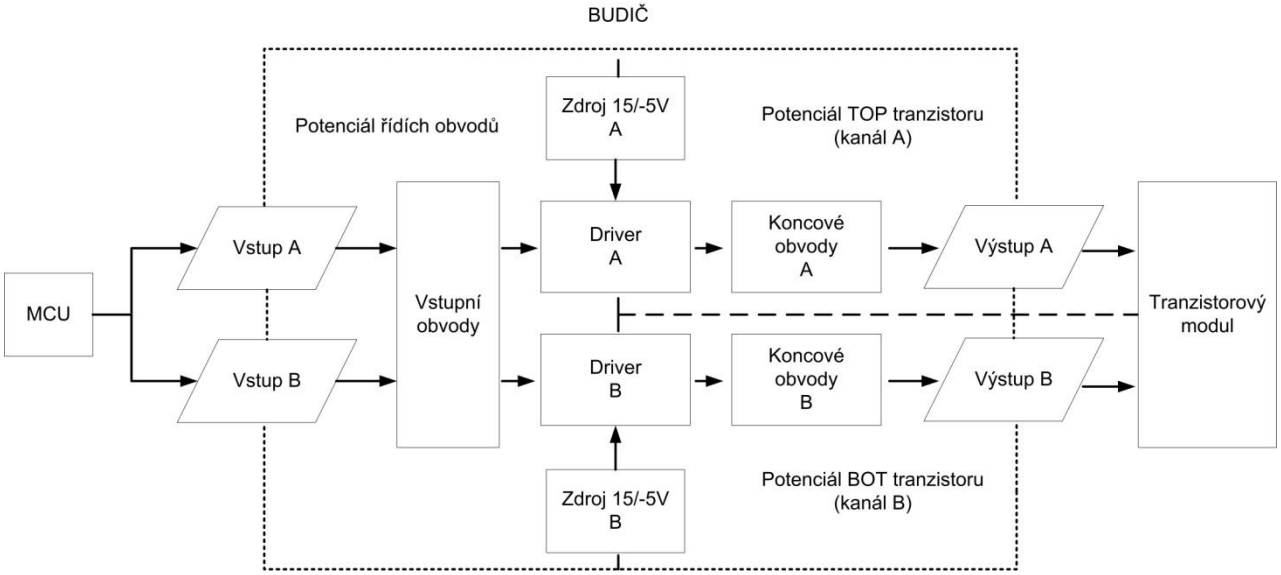
Obr. 6.3 Topologie použitého VF filtru, převzato z [12].

7 Budiče výkonových komponent

Kromě samotné problematiky topologie samotného měniče a jeho výkonových komponent, je důležité také zajistit jeho správné spínání. Z důvodu pracovní frekvence a napětí není možné jen tak spínat jednotlivé výkonové prvky čistě výstupem z mikroprocesoru. Nutností je použití speciálních obvodů, které správné spínání zajistí. Mimo samotného spínání je nutné zajistit i dostatečnou bezpečnost provozu měniče. V praxi se můžeme častěji setkat s anglickým označením budičů, tedy pod názvem drivery. Celková schémata driveru ze SW Altium, jsou součástí příloh na schématu číslo 2.

7.1 Topologie

Možností řešení topologie a tedy zapojení budiče je mnoho. V našem případě byla zvolena základní avšak silně modulární topologie. Je tedy možné do určité míry následně ovlivňovat například velikosti budících napětí hradel tranzistorů, nebo velikosti hradlových odporů.



Obr. 7.1 Blokové schéma budiče.

Popisovaná topologie navrženého budiče je zobrazena jako blokové schéma na *Obr. 7.1*. Obvody samotného budiče (driveru) jsou ohraničeny tečkovanou čarou. Jednotlivé potenciály v rámci řetězce MCU - Driver – Modul, jsou ilustračně odděleny dlouze čárkovanou čarou. Právě z potenciálové bariéry je nejvíce patrné, které prvky musí plnit též funkci galvanického oddělení. V našem případě jsou to drivery (viz kap. *7.2*) a jeho zdroje (viz kap. *7.3*). Dodatečně zde jsou ještě uvedeny vstupní (viz kap. *7.4*) a koncové obvody (koncové obvody uvedeny společně s driverem). Mechanický koncept budiče pak bude podrobně probírán v kap. *9.1*.

7.2 Driver

Rešerší nabízených integrovaných obvodů budičů bylo rozhodnuto použít obvod ISO5852S-EP od firmy Texas Instruments. Zaměření tohoto obvodu je přímo pro použití v měničích s tranzistory s technologií SiC, tedy pro tranzistory s vysokou pracovní frekvencí. Při výběru byl kladen zřetel nejen na dostupnou pracovní frekvenci, ale i na napěťovou odolnost galvanického oddělení. Touto napěťovou odolností však není myšleno pouze průrazné napětí při jeho pomalém zvyšování do vzniku průrazu, ale odolnost obvodu proti prudké změně napětí. Tato změna napětí vzniká při spínání jednotlivých tranzistorů uvnitř modulu. S každým sepnutím se mění napětí mezi řídícím a silovým obvodem. Toto napětí izoluje právě integrovaný obvod driveru. Tuto odolnost udává výrobce jako *Common Mode Transient Immunity* (CTMI) a je udávána v kV/μs. Dalšími důležitými parametry jsou velikosti spínaných proudů a tedy výkon koncového stupně. Při každém zapínaní a vypínání řízeného tranzistoru totiž nabíjíme, respektive vybíjíme jeho vstupní kapacitu. Při započetí tohoto přechodného děje prudce narůstá proud, jehož maximální hodnota je držena použitím vhodného hradlového odporu. Po odeznění přechodného děje tento proud klesá na zanedbatelnou úroveň. Velikostí hradlového odporu můžeme měnit rychlost spínání, avšak pouze v rámci maximálního proudu, který je schopen koncový stupeň vést. Tento proud spolu s nepatrným úbytkem na spínacím prvku koncového stupně, vytváří na tomto prvku ztrátové teplo. Množství tohoto tepla narůstá lineárně se zvyšující se spínací frekvencí.

Součástí integrovaného obvodu jsou také periferie pro desaturační ochranu, „active clamping“ a logika signálů FAULT, RESET a READY. Tyto periferie zajišťují vedlejší funkce driveru. Desaturační ochrana svojí činností brání přechodu sepnutého tranzistoru do

oblasti desaturace. V této oblasti totiž dochází k prudkému nárůstu napětí U_{DS} při stále procházejícím proudu. Vodivostní ztráty, tedy ztráty způsobené vedením pracovního proudu, se dají zjednodušeně vyjádřit jako součin napětí a proudu mezi kolektorem a emitorem. V bezpečné oblasti, tzv. oblasti saturace, je napětí na sepnutém tranzistoru nepatrné a ztráty jsou tak i při velkém pracovním proudu relativně malé. Pokud tranzistor s oblasti saturace vystoupí, pak prudce narůstají vodivostní ztráty a hrozí tak minimálně zkrácení jeho životnosti, ale možná je i destrukce tranzistoru. Přechod do desaturační oblasti je často způsoben zkratem na straně zátěže, jedná se tak jednoznačně o poruchový stav na který musí měnič reagovat. Nejrychlejší reakci nám umožní právě desaturační ochrana. Tato ochrana měří napětí mezi kolektorem a emitorem, k čemuž jí slouží interní proudový zdroj 500µA. V případě překročení komparační hodnoty napětí (9V) dochází k blokování požadavku na sepnutí tranzistoru, který tím současně vypínáme. Zároveň dojde k vyhodnocení chybového stavu „FAULT“. Tento stav je pak pomocí převodníku (pro galvanické oddělení) a příslušné logiky přijat do klopného R-S obvodu, který zajistí blokování spínacího signálu na primární straně driveru a současně je signál FAULT zobrazen na příslušném výstupním pinu. Tranzistor je tak vypnut (tím jsme zabránili jeho destrukci) a driver je blokovaný. Pro odblokování pak slouží vstup RESET. Signálem RESET přímo resetujeme klopný obvod R-S. Po odblokování R-S obvodu je možná běžná činnost driveru. Tuto činnost pak detekuje výstupní pin READY a je tak informací pro nadřazené řízení, že driver funguje bez poruchy. Další zmiňovanou periferií je „active clamping“. Tato periferie zajišťuje vybíjení vstupní kapacity ovládaného tranzistoru při jeho vypínání a chrání jej tak proti parazitnímu sepnutí vlivem parazitního jevu při změně na Millerově kapacitě. Jelikož tato periferie ostře zkratuje hradlo proti zemi, je použitelná pouze při unipolárním spínání. Periferie pro active clamping tak není v našem zapojení použita.

7.3 Zdroje

Jak bylo zmíněno v popisu topologie, nestačí galvanické oddělení pouze samotného spínacího signálu. Nutností je galvanické oddělení napájení spínacích prvků driveru, při zachování převodu potřebného množství energie pro jeho činnost. V našem případě budeme mít přivedeno napájení ze strany řídících obvodů (konkrétně 24V DC). Pro námi zvolený driver musíme zajistit napájení jak primární tak sekundární strany. Na straně primární vyžaduje driver 5V, které slouží pro napájení vstupní logiky, převodníku signálu

(částí na primární straně) pro galvanické oddělení a pro napájení logiky vyhodnocení stavu. Primární strana je stále na potenciálu řídících obvodů, využijeme tedy zdroj přímo na desce interfacu. Na sekundární straně pak musíme zajistit jednak napájení koncového stupně, ale také napájení převodníku signálu (části na sekundární straně). Pro napájení sekundární části převodníku nám stačí pouze přivést požadované napětí na vstupy U_{CC2} a U_{EE2}, interní stabilizátor napětí se pak postará o přizpůsobení napětí pro převodník.

Klíčové z hlediska funkčnosti je však napětí pro samotné spínání. Pro námi zvolené tranzistorové moduly je potřeba zajistit spínací napětí 15V pro sepnutý stav a -5V pro stav vypnutý. Tato napětí musí však být patřičně galvanicky oddělena. Je tedy nutné mít pro každý tranzistor nejen jeden driver, ale i galvanicky oddělený galvanický zdroj. Po dohodě s vedoucím diplomové práce, byly zvoleny zdroje MGJ2D152005SC. Pro napájení těchto zdrojů byla zvolena hodnota 24VDC. Oba zdroje byly doplněny dostatečnou velikostí vstupních i výstupních kondenzátorů pro vyhlazení napětí a snížení vlivu parazitních kapacit. Samozřejmostí pak je pokud možno co nejvíce zkrátit přívody těchto napětí k aktivním prvkům.

7.4 Vstupní obvody

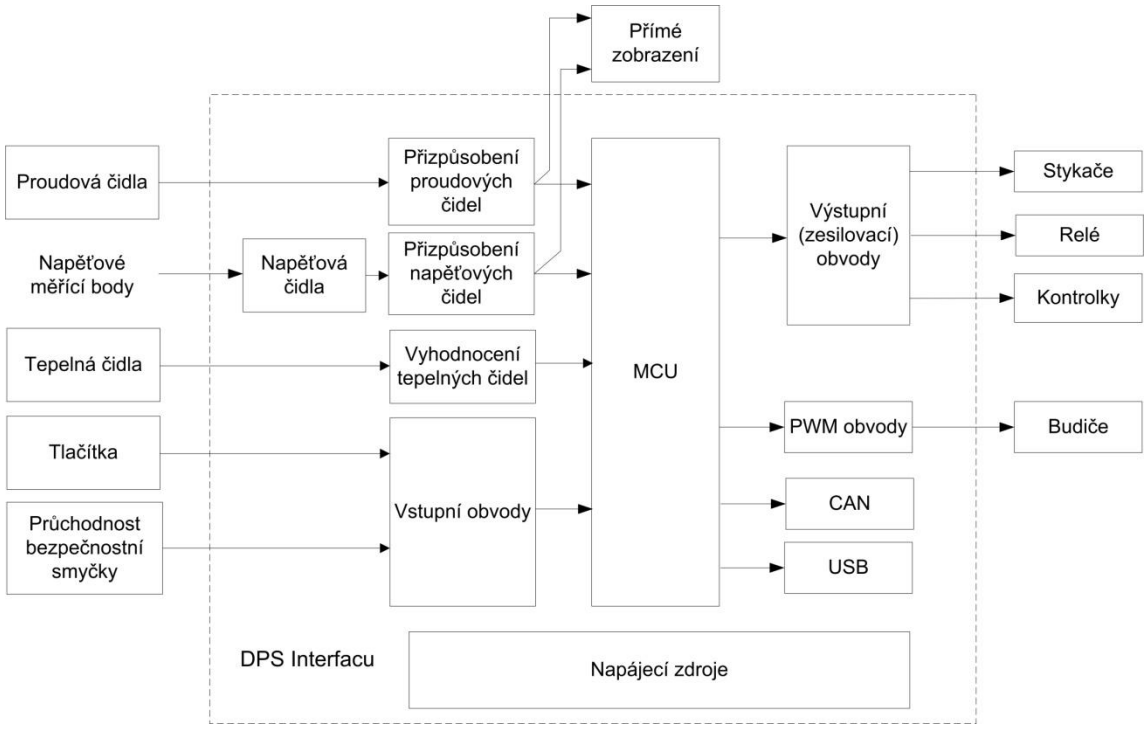
Vstupní obvody driveru nám slouží jednak k ochraně vstupních obvodů samotného driveru, ale také k filtraci šumu, který by jinak mohl způsobit náhodné sepnutí tranzistoru. Volitelnou úlohou vstupních obvodů může být také aplikace tzv. mrtvého času při současném vzájemném blokování tranzistorů mezi sebou. Mrtvý čas je prodleva od vypnutí jednoho tranzistoru k sepnutí druhého v jednom půl-můstku, která je důležitá pro zabránění současného sepnutí obou tranzistorů v půl-můstku. Toto sepnutí by mohlo nejen způsobit celkovou destrukci měniče, ale i neúplný zkrat (pouze částečné vedení tranzistorů, při mírném zvýšení proudu půl-můstkem) může v dlouhodobém horizontu způsobit zvýšené oteplení tranzistorů a tím značně zkrátit jejich životnost. V našem případě byla aplikace mrtvého času a vzájemného blokování nakonec vynechána. Důvodem bylo zmenšení velikosti plošného spoje driveru. Nicméně je nutné tyto funkce náhradně zajistit programově přímo v rámci procesorové jednotky.

Základní vstupní ochrana je provedena pomocí dvou Schottkyho diod BAT54WX, které brání jak přepětí přes 5V tak přepólování vstupu driveru. Za diodami je umístěn RC

Γ-článek, který je schopen zpomalit případné přepětí a zabránit tak v případě jeho pulzního charakteru vážnějším škodám. Pro déle trvající přepětí už musí postačovat již zmiňované diody. Hlavní úlohou RC článku je však odrušení případného šumu, který by se mohl objevit na vedení od řídících obvodů do driveru. Mohlo by tak dojít k parazitnímu sepnutí tranzistoru. Pro lepší ochranu obvodů driveru jsou použity Schmittovy neinvertující klopné obvody 74LVC1G17. Kromě této úlohy plní též úlohu zlepšení dynamických charakteristik. Každý klopný obvod totiž zajistí ostřejší hrany jednotlivých řídících impulzů. Obvody byly umístěny nejen na ochranu hlavních spínacích kanálů A a B, ale i na servisní vstupně/výstupní kanály RESET, READY a FAULT.

8 Interface

K řízení výkonových komponent nestačí mít pouze samotné budící obvody. Je třeba také řídit připojování zátěže, připojení nabíječky k síti, včetně omezení nabíjecího proudu, ale i vyhodnocovat jednotlivé vstupní argumenty důležité pro správný chod. Pro řízení byla zvolena nezávislá procesorová jednotka, v rámci této kapitoly označena jako MCU. Tato jednotka bude vyhodnocovat jednotlivé stavy a pomocí vlastních periferií řídit činnost nabíjení, včetně zajištění komunikace s dalšími řídícími jednotkami uvnitř samotné formule. Sama o sobě však jednotka pracovat nemůže. Pro jednotlivé komponenty je třeba individuálně upravovat napěťové hladiny a zajistit dostatečný spínací výkon k jejich řízení. K tomuto přizpůsobení a tím pádem k propojení vlastní procesorové jednotky s vnějším světem, slouží právě interface. Obvody interfacu jsou postaveny na vlastní desce plošných spojů.



Obr. 8.1 Blokové schéma interních obvodů Interfacu a přímo navazujících periferií

Celkový obvod vznikl spojováním jednotlivých dílčích bloků. Blokové schéma interfacu, které je zobrazeno na *Obr. 8.1*, neobsahuje přesné množství všech periferních obvodů a je tak pouze pro hrubou představu o připojení. Kompletní schémata Interfacu ze SW Altium, jsou součástí příloh jako schéma číslo 4.

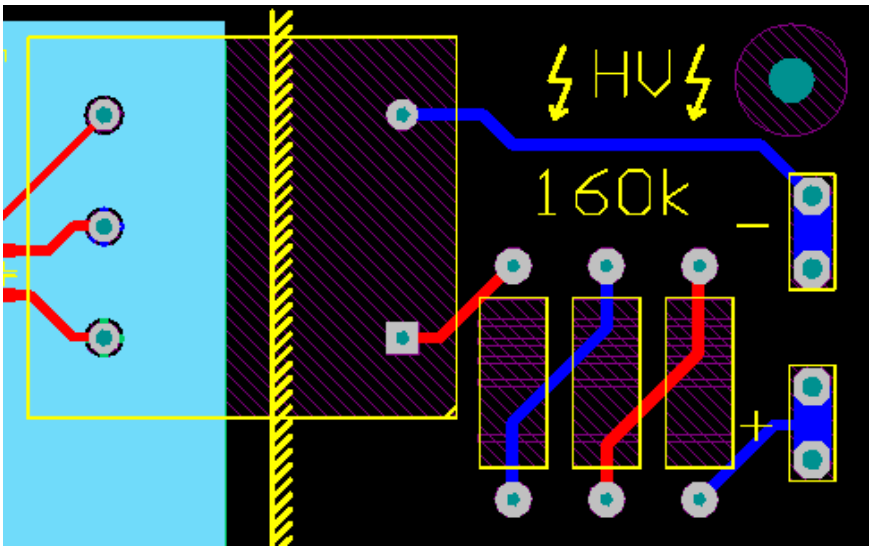
8.1 MCU

Tímto prvkem není myšlený přímo mikroprocesor umístěný na samotné desce interfacu. MCU je v tomto případě kompletní univerzální mikroprocesorová jednotka RUMM, vyvíjená na pracovišti RICE. Jádro této jednotky tvoří kombinace DSP mikroprocesoru TMS320F28377S od firmy Texas instruments a FPGA obvodu EP3C25E144I7N od firmy Intel. Samotný mikroprocesor je schopen pracovat při taktovací frekvenci 200MHz s možností výpočtů s pohyblivou řádovou čárkou s jednoduchou přesností (single precision). Velikost paměti je až 1MB paměti FLASH a až 164KB paměti RAM (v závislosti na konkrétní variantě). GPIO piny pracují s hladinou napětí 3,3V. Široké jsou možnosti komunikace. Kromě obvyklých sběrnic SPI, SCI a I2C, je možné též komunikovat pomocí protokolu CAN. Integrované jsou také A/D převodníky s možností práce v 16 nebo 12 bitovém rozlišení. Pro ovládání tranzistorů je k dispozici 24 PWM kanálů. FPGA obvod disponuje 82 vstupně/výstupními porty, maximální množství logických prvků je 24624 a počet bloků logických polí 1539. Taktovací frekvence FPGA obvodu může být až 315MHz.

Dále jsou na řídící desce RUMM umístěny externí A/D převodníky AD7607 a dodatečné paměti NVSRAM CY14B108M a SRAM IS61WV51216. Podporou vnitřním PWM periferiím mikroprocesoru fungují budiče IXDD604SIA od firmy IXYS. Tyto budiče svými koncovými stupni posilují generování PWM signálů do obvodů driveru. Maximální špičkový proud koncovými stupni jsou 4A v každém směru při pracovním napětí 4,5 až 35V. Je tak možné k napájení driverů použít již vlastní pracovní hodnotu napětí.

8.2 Měřící obvody

Jak je ze schématu (*Obr. 8.1)* patrné, přímo na desce jsou umístěna pouze napěťová čidla, která jsou k příslušným měřícím bodům připojena vzdáleně. Tímto způsobem jsme zmenšili množství součástek na hlavním silovém obvodu a ušetřili tak místo. Použitá napěťová čidla, přesněji napěťové převodníky, jsou typu LV 25 – P od firmy LEM. Jejich napájení, stejně jako napájení proudových čidel zajišťuje zdroj +15/-15V. Současně s měřením zajišťují tyto převodníky též nutné galvanické oddělení. Bylo tak potřeba umístit vstupní obvody převodníků (strana silového napětí) mimo dosah řídících obvodů a zajistit dostatečný izolační prostor (detailně na *Obr. 8.2*).



Obr. 8.2 Detail izolační bariéry na DPS mezi vstupními obvody (vlevo) a měřícími výstupy (vpravo)

Měření proudu mimo hlavní silovou desku by již bylo náročné, z hlediska předpokládaných pracovních proudů. Převodníky tak musely být přímo součástí hlavní desky. Vyhodnocení změřeného signálu je však již součástí desky interfacu. Do převodníku je pouze přivedeno napájecí napětí o shodné hladině jako u převodníků napětí. Převodníky proudu byly zvoleny typu LAH 100 – P rovněž od firmy LEM. Přizpůsobení měřeného signálu na vstupní ADC převodníky procesoru bylo v obou případech (měření proudu i napětí) provedeno shodně pomocí operačního zesilovače LM833 v zapojení umožňující částečnou filtraci šumu. Z výstupu převodníků měření výstupního proudu a napětí byly vyvedeny uzpůsobené výstupy do digitálních měřících panelů (přímé zobrazení), aby bylo možné přímo a nezávisle kontrolovat velikosti výstupních veličin. Celkem jsou na desce tři převodníky napětí a je možné připojit tři převodníky proudu. Pro měření teploty bylo též použito operačního zesilovače LM833. Zapojení bylo vybráno tak, aby přímo umožňovalo měření teploty pomocí čidel PT100. Interface je připraven pro měření teplot ze čtyř těchto čidel.

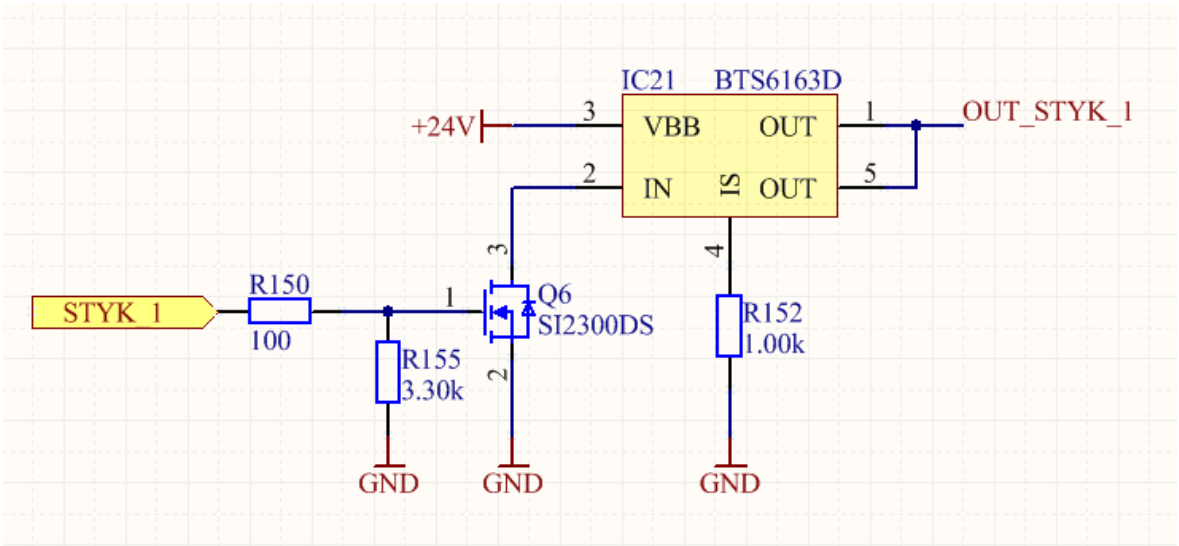
8.3 Vstupní obvody

Vstupními obvody jsou ve schématu myšleny vstupy do procesorové jednotky v digitálním formátu. Konkrétně se jedná o vstupy šesti tlačítek a o vstup detekce rozpojení ochranné smyčky. Obvody tlačítek jsou primitivně osazeny RC články pro HW omezení kmitání mechanických tlačítek a po přizpůsobení napěťové hladiny přivedeny na GPIO procesoru. Detekce rozpojení ochranné smyčky obsahuje napěťový dělič snižující napětí přivedené z pomocného kontaktu stykače pro rozpojení ochranné smyčky. Toto napětí je

od GPIO ještě dodatečně odděleno Schmittovým klopným obvodem a jeho přítomnost je detekována pomocí SMD LED diody. Pokud z vnějších příčin nastane rozpojení ochranné smyčky, odpojí samočinné relé stykače vybíjecích odporů a jejich odpínatelné kontakty (NC) v tento okamžik zajišťují vybíjení kapacit stejnosměrných meziobvodů. Toto rozpojení je detekováno pomocí popsaného vstupu a řídící jednotka tak může adekvátně reagovat.

8.4 Výstupní obvody

Opakem vstupních obvodů jsou obvody výstupní nebo možná korektněji označené jako obvody zesilovací. Jejich činnost je opět na digitální bázi, ovšem v tomto případě zajišťují dvoustavové ovládání jim určených periferií. Pro jednoduchost a robustnost byla u všech potřebných výkonnějších digitálních výstupů zvolena shodná topologie (*Obr. 8.3*).

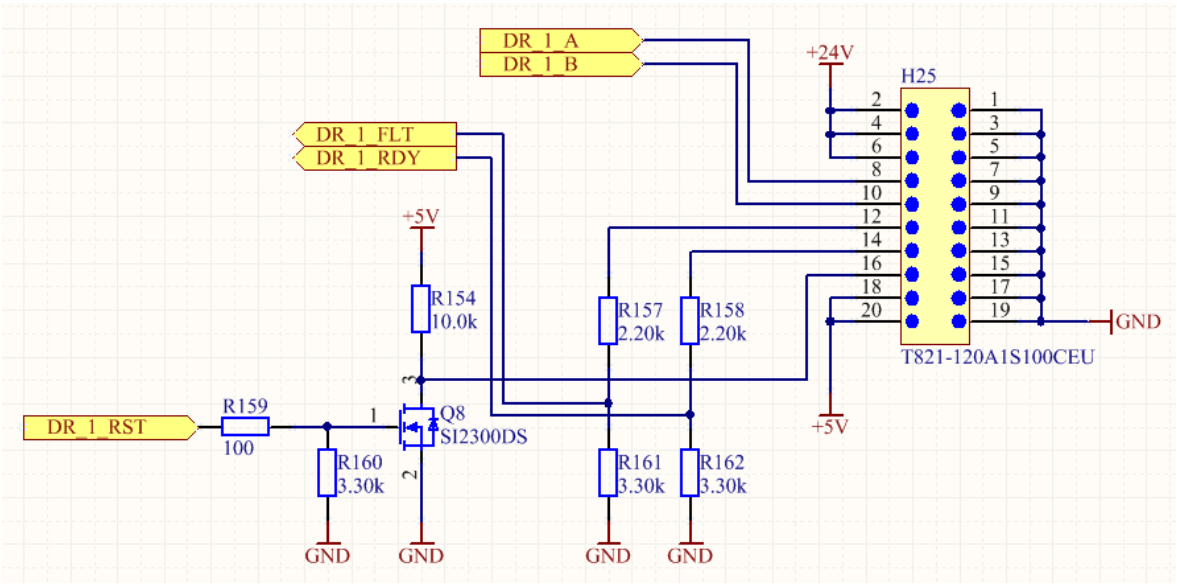


Obr. 8.3 Schéma zapojení jednoho z výstupních obvodů.

S GPIO portu procesoru je přiveden řídící signál přes omezující odpor na hradlo MOSFET tranzistoru SI2300DS. Tím jak je kladným napětím tranzistor sepnut nastane připojení vstupního pinu výkonového spínače BTS6163D k nulovému napětí a tím k jeho sepnutí. Spínač, jehož základem je opět MOSFET technologie, pak připojí na výstup své napájecí napětí +24V. Toto napětí je tak základním řídícím napětím. Pomocí popisovaných výstupních obvodů zajišťujeme spínání stykačů, relé, světelných kontrolek a ventilátorů. Tyto výstupy jsou přivedeny na patici umožňující připojení šroubových nebo samosvorných svorek a umožňují tak snadné připojení k cílovým komponentům.

8.5 Obvody pro řízení budičů

Podobně jako zmiňované výstupní obvody i obvody pro řízení driverů jsou postaveny na digitální bázi. Kromě přímých výstupů z PWM jednotek (jsou součástí obvodů procesorové jednotky) je tento obvod složen ještě z výstupu pro vyslání signálu RST. Ten je tvořen tranzistorem SI2300DS, který připojuje zmíněný výstup k nulovému napětí. Tím je schopen resetovat obvody driveru.



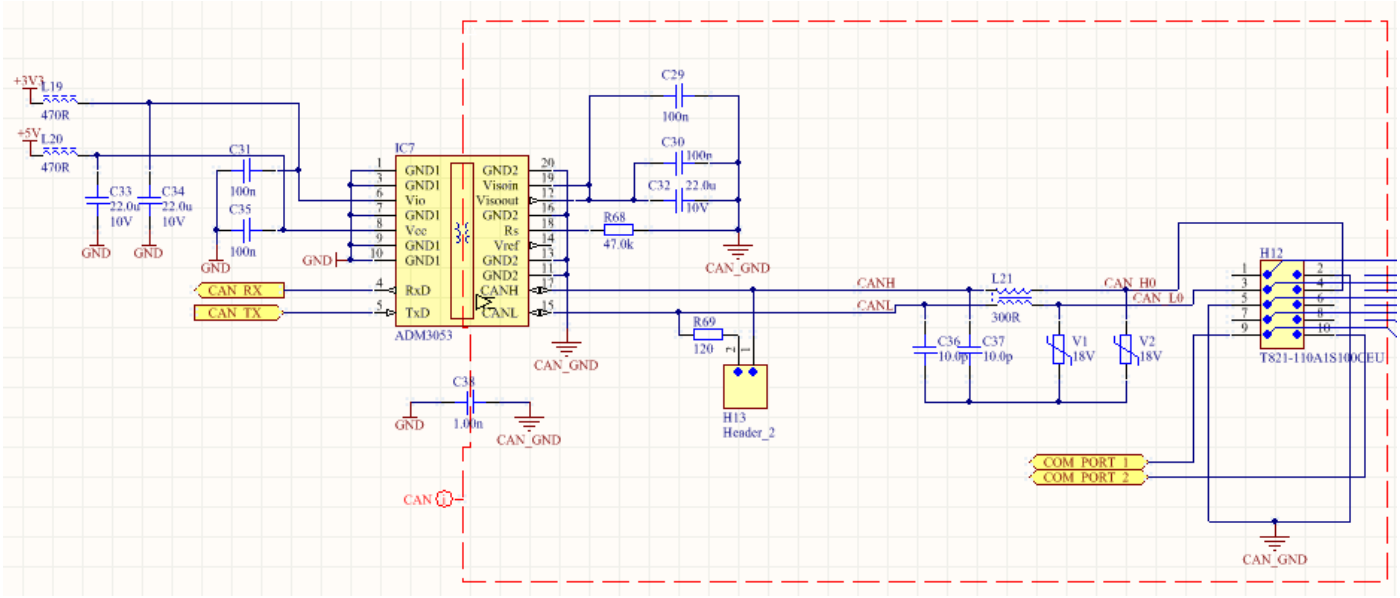
Obr. 8.4 Schéma zapojení jednoho obvodu pro řízení driveru.

Dále jsou zde ještě dva vstupní obvody s děliči pro zpracování signálů RDY a FLT, informujících procesor o aktuálním stavu driveru. Děliče napětí přizpůsobují hladinu napětí z driveru na úroveň pracovního napětí procesoru.

8.6 Komunikace

Jedním z požadavků na nabíječku byla též možnost komunikace s obvody formule. K tomu byla vybrána sběrnice CAN a to zejména pro svoji robustnost. Sekundárně pak pro svoji rozšířenost napříč periferiemi dostupných mikroprocesorů. Samotný mikroprocesor by však výkonově na komunikaci nestačil. Z tohoto důvodu je součástí desky Interfacu také obvod zajišťující nejen dostatečný výkon koncového stupně pro komunikaci, ale také zajišťuje galvanické oddělení potenciálu CAN sběrnice od řídících obvodů. Schéma bloku zajišťujícího komunikaci přes CAN sběrnici je zobrazeno na *Obr. 8.5*. Integrovaný obvod použitý jak pro oddělení napájení, tak pro komunikaci samotnou je ADM3053. Pro

galvanické oddělení je také nutností dodržet minimální izolační vzdálenost mezi vodivými cestami řídících obvodů a obvodů CAN sběrnice. Tato vzdálenost v rámci navržené desky neklesla pod 2mm. Součástí CAN konektoru, který z desky Interfacu vystupuje pod označením H12, jsou také propojky pro uzavření poruchové smyčky. Je tak zajištěno detekování a následná reakce na rozpojení kabelu pro komunikaci.



Obr. 8.5 Schéma bloku pro komunikaci přes CAN sběrnici

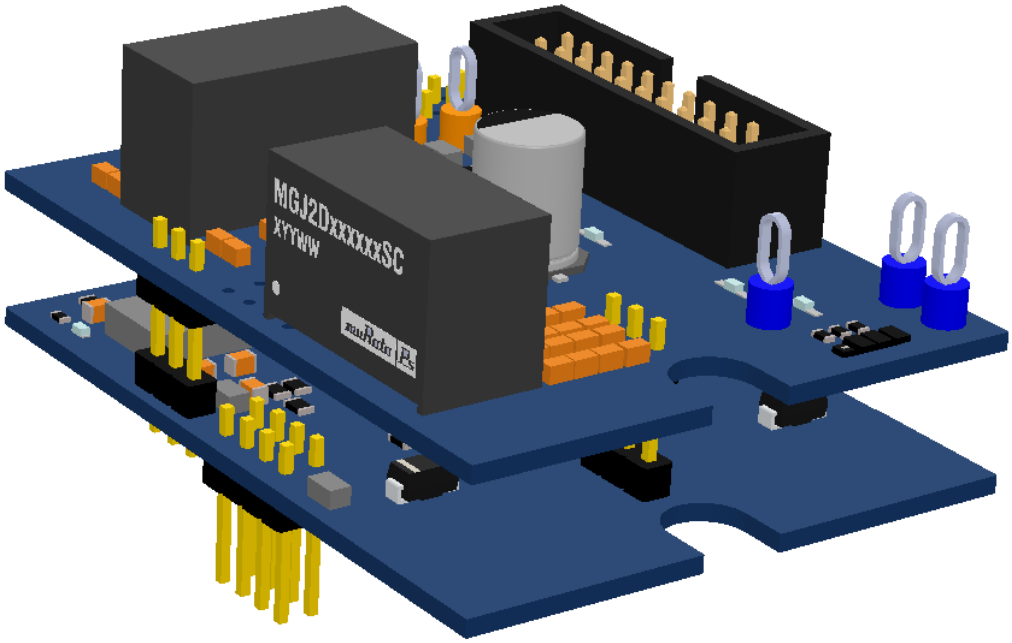
Pro možnost programování je na desce Interfacu umístěn taky blok pro komunikaci přes USB kabel. Pro případné další úpravy, byly preventivně vyvedeny všechny nevyužívané komunikační kanály pro SPI, SCI a I2C sběrnice.

9 Mechanický koncept

Mechanickým konceptem je zde myšleno rozvržení jednotlivých komponent v rámci přístrojové skříně. Umístění jednotlivých komponent musí v první řadě vycházet z jejich umístění v rámci celkové topologie, tak aby nebylo nutné vést vodiče ledabyle přes celou skříň. Je však nutné zohlednit i další elektrické, ale i neelektrické vlivy. Zejména vlivy elektromagnetické kompatibility jednotlivých komponent, jejich tepelných ztrát a mechanické vlivy.

9.1 Budiče výkonových komponent

Kromě elektrického návrhu budičů bylo nutné vhodně zvolit jejich prostorové uspořádání. Velikost DPS budičů jsme od začátku omezili přibližně na velikost jednoho tranzistorového modulu. S tím však přišly problémy s rozmístěním součástek. Součástí obvodů budiče je více potenciálů včetně těch silových, které jsme museli vzájemně galvanicky oddělit.



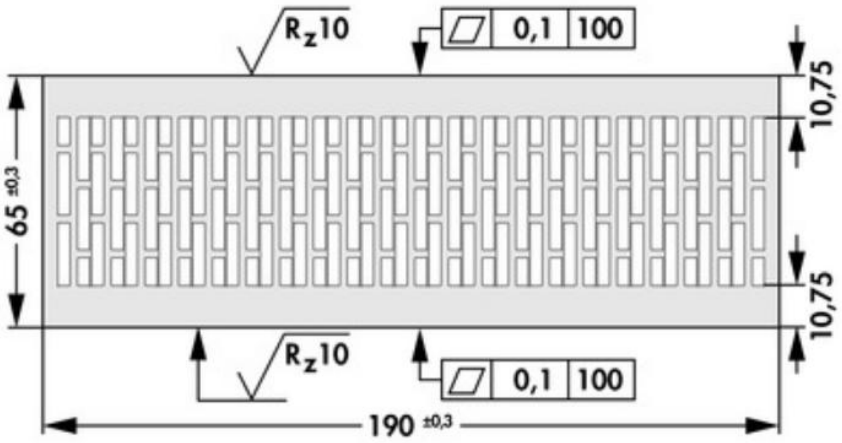
Obr. 9.1 Znázornění prostorového uspořádání desek budiče.

Kromě využití izolačních bariér přímo v kresbě plošného spoje jsme využili i specifické prostorové uspořádání, kdy jsme obvod budiče rozdělili na dvě desky. Tyto

desky jsme pak propojili pomocí běžných propojek, tak že jsou desky umístěné nad sebou, viz *Obr. 9.1*. Horní deska obsahuje galvanicky oddělené převodníky napětí DC/DC a vedlejší obvody. Spodní pak obsahuje samotný driver a jejich vyvedení na hlavní silovou desku pomocí propojek. Jejich umístění bylo cíleně voleno tak aby vodivé cesty ke kontaktům hradla byly co nejkratší. Opět se jedná o opatření zmenšující parazitní indukčnost v obvodech buzení, která je v oblasti předpokládaných pracovních frekvencí klíčová. Současně se tím zmenšuje vliv vnějšího rušení spínacích pulzů. Nepřímo se tímto řešením dosáhalo zmenšení plochy hlavní silové desky.

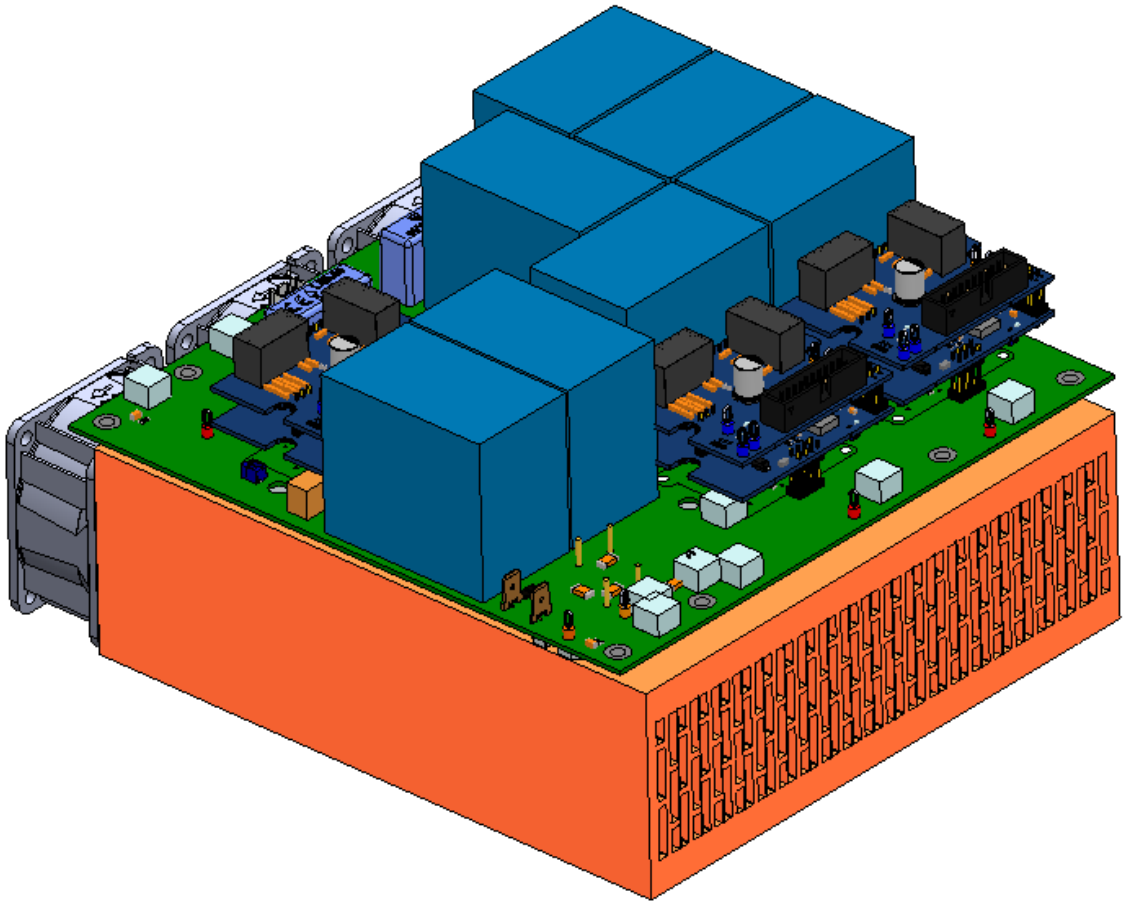
9.2 Hlavní obvody

Topologickým středem celé nabíječky je deska hlavního silového obvodu (popisovaná v kap. *0*). K této desce jsou modulárně připojeny tři budiče výkonových modulů (popisované v kap. 0 a *9.1*). Soustava takto propojených plošných spojů je umístěna na hlavním chladiči (zmíněný v kap. *5.4*). Rozměry tohoto chladiče jsou 190x200x65mm, jeho profil je zobrazen na *Obr. 9.2*.



Obr. 9.2 Profil použitého chladiče, převzato z [10].

Na chladič přímo dosedají chladící plochy použitých výkonových modulů. Připojení hlavní silové desky k chladiči je vytvořeno pomocí 12mm dlouhých distančních sloupků. Jejich délka vychází z výšky použitých tranzistorových modulů. Výška LLC usměrňovače je variabilní v rámci délky vývodů, můžeme ji tak uzpůsobit tranzistorovým modulům, jejichž výška je pevně určená.



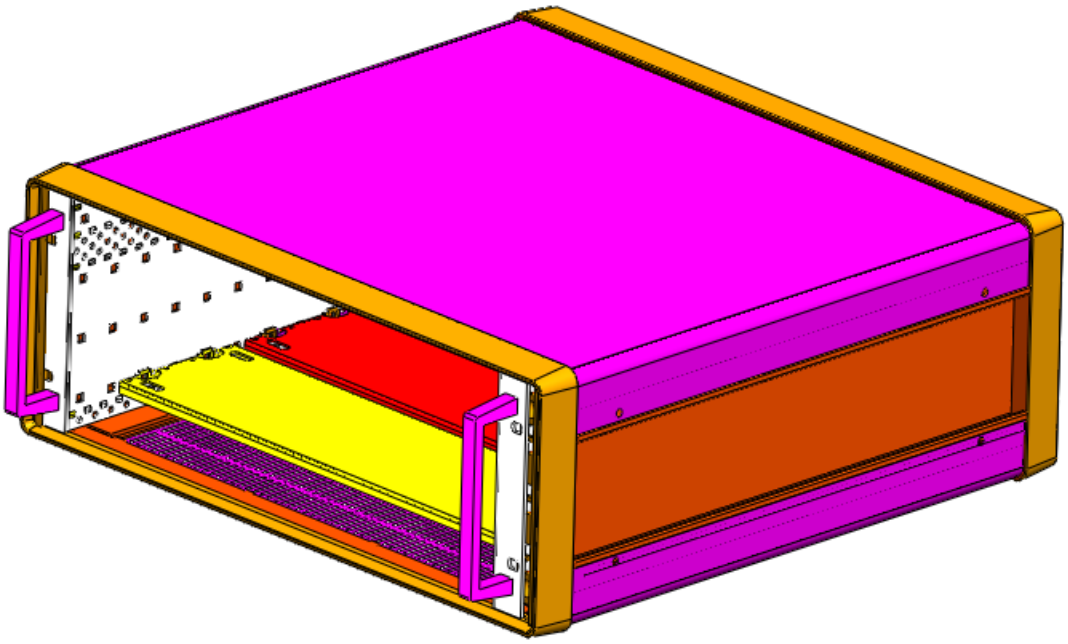
Obr. 9.3 Vizualizace celkového uspořádání Hlavních obvodů

Součástí chladiče jsou tři ventilátory o velikosti 60x60x32mm . Napájené jsou napětím 24V, každý má příkon 14,6W a přečerpá maximálně 82m^3 vzduchu za hodinu. Ovládání ventilátorů je možné z desky interfacu. Výhledově je možné řízení s ohledem na teplotu chladiče. Rozsah výstupních výkonů je široký a celková topologie je lehce předimenzovaná. Řízením otáček bychom tak značně omezili hlučnost nabíječky. Celkové uspořádání hlavní silové desky, budících obvodů a chladiče je zobrazeno na *Obr. 9.3*.

9.3 Skříň a vnitřní uspořádání

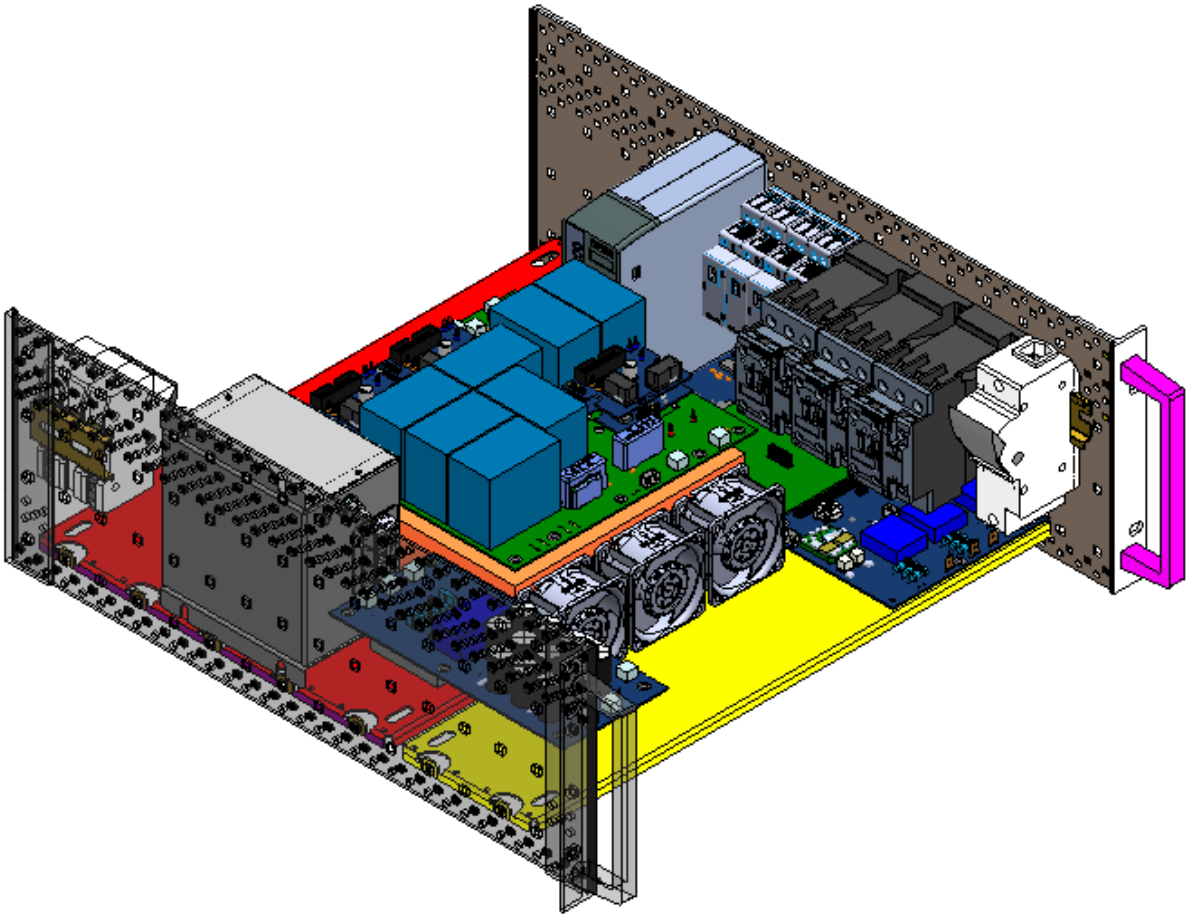
Umístění jednotlivých vnitřních komponent nabíječky bude v rámci 19 palcové přístrojové skříně. Výška této skříně byla zvolena 4 výškové jednotky, neboli 4U (4U = 177,8mm) a hloubka 500mm. Důležité pak je, aby opláštění bylo vodivé. Bude tak plnit funkci elektromagnetického stínění před vnějšími vlivy, ale i před vyzařováním elektromagnetických emisí do okolí. Opláštění skříně bude vodivě připojeno na ochranné propojení. Výrobce zvolené skříně Schroff, umožňuje značně modulární výběr jednotlivých dílů skříně. Zvolená skříň (3D model je zobrazený na *Obr. 9.4*) je tak složena

ze sedmnácti druhů mechanických dílů. Uvnitř pláště skříně se nachází výsuvný díl, na kterém jsou umístěny jednotlivé komponenty, desky a lišty s přístroji. Je tak umožněn rychlý přístup pouhým vysunutím tohoto dílu. Jedno z možných rozložení komponent je zobrazeno jako 3D model na *Obr. 9.5*.



Obr. 9.4 Vizualizace zvolené skříně.

V okolí hlavní silové desky je nechán prostor pro umístění rezonačního obvodu, výstupní tlumivky a tlumivky usměrňovače. Současně je zde nechán prostor pro vytvoření vzduchového kanálu pro přívod chladícího vzduchu k chladiči hlavní silové desky. Zobrazený návrh je však možné ještě změnit neboť v době realizace diplomové práce nedošlo k celkové elektromechanické stavbě.

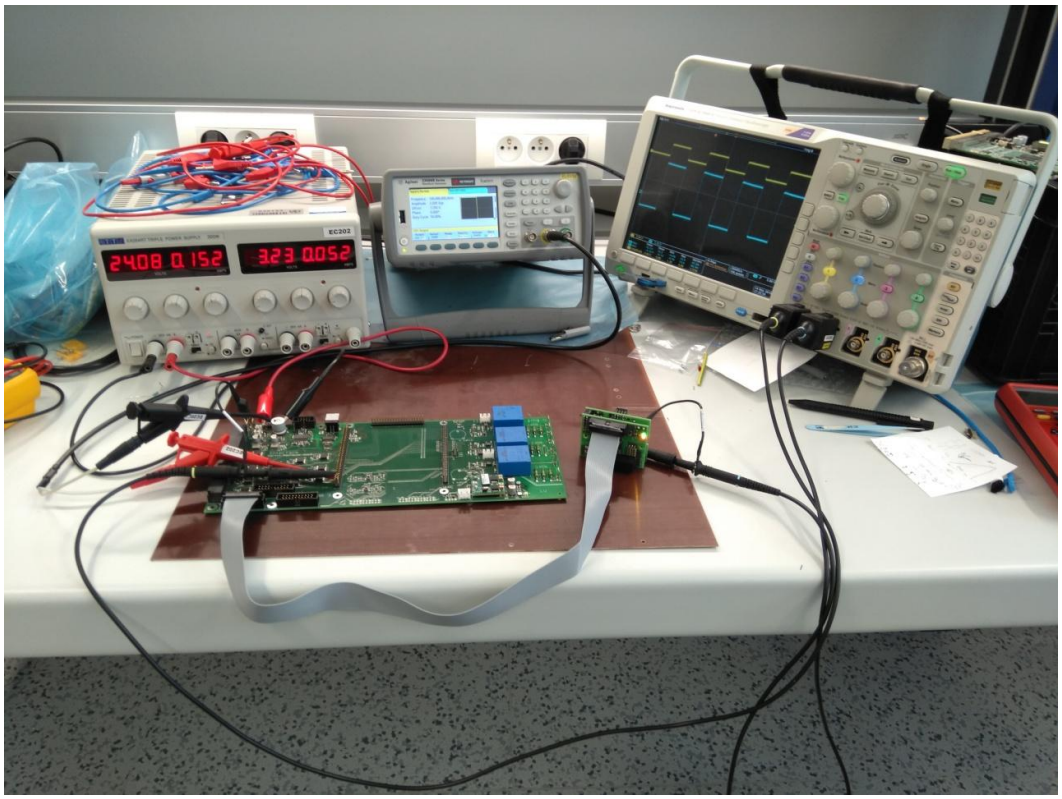


Obr. 9.5 Vizualizace pravděpodobného rozložení komponent v rámci skříně.

10 Stavba a oživení

10.1 Budiče a interface

Po osazení desek budičů a interfacu, následovaly první pokusy o jejich oživení. U budících obvodů se bohužel objevila vážná chyba v zapojení Schmidtových klopných obvodů, konkrétně špatná polarita napájecího napětí. Tato chyba byla způsobena špatnou tvorbou základního schématu v programu Altium. Oprava zapojení nakonec nebyla tak složitá, nicméně jednalo se přinejmenším o ztrátu času a zničení dvou klopných obvodů na pokusném budiči. Dále již byly obvody budičů v pořádku, stejně jako DPS interfacu. Kromě několika dílčích testů jsem tak mohl přejít ke zkoušce kompletní sestavy interfacu a budiče. Zkouška byla provedena bez mikroprocesorové jednotky RUMM. Jako generátor spínacího obdélníkového pulzu posloužil funkční generátor s nastavenou spínací frekvencí 100kHz, která je současně předpokládanou pracovní frekvencí. Výstupem zkoušky je porovnání spínacích průběhů s průběhy napětí vystupujících z budiče.

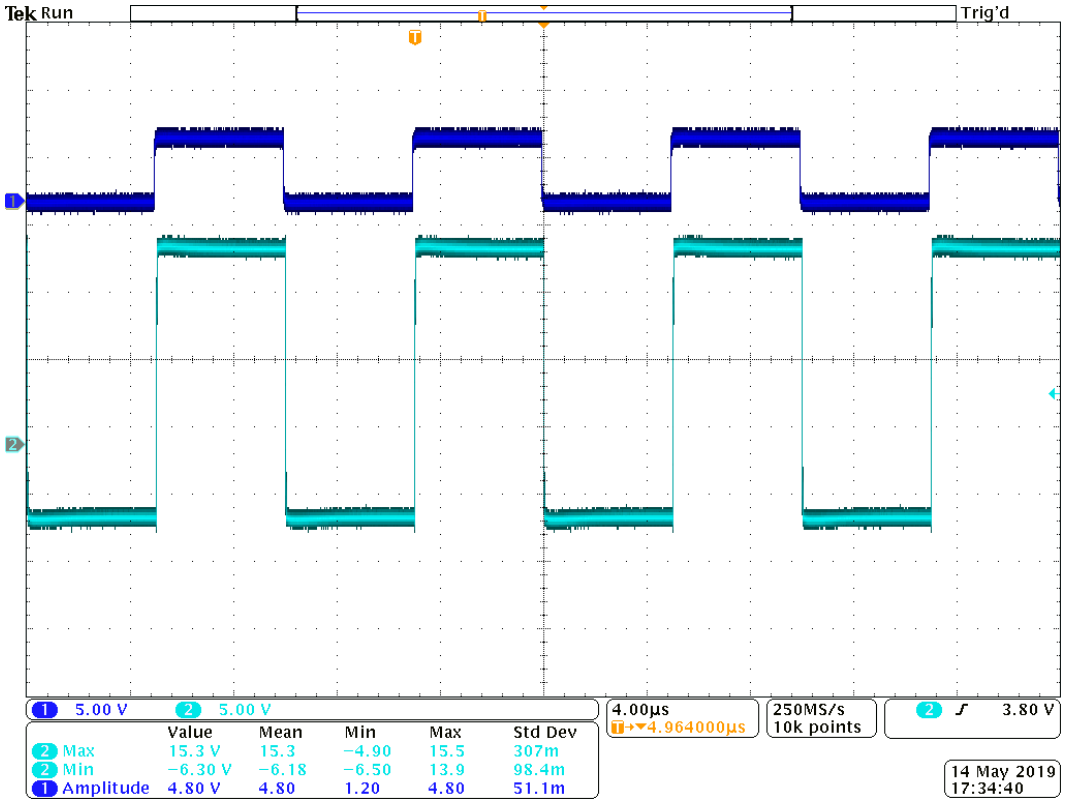


Obr. 10.1 Zapojení pro zkoušku funkčnosti desek interfacu a budiče.

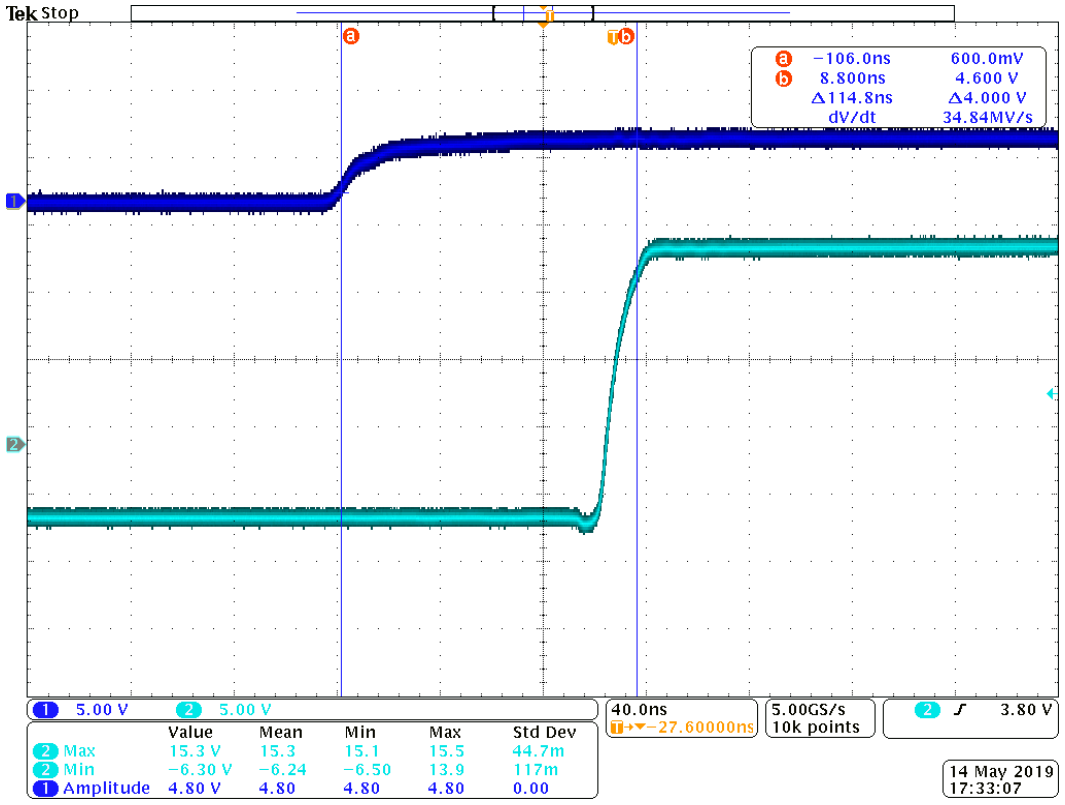
Na fotografii *Obr. 10.1* je zachycena kompletní zkušební sestava. Konkrétně pak laboratorní zdroj pro napájení napětím 24V, které je přivedeno do obvodů interfacu

a současně přes propojku i do budiče. Dále je zde zobrazen zmíněný funkční generátor, jehož výstup je připojen přímo na pin řízení kanálu A budiče připojeného v konkrétním konektoru. Je tak dosaženo co nejvěrnějšího zapojení bez použití samotné mikroprocesorové jednotky. Pro zobrazení průběhů je použit vpravo zobrazený osciloskop. Jeden kanál tohoto osciloskopu je stejně jako výstup generátoru připojen přímo na pin řízení daného kanálu a zobrazuje tak přímo řídící signál. Druhý kanál pak zobrazuje přímo průběh napětí přiváděného budičem na hradlo tranzistoru.

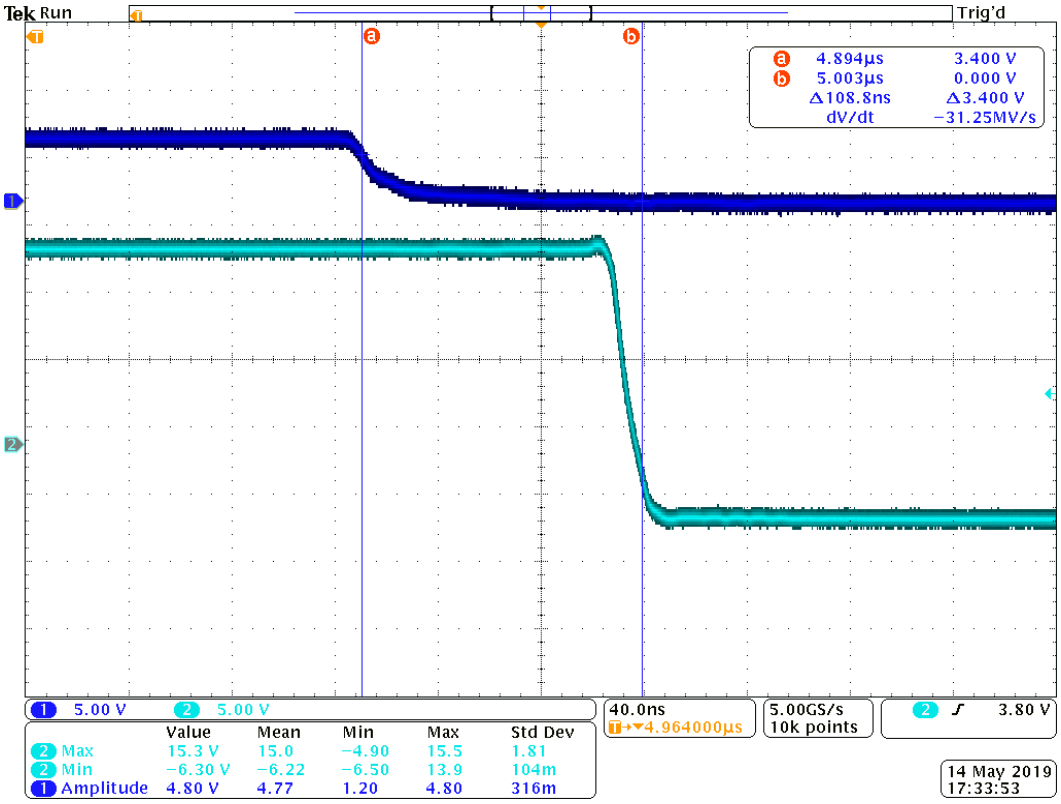
Výstupem měření jsou tři graficky zobrazené průběhy. První z nich (*Obr. 10.2*) obsahuje několik period signálu a umožňuje tak celkový přehled ve změřených hodnotách. Patrné jsou zde hladiny jak napětí pro řízení jader driveru, tedy 0/5V podle dané logické hodnoty, i hladiny napětí vystupujících z budiče +15/-5V. Nepatrná odchylka od uvedených hodnot je způsobena šumem, který je na změřených křivkách taktéž jasně viditelný. Další dva změřené průběhy ukazují detaily spínacích jevů. Průběh na *Obr. 10.3* zobrazuje zapnutí a druhý průběh *Obr. 10.4* pak vypnutí. Z obou průběhů je jasně patrné zpoždění mezi změnou řídícího napětí a změnou výstupního napětí. Velikosti zpoždění jsou zobrazeny v pravém horním rohu jako hodnoty vyčtené pomocí kurzorů osciloskopu. Řádově jsou tyto hodnoty shodné. Konkrétně se jedná o 114,8ns pro zapnutí a 108,8ns pro vypnutí. Jedná se však o hodnoty orientační. Při zapojení s tranzistorovým modulem se projeví také parazitní kapacity tranzistoru a příslušné hradlové odpory. Nicméně pro základní odzkoušení funkčnosti interfacu a budičů je tato zkouška dostatečná a potvrzuje funkci budičů, při předpokládané pracovní frekvenci. Po provedení zkoušky interfacu s budiči byl dodatečně připojen i modul RUMM. Fotografie hotového modulu je zobrazena na *Obr. 10.5*.



Obr. 10.2 Celkový přehled měřených průběhů (CH1 – řídící napětí, CH2 – výstupní napětí budiče).



Obr. 10.3 Průběh zapnutí.



Obr. 10.4 Průběh vypnutí.

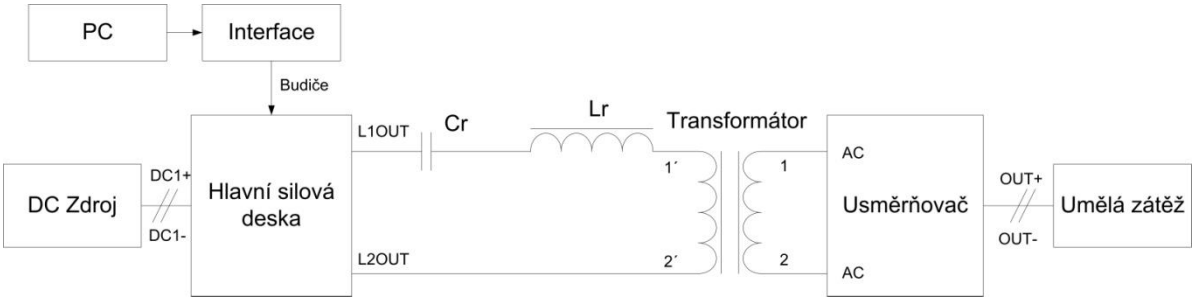
Obr. 10.5 Osazená deska interfacu s modulem RUMM.

10.2 Zkouška hlavní silové desky

Základní oživení desky a první měření hlavních veličin bylo posledním úkolem v rámci této diplomové práce. Po osazení hlavní silové desky následovalo její umístění na zvolený chladič. Před kompletací byla na chladící plochy modulů nanesena teplovodivá pasta. Důležité zde bylo přišroubování jednotlivých modul ů přímo k chladiči. Tímto řešením výrobce garantuje maximální možný přítlak chladící plochy modulu k chladiči a tím maximální zmenšení přechodového tepelného odporu. Následně byly na desku umístěny kompletní budiče. Pomocí plochých vodičů pak byly budiče propojeny s deskou interfacu. Samotné řízení bylo realizováno pomocí jednoduchého programu, kterým bylo možné přímo měnit důležité registry ePWM periferie mikroprocesorové jednotky za běhu přes JTAG standard. Zkouška hlavní silové desky byla rozdělena zvlášť na zkoušku LLC měniče a na zkoušku snižujícího měniče. Obě dílčí zkoušky jsou popsány odděleně v následujících podkapitolách *10.2.1* a *10.2.2*.

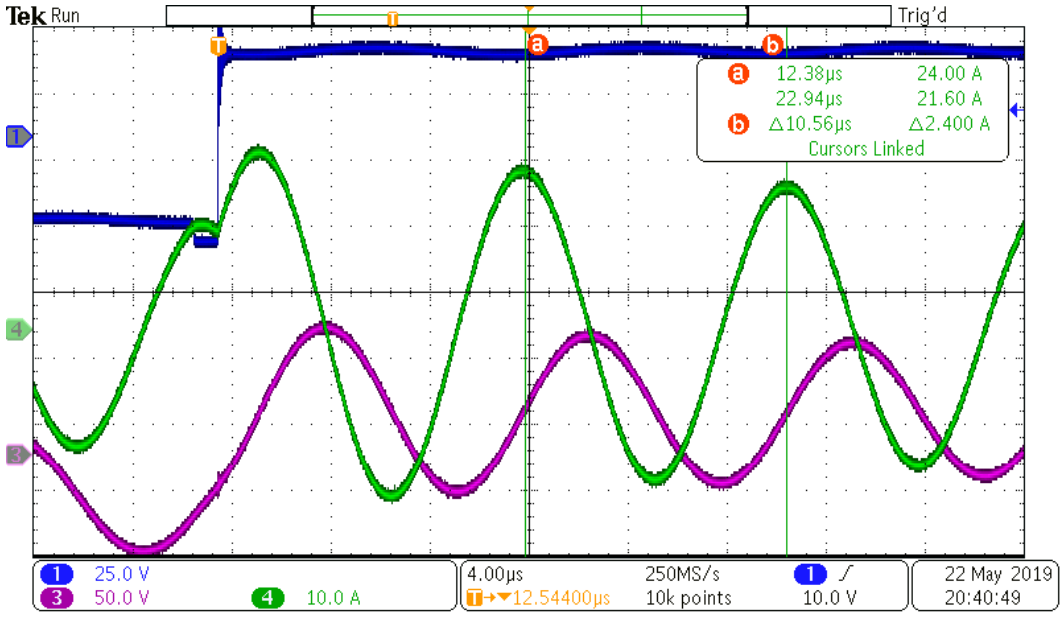
10.2.1 Zkouška LLC

Při zkoušení LLC měniče byla hlavní silová deska zapojena podle schématu *Obr. 10.6*. Rozdílem od finálního zapojení LLC měniče nabíječky bylo použití separátního usměrňovače ze zásob RICE. Současně bylo pro zkoušky nutné zvolit náhradní pasivní součástky pro tvorbu rezonančního obvodu, jelikož ani v době finálních měření nebyl vyrobený transformátor navrhnutý v rámci této práce. Bylo tak nutné na rychlo změřit indukčnosti nového transformátoru. Sériová (rozptylová) indukčnost transformátoru byla odečtena 1,28µH. V zapojení byla použita kondenzátorová baterie o celkové kapacitě 680nF. Pro dosažení rezonanční frekvence kolem 100kHz jsme přistoupili k přidání dodatečné tlumivky 2.95µH v sérii s transformátorem. Tímto krokem jsme dosáhli teoretické rezonance obvodu při frekvenci 93,83kHz.



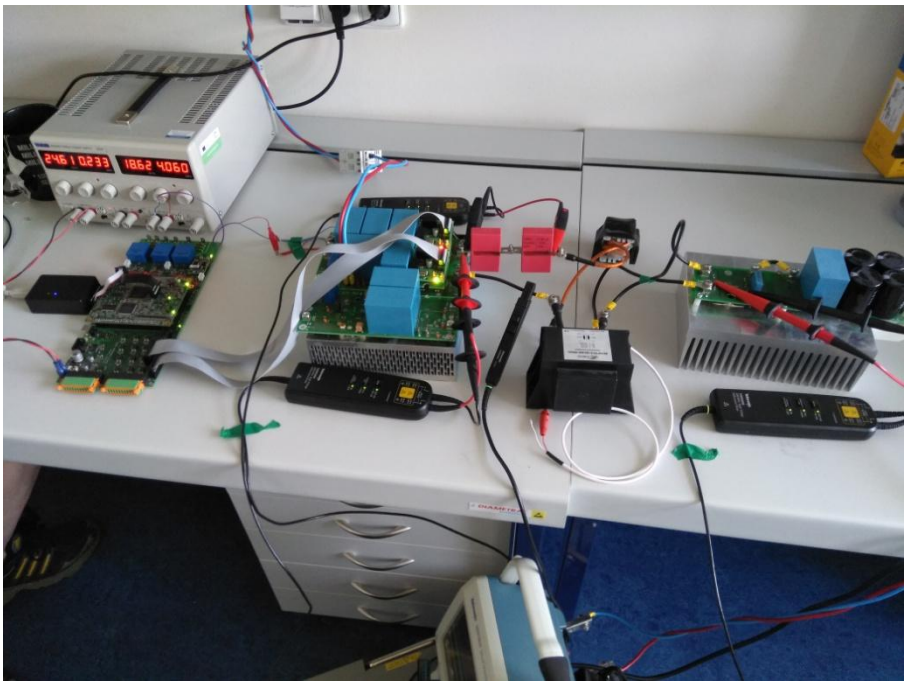
Obr. 10.6 Schéma zapojení sestavy pro zkoušku LLC měniče.

Hodnota rezonanční frekvence byla následně ověřena přivedením dostatečně dlouhého pulzu na vstup rezonančního obvodu. Při tomto pulzu byla odečtena perioda vlastních kmitů 10,56µs. Odečtení periody je zobrazeno na *Obr. 10.7*. Z periody pak byla dopočítána frekvence vlastních kmitů a tím i rezonanční frekvence rezonančního obvodu 94,696kHz.

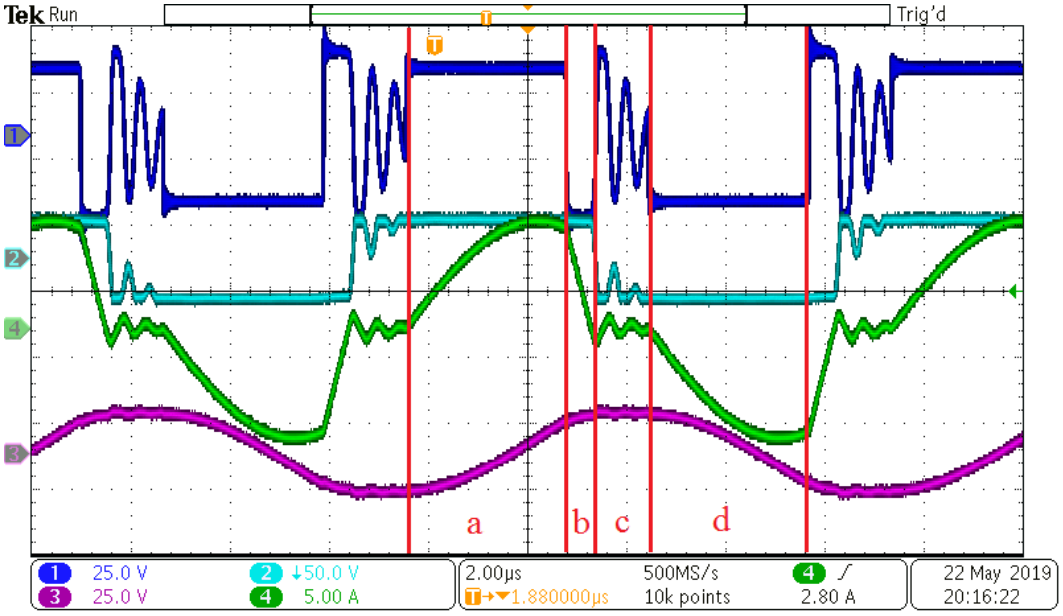


Obr. 10.7 Ověření rezonanční frekvence (CH1 – výstupní napětí LLC střídače, CH3 – napětí na rezonančním kondenzátoru, CH4 – proud procházející rezonančním obvodem).

Ze získané rezonanční frekvence tak bylo možné stanovit polohu požadované oblasti pod rezonanční frekvencí. Spínací frekvenci bylo možné při měření měnit pomocí registru TBPRD, který odpovídá délce periody nosného kmitočtu pulzně-šířkové modulace. Obdobně bylo možné měnit délku mrtvých časů vložených mezi sepnutí jednotlivých tranzistorů. Maximální zatížení LLC měniče bylo pro námi použitou soustavu limitováno použitou umělou zátěží na 7kW. Před zkouškou na vyšších hodnotách napětí a výstupního výkonu byla provedena kontrola funkčnosti generování pulzů při napájení z laboratorního zdroje. Při těchto prvních testech byla současně prozkoumána schopnost rezonančního obvodu možnost spínání v ZVS režimu, tedy zapnutí při nulovém napětí na výstupním tranzistorovém uzlu. Jeden takový průběh je zobrazen na *Obr. 10.9*. Pro názornost zde byla zvolena spínací frekvence 102,1kHz, tedy v oblasti nad rezonanční frekvencí. Perioda je rozdělena na čtyři dílčí části (a-d). V části *a* je sepnut horní tranzistor a probíhá kmit rezonančního děje, který je patrný z procházejícího proudu. Vlivem vyšší než rezonanční frekvence není kmit úplný a je tak přerušen vypnutím horního tranzistoru, tento stav setrvává v oblasti *b*.



Obr. 10.8 Fotografie sestavy pro zkoušku funkčnosti LLC měniče.

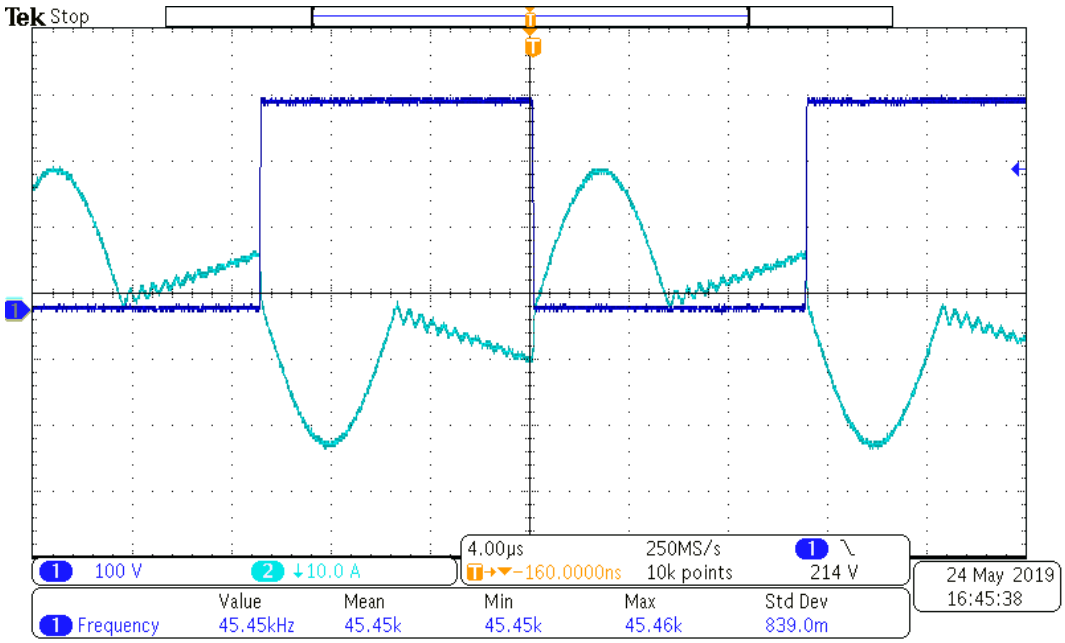


Obr. 10.9 Ověřovací průběh (CH1 - výstupní napětí LLC střídače, CH2 - napětí na vstupu LLC usměrňovače, CH3 - napětí na rezonančním kondenzátoru, CH4 - proud procházející rezonančním obvodem).

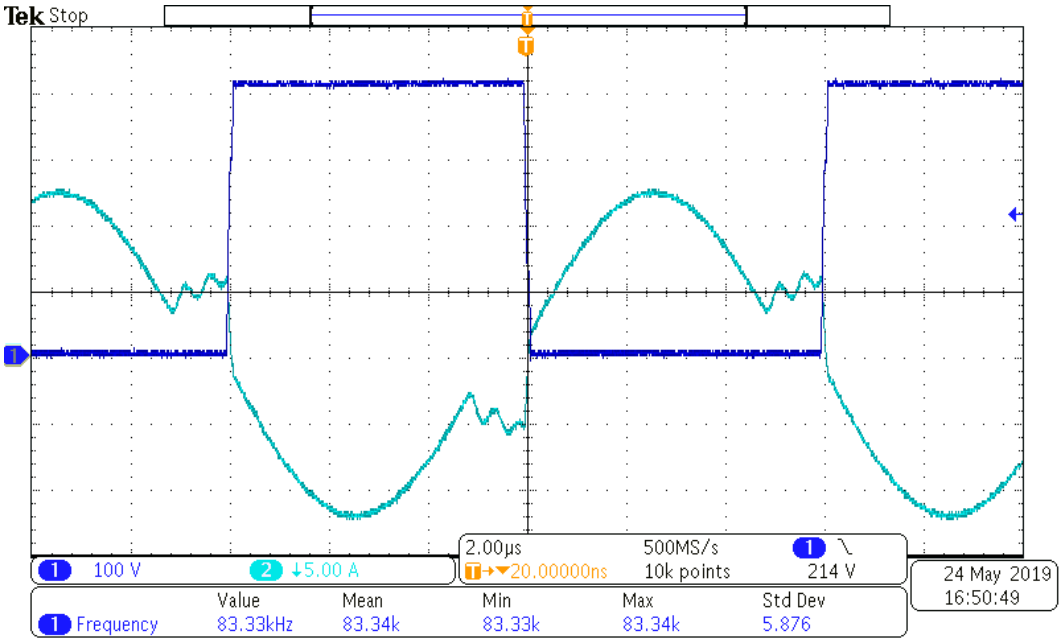
Současně s vypnutím horního tranzistoru je stále vypnutý i tranzistor spodní. Zanikající rezonanční proud (prudký pokles v oblasti *b*) způsobuje vlivem indukčností pokles napětí na výstupu střídače na nulovou hodnotu. Je tak splněna podmínka nulového napětí na tranzistoru a je tak možné měkké sepnutí (ZVS). Oblast *b* je tak v této

konfiguraci nejvhodnější okamžik pro sepnutí spodního tranzistoru. Děj však pokračuje dále v oblasti c zánikem proudu, po kterém se začíná zvyšovat napětí na tranzistoru. V oblasti *c* tak už není napětí nulové a není možné měkké sepnutí. Následuje sepnutí spodního tranzistoru, které však vlivem nenulového napětí probíhá v režimu tvrdého sepnutí. V oblasti *d* je již spodní tranzistor sepnutý a vzniká nový rezonanční kmit v opačné polaritě než pro horní tranzistor a popsaný děj se symetricky opakuje.

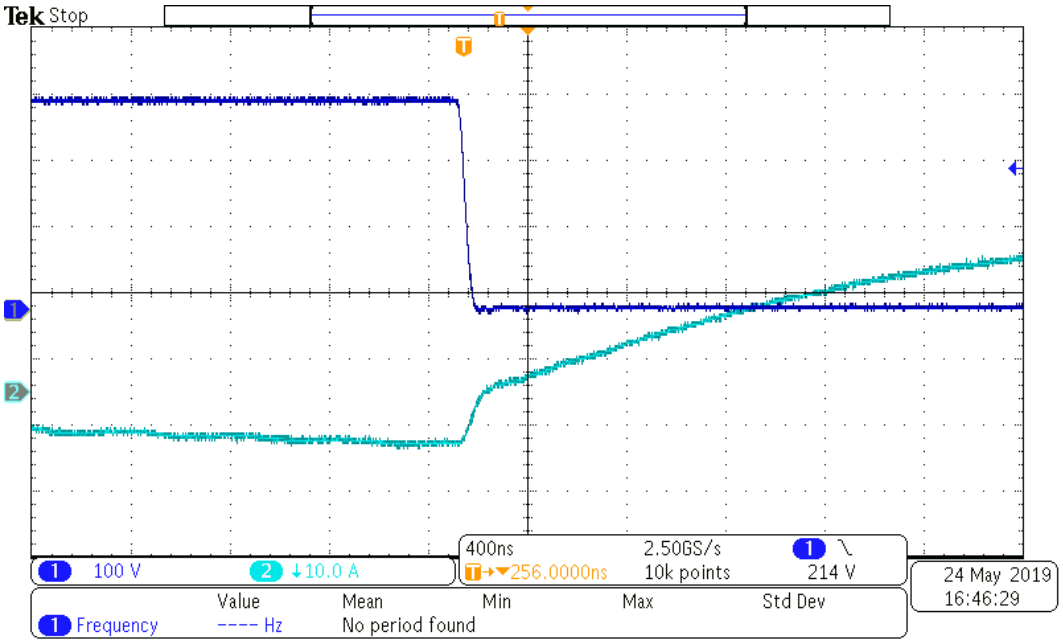
Po odzkoušení funkčnosti při nepatrném výkonu následovala zkoušky s přivedením vyššího napětí z 25kW dynama jako zdroje stejnosměrného napětí. Zobrazeny jsou zde průběhy výstupního napětí a proudu v rezonančním obvodu pro frekvence 45,45kHz (*Obr. 10.10*) a 83,33kHz (*Obr. 10.11*). V obou případech se tak pohybujeme v oblasti pod rezonanční frekvencí použitého rezonančního obvodu. Oproti měření při napájení z laboratorního zdroje zde bylo měřeno výstupní napětí mezi jedním z výstupů střídače a záporným pólem stejnosměrného meziobvodu. Z obou celkových průběhů je patrné zaniknutí rezonančního kmitu, způsobené právě nižší než rezonanční frekvencí. Po kmitu nastává tok proudu pro magnetizaci, který má postupně rostoucí charakter.



Obr. 10.10 Celkový průběh při spínací frekvenci 45,45kHz (CH1 – výstupní napětí střídače proti zápornému pólu, CH2 – proud procházející rezonančním obvodem).



Obr. 10.11 Celkový průběh při spínací frekvenci 83,33kHz (CH1 – výstupní napětí střídače proti zápornému pólu, CH2 – proud procházející rezonančním obvodem).



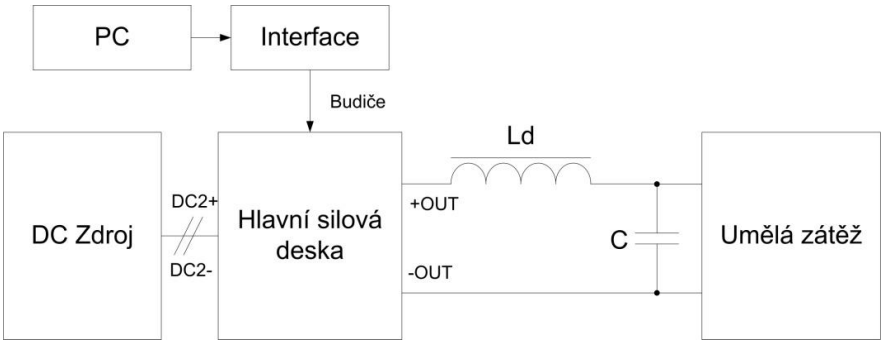
Obr. 10.12 Detail průběhu sepnutí při spínací frekvenci 45,45kHz (CH1 – výstupní napětí střídače proti zápornému pólu, CH2 – proud procházející rezonančním obvodem).

Detail průběhu při spínací frekvenci 45,45kHz (*Obr. 10.12*) zobrazuje rozepnutí horního tranzistoru. Obdobně jako v oblasti *b* na *Obr. 10.9* způsobuje klesání proudu opačná polarita napětí na magnetizační indukčnosti. Opět je tedy možnost sepnutí následujícího tranzistoru při nulovém napětí. Na rozdíl od ověřovacího průběhu (viz *Obr. 10.9*) se zde měkké sepnutí podaří. Následné prudké zvyšování proudu (viditelné v pravé části *Obr. 10.12*) je již způsobeno sepnutým spodním tranzistorem.

Z obou průběhů lze usoudit, že magnetizační indukčnost pro toto použití je zde příliš velká. Zvyšování magnetizačního proudu je příliš pomalé, aby při rozepnutí tranzistoru jeho zánik způsobil zmenšení napětí a sepnutí při nulovém napětí. V případě *Obr. 10.10* je doba kmitu v rámci periody sotva poloviční. Nedochází tak k přenosu výkonu v celé periodě. Druhý případ *Obr. 10.11* je v tomto ohledu optimálnější.

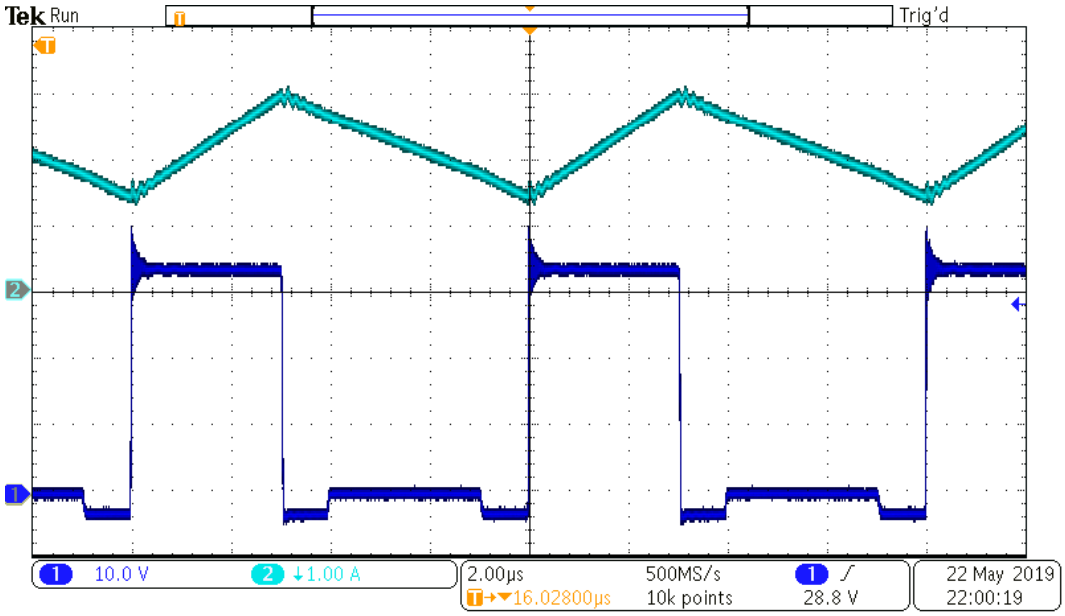
10.2.2 Zkouška snižujícího měniče

Snižující měnič byl na zkoušku stejně jako LLC měnič připojen na umělou zátěž. Na jeho výstup byla připojena sériová kombinace tlumivek o celkové indukčnosti 0,3mH a pro jednoduchou stabilizaci výstupního napětí kondenzátor o kapacitě 500µF. Celkové zkušební schéma je zobrazeno na *Obr. 10.13*. I v případě snižujícího měniče bylo nejprve použito napájení z laboratorního zdroje.



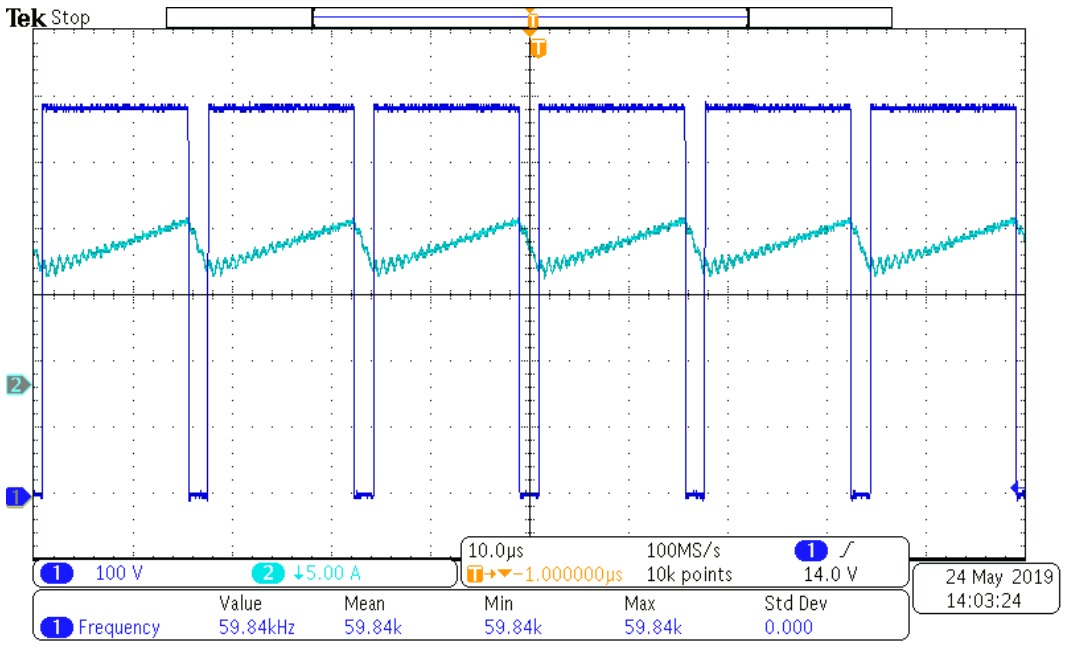
Obr. 10.13 Schéma zapojení sestavy pro zkoušku snižujícího měniče.

Z prvních změřených průběhů (*Obr. 10.14*) je patrný obvyklý chod snižujícího měniče. Při prvním taktu je na výstup přivedeno plné napětí stejnosměrné strany a proud roste. Ve druhém taktu je napětí odpojeno, proud se obvykle uzavírá přes zpětnou diodu a postupně klesá. Při našem použití MOSFET tranzistorů však zpětná dioda vede pouze v krátkém období mrtvých časů (pro zobrazené měření byly schválně ponechány větší, než je nutné). Ve zbytku druhého taktu je k vedení zpětného proudu využit druhý MOSFET tranzistor. V průběhu odpovídá doba vedení diody době, kdy je výstupní napětí lehce záporné. Toto napětí se zde objeví jako úbytek napětí na diodě vlivem vedení zpětného proudu. Zbytek doby druhého taktu, tedy vedení druhého MOSFET tranzistoru, je výstupní napětí téměř nulové. Tento fakt je daný lepší vodivostí tranzistorového kanálu (v případě námi zvoleného tranzistoru 29,5mΩ) oproti přechodu diody. Velikost okamžitého ztrátového výkonu je daná součinem napětí a proudu na dané součástce. Použitím tranzistoru k vedení zpětného proudu tak dosáhneme menších vodivostních ztrát modulu.

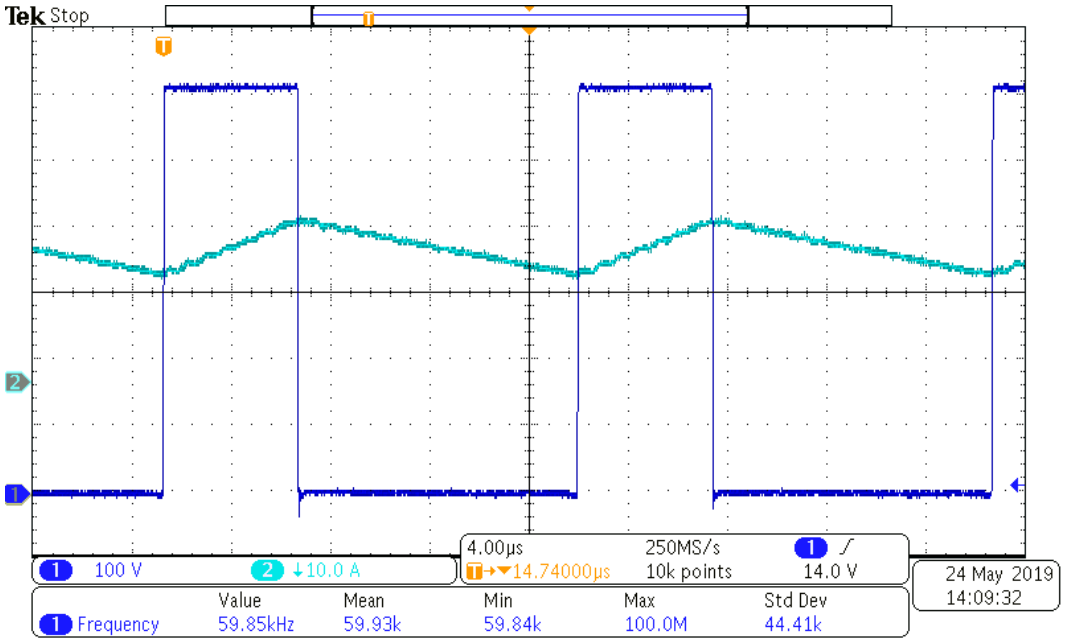


Obr. 10.14 Průběhy výstupních veličin snižujícího měniče při napájení z laboratorního zdroje(CH1 - výstupní napětí, CH2 - výstupní proud).

Po první zkoušce, bylo místo laboratorního zdroje použito dynamo s maximálním výkonem 25kW. Opět jsme však byli limitování maximálním výkonem umělé zátěže. Spínací frekvence byla zvolena podle původního návrhu 60kHz.



Obr. 10.15 Průběhy výstupních veličin snižujícího měniče při horní hranici výstupního napětí (CH1 - výstupní napětí, CH2 - výstupní proud).



Obr. 10.16 Průběhy výstupních veličin snižujícího měniče při spodní hranici výstupního napětí (CH1 - výstupní napětí, CH2 - výstupní proud)

Zkouška s tvrdým zdrojem byla provedena pro dvě hodnoty výstupního napětí. První průběh na *Obr. 10.15* zobrazuje výstupní hodnoty při velkém poměrném otevření. Druhý průběh na *Obr. 10.16* je naopak pro nízké poměrné otevření. V obou případech je patrná ostrá hrana náběhu výstupního napětí. Vzniklé kmity jsou nepatrné. Podíl na tom může mít použití sendvičové konstrukce hlavní silové desky a použití speciálních snubber kondenzátorů Ceralink od firmy TDK.

Závěr

V rámci této diplomové práce byl proveden elektromechanický návrh zejména hlavních obvodů nabíječky trakční baterie. Prvním krokem byl výběr topologie formou úvodní rešerše. Popisu této rešerše se věnují první dvě kapitoly této práce, kdy první je spíše o pravidlech, která bylo potřeba dodržet. Druhá kapitola pak směřuje přímo výběru topologie výkonové části nabíječky. Po výběru topologie s rezonančním měničem následovalo dimenzování rezonančního obvodu, které je podrobněji popsáno ve třetí kapitole. V této části bylo nutné přistoupit k první velké změně. Možnost řídit výstupní napětí LLC měniče v požadovaném rozsahu výstupních napětí, při konstantním výkonu, se ukázala jako nereálná. Topologie byla tedy pozměněna tak, že LLC měnič slouží pouze k pevnému převodu napětí s galvanickým oddělením a k regulaci slouží snižující měnič. Tím se návrh LLC měniče zjednodušil. Současně se také zjednoduší připravované řízení nabíječky.

Po simulaci a výběru velikostí klíčových parametrů rezonančního obvodu a celkové simulaci výkonového obvodu teprve začal samotný elektromechanický návrh. Projektování začalo výběrem výkonových tranzistorových a diodových modulů (kapitola dimenzování výkonových komponent). Prvotní plán použít moduly CAS100H12A1 od firmy CREE nevyšel. Při vlastním návrhu se tyto moduly ukázaly jako příliš velké, a tak byl jako náhradní zvolen modul FF23MR12W1M1 B11 od firmy Infineon. Podle hlavní silové desky byly navrhnuty budiče. Při návrhu budičů bylo důležité dodržení potřebných izolačních vzdáleností pro bezpečné galvanické oddělení, při co nejkratším propojením s jednotlivými hradly. Souběžně byla projektována deska vstupního usměrňovače. Posledním navrhnutým plošným spojem byla deska interfacu. Jednotlivé obvody interfacu byly voleny tak, aby byla možná obsluha všech komponent pomocí mikroprocesorové jednotky.

Nutno podotknout, že již od začátku byla celá práce pojatá jako stavba prototypu. Přes všechna zdržení se však podařilo nejen navrhnout, ale i vyrobit hlavní silovou desku, usměrňovač, tranzistorové budiče a interface pro řízení celého zařízení. Vyvrcholením celé práce pak byla měření na zhotovených deskách přímo pomocí mikroprocesorové jednotky ve spojení se zhotoveným interfacem. Při finálních měření se tak potvrdila funkčnost

zvolených řešení. Konkrétně schopnost LLC měniče přenášet požadované výkony při požadované pracovní frekvenci a režimu měkké komutace. Dále schopnost snižujícího měniče regulovat výstupní veličiny s rozumným zvlněním proudu, bez překmitů napětí při tvrdé komutaci. S tím souvisí také schopnost zvolených jader budičů řídit výkonové moduly při požadovaných pracovních frekvencích. Potvrdilo se také správné dimenzování tepelného obvodu výkonových součástek. Před finální montáží by bylo vhodné provést ještě měření vstupního usměrňovače, konkrétně frekvenční spektrum proudu odebíraného ze sítě se zvolenou tlumivkou. Ideální by bylo osazení hotového pulzního usměrňovače, popřípadě usměrňovače s možností korekce účiníku.

Pro případného nástupce je pak vydána tato práce jako základní technická dokumentace se schématy k vyrobeným obvodům, ale i se schématy dodatečných přístrojů nutných pro splnění správné funkčnosti a bezpečnosti nabíječky jako celku. Určitě pak je potřeba dořešit uživatelské rozhraní nabíječky. Připraveny jsou k tomu vývody četných sběrnic mikroprocesorové jednotky, ale i výstupy k zobrazení důležitých stavů pomocí kontrolek a vstupy pro tlačítka. Dalším prostorem pro zlepšení by byl výběr moderních nabíjecích konektorů, dnes již běžně používaných v automobilním průmyslu (oblast e-mobility). Faktem zjištěným při oživování byla také velká hlučnost ventilátorů chladiče hlavní silové desky. Ideální by tak bylo jejich řízení v závislosti na zatížení nabíječky nebo v závislosti na teplotě tohoto chladiče.

Seznam literatury a informačních zdrojů

[1] J. Deng, S. Li, S. Hu, C. C. Mi and R. Ma, "Design Methodology of LLC Resonant Converters for Electric Vehicle Battery Chargers," in *IEEE Transactions on Vehicular Technology*, vol. 63, no. 4, pp. 1581-1592, May 2014. DOI:10.1109/TVT.2013.2287379 URL:http://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=6648465&isnumber=6812142

[2] Zápisy z přednášek předmětu KTE/EDPE ročník 2018/2019, letní semestr, přednášející Prof. Ing. Ivo Doležel CSc., cvičící Ing. Roman Hamar Ph.D.

[3] En.wikipedia.org. (2019). State-space representation. [online] Available at: https://en.wikipedia.org/wiki/State-space_representation [Accessed 19 Mar. 2019].

[4] GAJDOŠÍK, Libor. Metody analýzy lineárních obvodů. Praha: BEN - technická literatura, 2011. ISBN 978-80-7300-428-6.

[5] Technologický předpis pro montáž pomocí press-fit technologie (https://www.infineon.com/dgdl/Infineon-Mounting_Instructions_Easy_PressFIT-AN-v02_03-EN.pdf?fileId=db3a30431ed1d7b2011ef425e7c75c5c)

[6] Technická dokumentace zdroje MGJ2D152005SC (http://pdf1.alldatasheet.com/datasheet-pdf/view/858405/MURATA-PS/MGJ2D151505SC.html)

[7] Bezpečnostní požadavky FSG (https://www.formulastudent.de/fileadmin/user_upload/all/2019/rules/FS-Rules_2019_V1.1.pdf)

[8] VONDRÁŠEK, František. Výkonová elektronika. V Plzni: Západočeská univerzita, 2008. ISBN 978-80-7043-653-0.

[9] Technická dokumentace tranzistorového modulu FF23MR12W1M1 (https://www.infineon.com/dgdl/Infineon-FF23MR12W1M1_B11-DS-v02_02-EN.pdf?fileId=5546d4625c54d85b015c626bf32e23af)

[10] Technická dokumentace chladiče LA 30 200 24 V (https://www.fischerelektronik.com/web_fischer/en_GB/$catalogue/fischerData/PR/LA30_/datasheet.xhtml?branch=heatsinks)

[11] KŮS, Václav, Jiří SKÁLA a Jiří HAMMERBAUER. *Elektromagnetická kompatibilita výkonových elektronických systémů*. Praha: BEN - technická literatura, 2013. ISBN 978-80-7300-476-7.

[12] Technická dokumentace filtru FMBC NEO (https://www.schurter.com/en/datasheet/typ_FMBC_NEO.pdf)

Přílohy

Příloha A – skript simulačního programu v SW Matlab

```
LR= 5e-6;                          %% rezonanční indukčnosti
n_trafa = 1.3;                     %% převod trafa
LM= 170e-06;                       %% magnetizační indukčnosti
fr = 100000;                       %% rezonanční frekvence
CR=((1/(2*pi*fr))^2/LR);           %% výpočet Crez
U = 540;                           %% přikládané napětí
Uo = 640;                          %% požadované výstupní napětí
Po = 10000;                        %% požadovaný výstupní výkon
REQ = R_eq(Uo, Po, n_trafa);       %% výpočet ekvivalentního
odporu
M_pozad = (640/540)/n_trafa;       %% výpočet požadovaného přenosu

Z0 = sqrt(LR/CR)                   %% výpočet charakteristické
impedance
l=(LR+LM)/LR                       %% výpočet indukčního poměru

f0 = 10000;                        %% počáteční výpočetní
frekvence
f1 = 120000;                       %% konečná výpočetní frekvence
kroky = 80;                        %% počet frekvencí na křivku

%% tvorba matic pro výpočty
fk = logspace(log10(f0), log10(f1), kroky);
M_zes = zeros(kroky, 1);
fn = zeros(kroky, 1);

%% aplikace funkce sim_2 pro daný počet kroků
for k = 1:kroky
     M_zes(k)=sim(fk(k), LR, LM, CR, REQ, U);
     fn(k)=fk(k)/fr;

End

%% vykreslení získaných hodnot
figure;
plot(fn, M_zes(:,1));
hold on;
pom_x = [f0 f1];
pom_y1 = [M_pozad M_pozad];
plot(pom_x,pom_y1);
grid on;
hold off;
```

Příloha B – funkce `R_eq` pro výpočet hodnoty ekvivalentního odporu

```
function [odpor] = R_eq(Uout, Pout, n_trafa)
odpor = (n_trafa^2)*(8/(pi^2))*((Uout^2)/Pout);
end
```

Příloha C – funkce `sim` pro výpočet hodnoty přenosu při dané frekvenci

```
function [M] = sim (f, LR, LM, CR, REQ, U)
pul_perioda = 1/(2*f);              %% výpočet doby poloviny
periody
poc_period = 50;                    %% počet period pro
ustálení soustavy

%% stanovní začátku a konce simulovaného přechodového děje
t0 = 0;
t1 = poc_period*2*pul_perioda;

%% deklarace proměnných pro výpočet RMS hodnot vstupního a
výstupního napětí
soucet_1 = 0;
soucet_2 = 0;

%% matice počátečních hodnot soustavy
x0 = [0 0 0];

%% tvorba funkce obsahující definici diferenciálních rovnic
    function dxdt = rce(t,x)
     %% tvorba obdélníkového napětí na vstupu soustavy
        if (sin(2*pi*f*t))>0
            U_akt = U;
        else
            U_akt = 0;
        End
     %% aplikace soustavy stavových rovnic
        dxdt = zeros (3,1);
        dxdt(1) = -(REQ/LR)*x(1) +(REQ/LR)*x(2) -(1/LR)*x(3)
+(U_akt/LR);
        dxdt(2) = +(REQ/LM)*x(1) -(REQ/LM)*x(2) -0;
        dxdt(3) = +(1/CR)*x(1) +0 -0;
    end

%% řešení soustavy diferenciálních rovnic
[TOUT, XOUT] = ode45(@rce, [t0 t1], x0);

%% výpočet výstupního napětí/napětí na odporu
[UOUT] = REQ*[XOUT(:,2)-XOUT(:,1)];

%% výpočet RMS hodnot vstupního a výstupního napětí
poc_prvku = size(UOUT,1);
UIN = zeros(poc_prvku,1);
```

```
    for i=1:poc_prvku
        if (sin(2*pi*f*TOUT(i)))>0
            UIN(i) = U;
        else
            UIN(i) = 0;
        end
    end
    for i=round(poc_prvku*0.65):poc_prvku
        soucet_1 = soucet_1 + UOUT(i)^2;
        soucet_2 = soucet_2 + UIN(i)^2;
    end
URMSout = sqrt(soucet_1/poc_prvku);
URMSin = sqrt(soucet_2/poc_prvku);

%% výpočet celkového přenosu
M = URMSout / URMSin ;
End
```

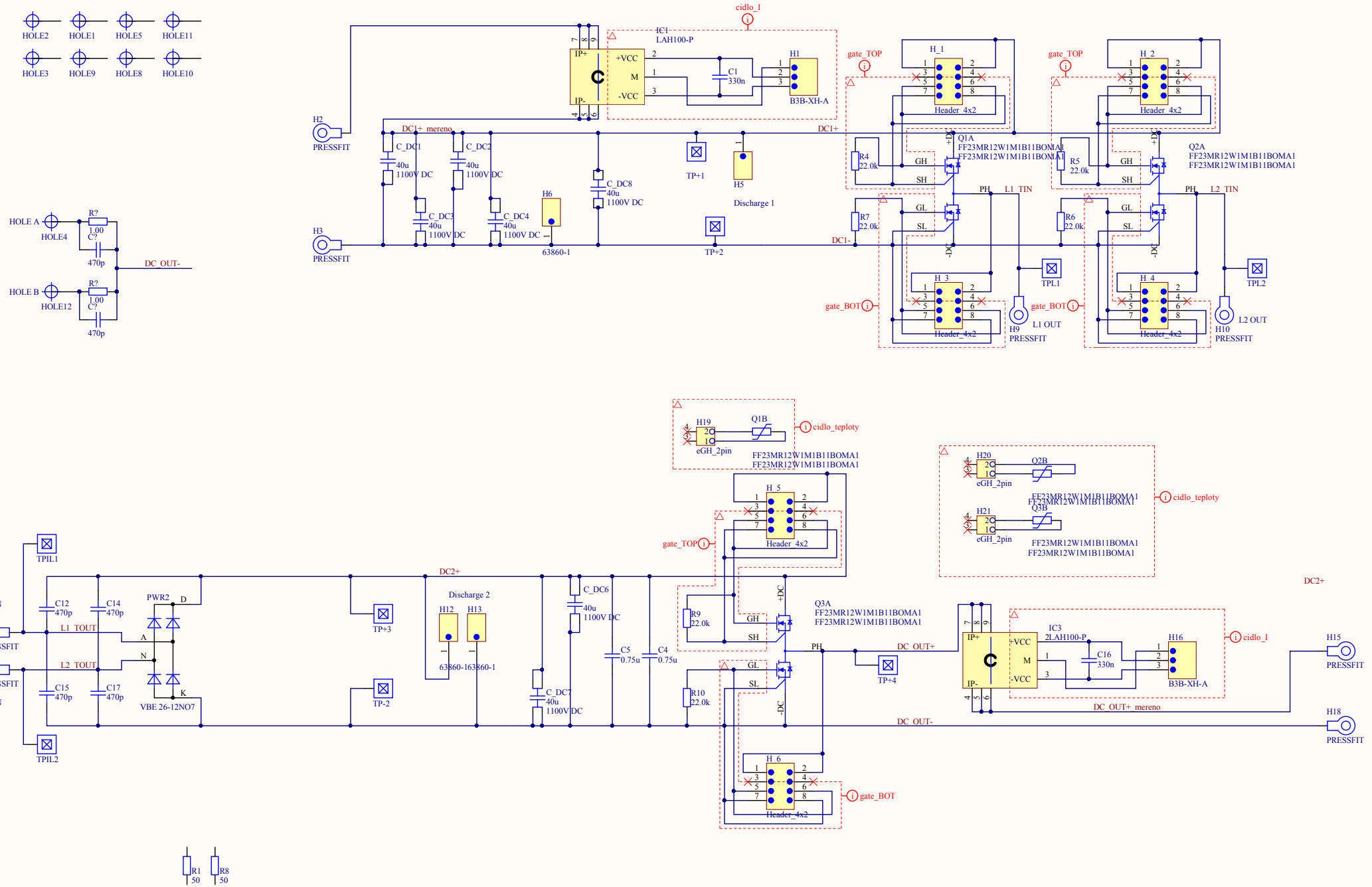
Příloha D – soubor s parametry součástek

```
T_pocatecni = 40;   %% (°C) počáteční teplota všech součástek
Po = 10000;         %% (W) požadovaný výstupní výkon
U_out = 400;        %% (V) požadované výstupní napětí
f_LLC = 90000;      %% (Hz) pracovní frekvence LLC obvodu
f_SW = 20000;       %% (Hz) spínací frekvence sniz. měniče
T_SW = 1/f_SW;

%% parametry tranzistoru

Rds = 32e-3;            %% odpor ve vodivém stavu
Ufd = 7.35;             %% prahové napětí na diodě
Rdiode = 0;             %% odpor na diodě/ z nahradního
schématu

%% parametry vstupního usměrňovače

Ufd_in = 0;
Rdiode_in = 0;

%% parametry transformatoroveho usmernovace

Ufd_out = 0;
Rdiode_out = 0;

%% parametry pasivních součástek

R_in = 0.001;       %% (ohm) parazitni odpor usm1 - C_DC1
C_DC1 = 200e-6;     %% (F) kapacita prvniho meziobvodu
C_DC2 = 200e-6;     %% (F) kapacita druheho meziobvodu
L_out = 50e-6;      %% (H) indukčnost výtupní tlumivky
C_out = 200e-6;     %% (F) kapacita výstupního kondenzátoru
```

```
R_load = (U_out^2)/(Po*1); %% (ohm) ekvivalentní zatížení
měniče

%% LLC rezonanční obvod
CR = 5.06605918211689e-07;
LR = 5.00000000000000e-06;
LM = 0.000170000000000000;
n_trafa = 1.3;
```

Příloha E – program funkce `modulátor.m`

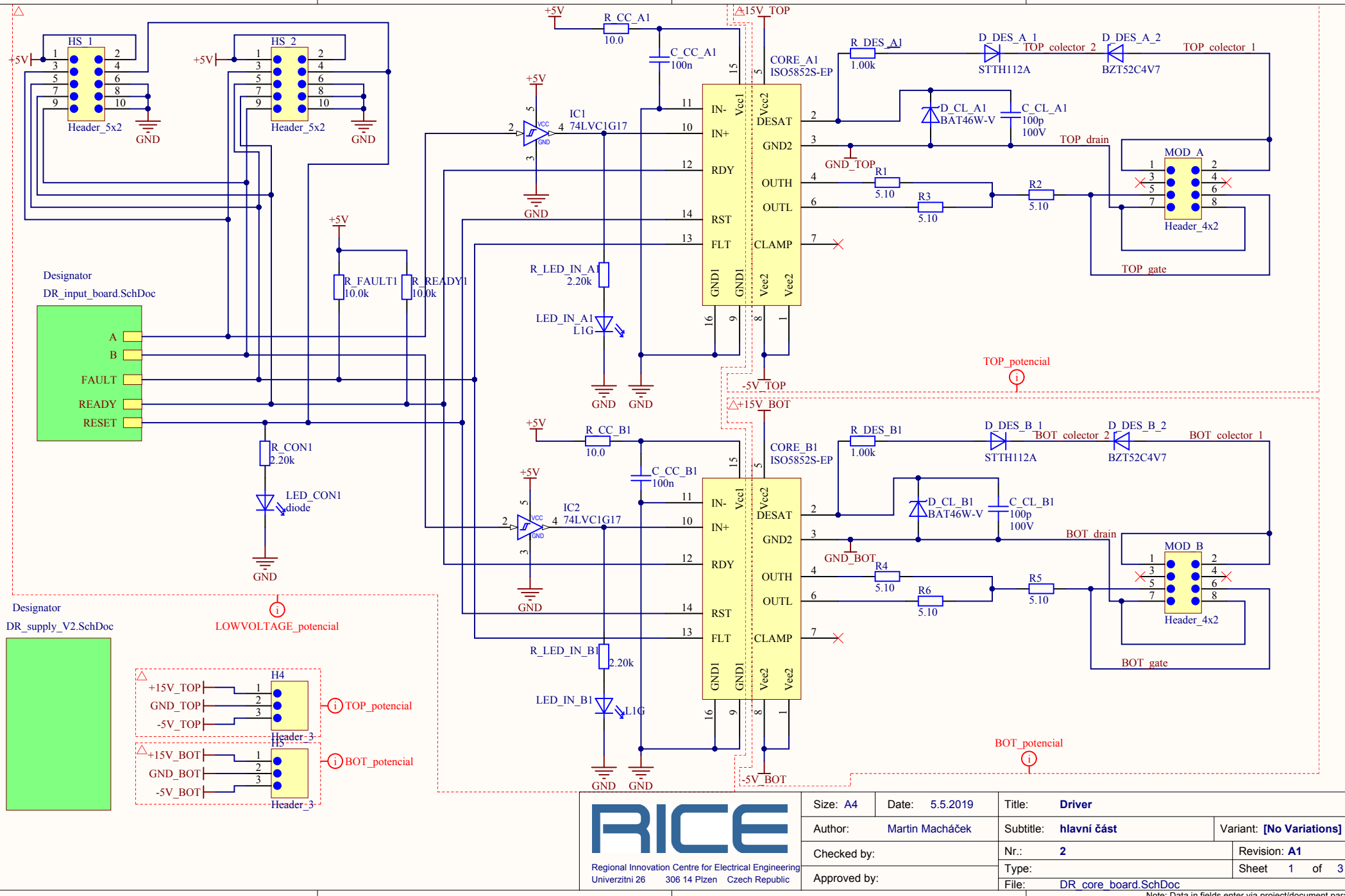
```
function [Bridge_A, Bridge_B] = modulator(f, t, u_dc2,
u_pozad)
% fce modulátor vytvoří ze vstupní požadované frekvence a
časové osy, spínací pulzy pro jednotlivé dvojice tranzistoru
    if (u_dc2<=u_pozad)
        u=sin(2*pi*f*t);
        if u>0
            Bridge_A=1;
            Bridge_B=0;
        else
            Bridge_A=0;
            Bridge_B=1;
        end
    else
        Bridge_A=0;
        Bridge_B=0;
    end
end
```

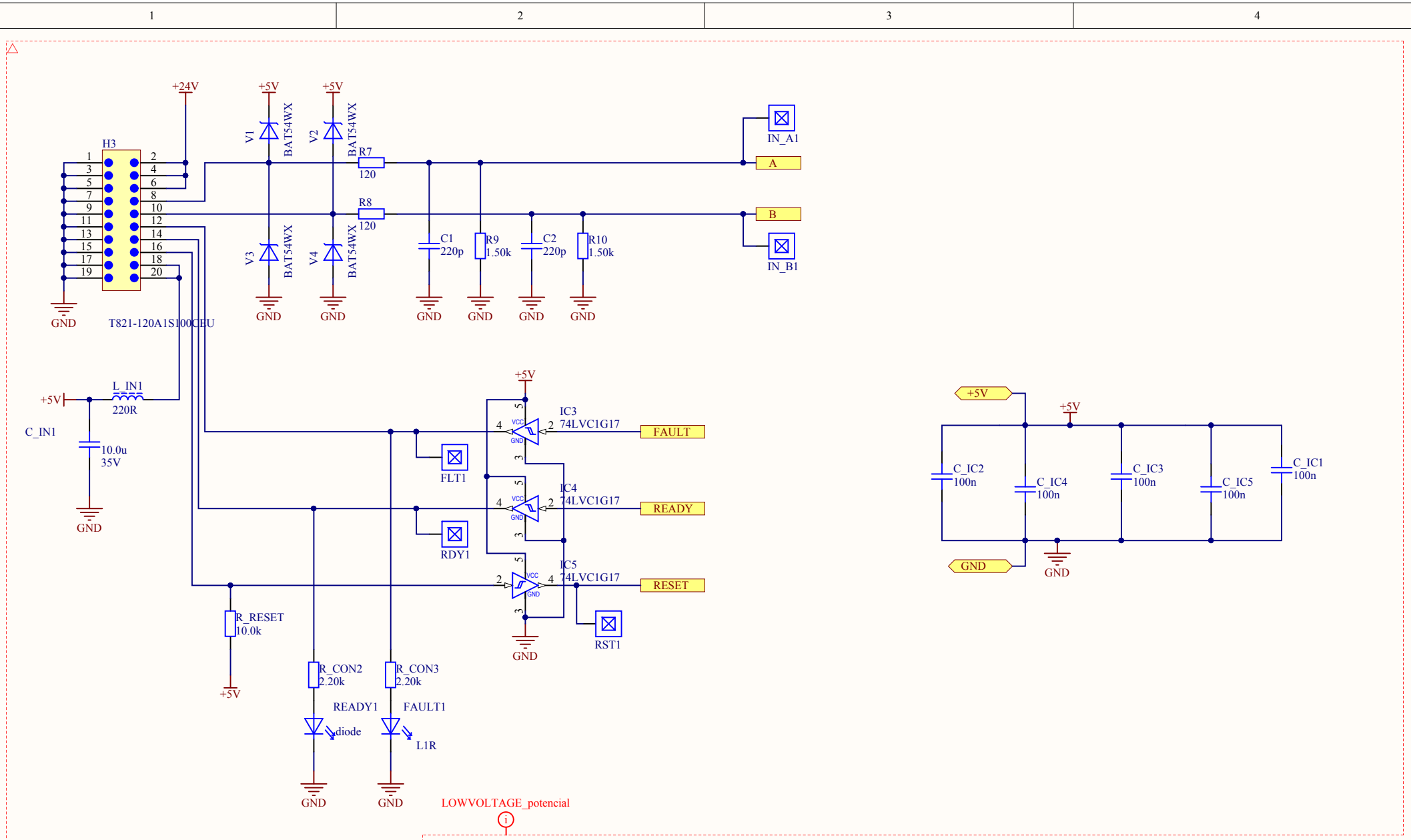


RICE
Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

Size: A3	Date: 5.5.2019	Title: **Hlavní silová deska**	
Author: Martin Macháček		Subtitle:	Variant: **[No Variations]**
Checked by:		Nr.: **1**	Revision: **A1**
Approved by:		Type:	Sheet 1 of 1
		File: Power_board.SchDoc	

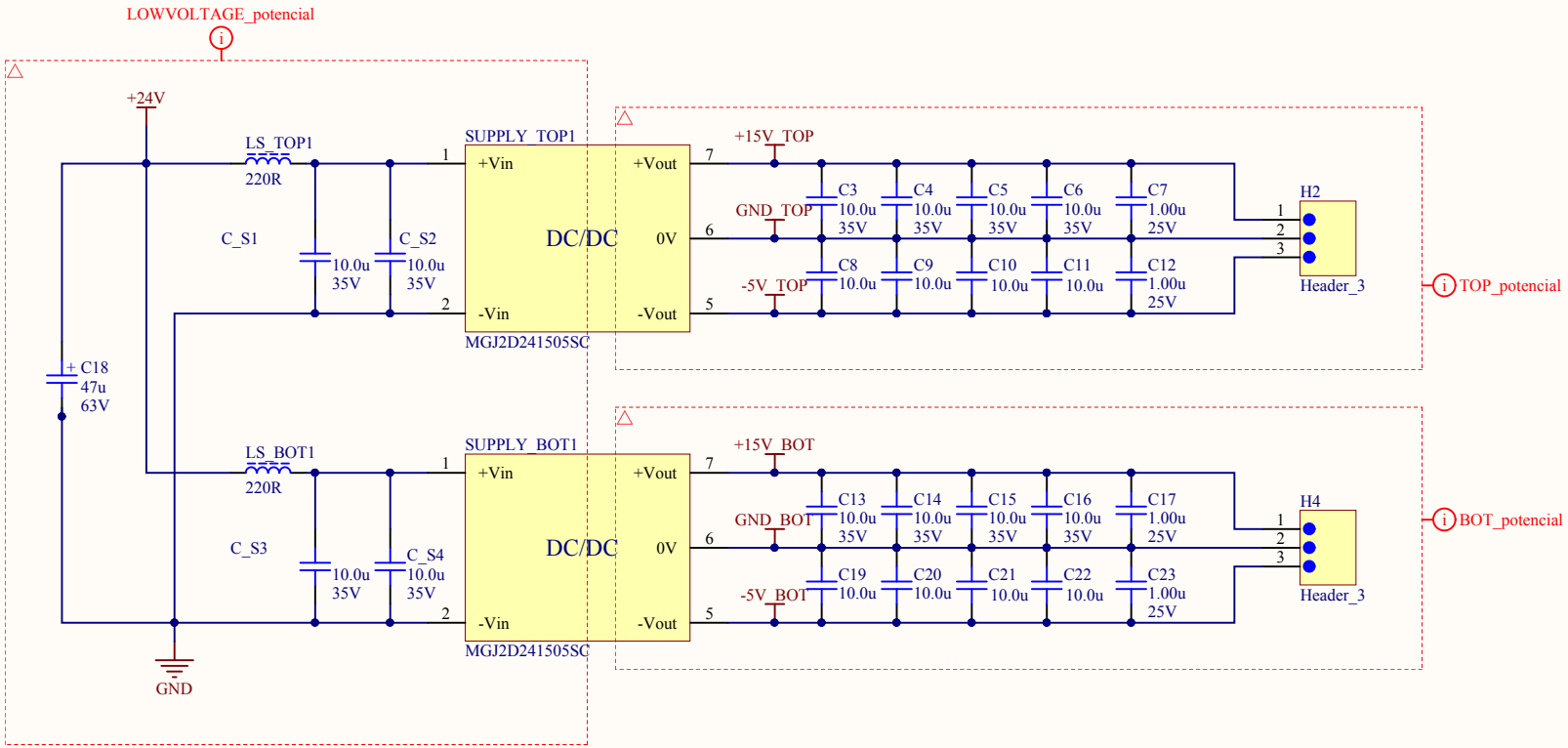
Note: Data in fields enter via project/document parameters.


HS_1
HS_2
Header_5x2
GND
+5V
R_CC_A1
10.0
C_CC_A1
100n
IC1
74LVC1G17
CORE_A1
ISO5852S-EP
IN-
IN+
RDY
RST
FLT
DESAT
GND2
OUTH
OUTL
CLAMP
Vcc1
Vcc2
GND1
Vee2
+15V_TOP
-5V_TOP
R_DES_A1
1.00k
D_DES_A_1
STTH112A
D_DES_A_2
BZT52C4V7
TOP_colector_2
TOP_colector_1
D_CL_A1
BAT46W-V
C_CL_A1
100p
100V
TOP_drain
GND_TOP
R1
5.10
R2
5.10
R3
5.10
MOD_A
Header_4x2
TOP_gate
R_LED_IN_A1
2.20k
LED_IN_A1
L1G
TOP_potencial
R_FAULT1
10.0k
R_READY1
10.0k
Designator
DR_input_board.SchDoc
A
B
FAULT
READY
RESET
R_CON1
2.20k
LED_CON1
diode
LOWVOLTAGE_potencial
Designator
DR_supply_V2.SchDoc
R_CC_B1
10.0
C_CC_B1
100n
IC2
74LVC1G17
CORE_B1
ISO5852S-EP
+15V_BOT
-5V_BOT
R_DES_B1
1.00k
D_DES_B_1
STTH112A
D_DES_B_2
BZT52C4V7
BOT_colector_2
BOT_colector_1
D_CL_B1
BAT46W-V
C_CL_B1
100p
100V
BOT_drain
GND_BOT
R4
5.10
R5
5.10
R6
5.10
MOD_B
Header_4x2
BOT_gate
R_LED_IN_B1
2.20k
LED_IN_B1
L1G
BOT_potencial
H4
Header_3
H5
Header_3
TOP_potencial
BOT_potencial
RICE
Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic
Size: A4
Date: 5.5.2019
Author: Martin Macháček
Checked by:
Approved by:
Title: Driver
Subtitle: hlavní část
Variant: [No Variations]
Nr.: 2
Revision: A1
Type:
Sheet 1 of 3
File: DR_core_board.SchDoc
Note: Data in fields enter via project/document parameters.



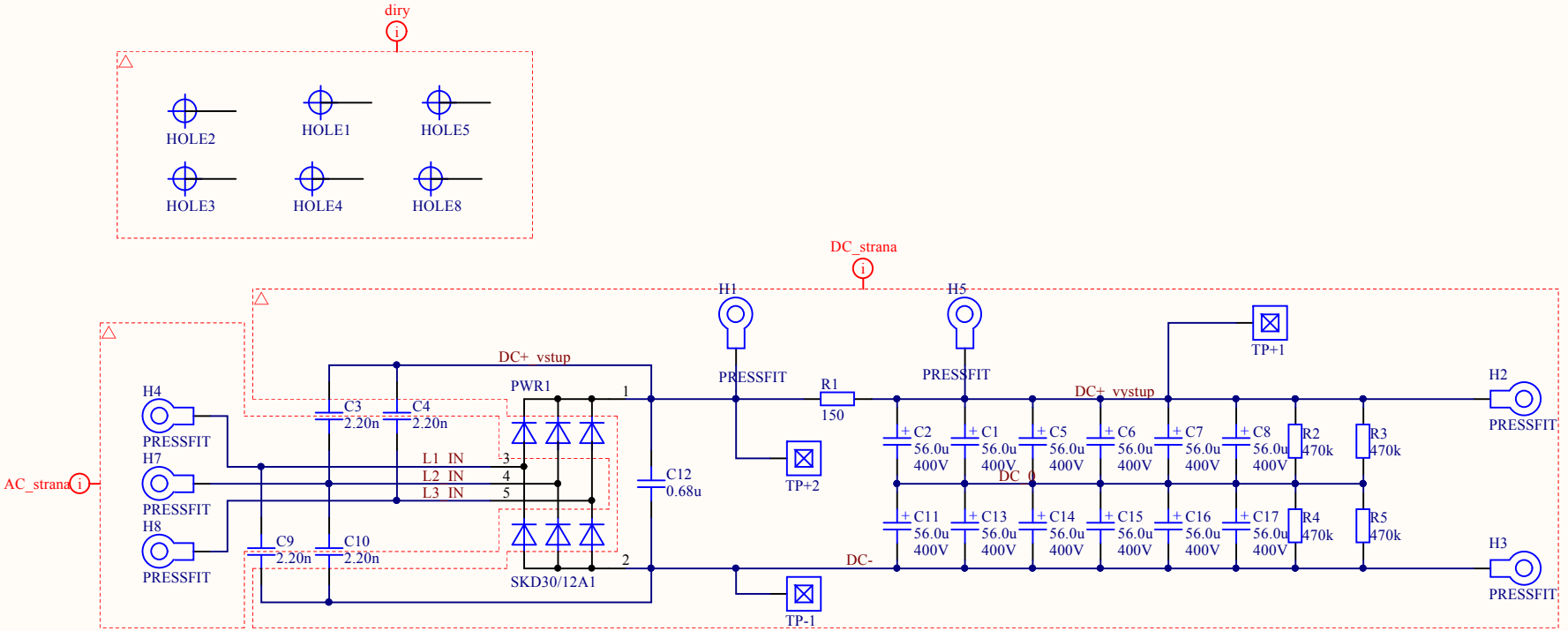
RICE Regional Innovation Centre for Electrical Engineering Univerzitni 26 306 14 Plzen Czech Republic	Size: A4	Date: 5.5.2019	Title: **Driver**
	Author: Martin Macháček		Subtitle: **vstupní část** — Variant: **[No Variations]**
	Checked by:		Nr.: **2** — Revision: **A1**
	Approved by:		Type: — Sheet 2 of 3
			File: DR_input_board.SchDoc

Note: Data in fields enter via project/document parameters.



RICE	Size: A4	Date: 5.5.2019	Title: **Driver**
Regional Innovation Centre for Electrical Engineering	Author: Martin Macháček		Subtitle: **napájení** — Variant: **[No Variations]**
Univerzitni 26 306 14 Plzen Czech Republic	Checked by:		Nr.: **2** — Revision: **A1**
	Approved by:		Type: — Sheet 3 of 3
			File: DR_supply_V2.SchDoc

Note: Data in fields enter via project/document parameters.



RICE Regional Innovation Centre for Electrical Engineering Univerzitni 26 306 14 Plzen Czech Republic	Size: A4	Date: 5.5.2019	Title: **Usměrňovač**
	Author: Martin Macháček		Subtitle: / Variant: **[No Variations]**
	Checked by:		Nr.: **3** / Revision: **A1**
	Approved by:		Type: / Sheet 1 of 1
			File: usmernovac_A4.SchDoc

Note: Data in fields enter via project/document parameters.

HOLE4
HOLE2
HOLE3
HOLE1
HOLE5
HOLE6
HOLE7
HOLE8

R200
10.0M
C92
1.00n
100V
GND

+24V
+3V3
+5V
GND

203 V_IN
201 V_IN
202 3V3
206 3V3
207 GND
208 GND
102 VCC_PWM
104 VCC_PWM
101 GND
103 GND

Power input
M1A

AGND 233 AGND
AGND 234
DACA 235 DACA
REF_2V5 236
DACB 237 DACB
DACC 238 DACC

H10
1 2
3 4
5 6
Header_3x2

Analog out
M1G

Designator
interface_vystupy.SchDoc

PWMA1 106 DR_1_A
PWMB1 105 DR_1_B
PWMA2 108 DR_2_A
PWMB2 107 DR_2_B
HV_FAULT0 111 DR_1_FLT
PWMA3 110 DR_3_A
PWMB3 109 DR_3_B
PWMA4 116 PWMA_4
PWMB4 115 PWMB_4
HV_FAULT1 112 DR_2_FLT
PWMA5 118 PWMA_5
PWMB5 117 PWMB_5
PWMA6 120 PWMA_6
PWMB6 119 PWMB_6
HV_FAULT2 122 DR_3_FLT
PWMA7 124 PWMA_7
PWMB7 123 PWMB_7
PWMA8 126
PWMB8 125
HV_FAULT3 121
GND 113
GND 114
GND

PWM I/O
M1C

DR_1_A
DR_1_B
DR_2_A
DR_2_B
DR_1_FLT
DR_3_A
DR_3_B
DR_2_FLT
DR_3_FLT
ERR_LOOP
COM_PORT_1
COM_PORT_2

RELE_1
RELE_2
RELE_3
STYK_1
STYK_2
STYK_3
DR_2_RDY
DR_2_RST
DR_1_RDY
DR_1_RST
DR_3_RDY
DR_3_RST
VENT_1
VENT_2

Designator
interface_tlacitka_kontrolky.SchDoc

KONT_5
KONT_4
KONT_3
KONT_2
KONT_1
TLAC_1
TLAC_2
TLAC_3
TLAC_4
TLAC_5
TLAC_6
FIO_4
FIO_3
FIO_2
FIO_1
ERR_LOOP
+3V3
GND

137 nRESET
138 CLK_EXT_IN
139 GIO16
140 GIO17
141 GIO18
142 GIO19
143 GIO20
144 GIO21
145 GIO22
146 GIO23
147 GIO24
148 GIO25
149 GIO26
150 GIO27
151 FIN18/GIO6/PWMA4
152 FIN19/GIO7/PWMB4
156 FIO17
155 FIO16
158 FIO15
157 FIO14
160 FIO13
159 FIO12
162 FIO11
161 FIO10
164 FIO9
163 FIO8
166 FIO7
165 FIO6
168 FIO5
167 FIO4
170 FIO3
169 FIO2
172 FIO1
171 FIO0
154 3V3
153 GND

MCU+FPGA I/O
M1D

Designator
Interface_napajeni.SchDoc

Default FPGA input only or can be switched to PWM4 GPIOs of MCU

H11
GND
1 2 FIO_4
3 4 FIO_3
5 6 FIO_2
7 8 FIO_1
9 10 PWMB_4
11 12 PWMA_4
13 14 PWMB_5
15 16 PWMA_5
17 18 PWMB_6
19 20 PWMA_6
21 22 PWMB_7
23 24 PWMA_7
25 26 AD_IN_0
27 28 AD_IN_1
29 30 AD_IN_2
31 32 AD_IN_3
33 34 AD_IN_4
35 36 AD_IN_5
37 38 AD_IN_6
39 40 AD_IN_7

Header_20x2

255 nRNG_10V
GND 256 AGND
257 V0+
258 V0-
259 V1+
260 V1-
261 V2+
262 V2-
263 V3+
264 V3-
265 V4+
266 V4-
267 V5+
268 V5-
269 V6+
270 V6-
271 V7+
272 V7-

Ext. ADC
M1H

+3V3 304 3V3
306 3V3
GND 301 GND
302 GND
GND 339 GND
340 GND

303 EXTD15
305 EXTD14
307 EXTD13
309 EXTD12
311 EXTD11
313 EXTD10
315 EXTD09
317 EXTD08
319 EXTD07
321 EXTD06
323 EXTD05
325 EXTD04
327 EXTD03
329 EXTD02
331 EXTD01
333 EXTD00
EXTA00 334
EXTA01 332
EXTA02 330
EXTA03 328
EXTA04 326
EXTA05 324
EXTA06 322
EXTA07 320
EXTA08 318
EXTA09 316
EXTA10 314
EXTA11 312
EXTA12 310
EXTA13 308
nEXTCS 337
nEXTWR 338
nEXTRD 336
335 EXT_IRQ/GPIO57

Ext. module
Usable as GPIO
M1I

Designator
Interface_komunikace.SchDoc

SCIRXD_A/GPIO64 133 USB_RX
SCITXD_A/GPIO65 134 USB_TX
SCIRXD_D/GPIO94 135 SCIRX_D
SCITXD_D/GPIO93 136 SCITX_D
SDA_A/GPIO42 132 SDA_A
SCL_A/GPIO43 131 SCL_A
CANRX_A/GPIO62 129 CAN_RX
CANTX_A/GPIO63 130 CAN_TX
nSPI_CS1 209 SPI_CS1
nSPI_CS2 212 SPI_CS2
nSPI_CS3 211 SPI_CS3
nSPI_CS4 214 SPI_CS4
SPISIMO 213 SPI_SIMO
SPISOMI 216 SPI_SOMI
SPICLK 215 SPI_CLK
3V3 128
GND 210
GND 127

USB_RX
USB_TX
SCIRX_D
SCITX_D
SDA_A
SCL_A
CAN_RX
CAN_TX
SPI_CS1
SPI_CS2
SPI_CS3
SPI_CS4
SPI_SIMO
SPI_SOMI
SPI_CLK
COM_PORT_1
COM_PORT_2

COM_PORT_1
COM_PORT_2

Serial I/O
Usable as GPIO
Usable as GPIO with hardware changes
GND +3V3
M1B

GND
AGND 217
AGND 218
AIN0B+ 219 AN_TEMP_1
AIN0B- 220
AIN1B+ 221 AN_TEMP_2
AIN1B- 222
AIN2B+ 223 AN_TEMP_3
AIN2B- 224
AIN3B+ 225 AN_TEMP_4
AIN3B- 226
AIN4B+ 227
AIN4B- 228
AIN5B+ 229
AIN5B- 230
AIN6B+ 231
AIN6B- 232

S/H C
S/H A

Int. ADC
M1E

Designator
Interface_teploty.SchDoc

TEMP_1
TEMP_2
TEMP_3
TEMP_4

GND
AGND 239
AGND 240
AIN0A- 241 AN_I1
AIN0A- 242
AIN1A- 243 AN_U1
AIN1A- 244
AIN2A- 245 AN_I3
AIN2A- 246
AIN3A- 247 AN_I2
AIN3A- 248
AIN4A- 249 AN_U2
AIN4A- 250
AIN5A- 251 AN_U3
AIN5A- 252
AIN6A- 253 AN_SUPP
AIN6A- 254

S/H B
S/H D

Int. ADC
M1F

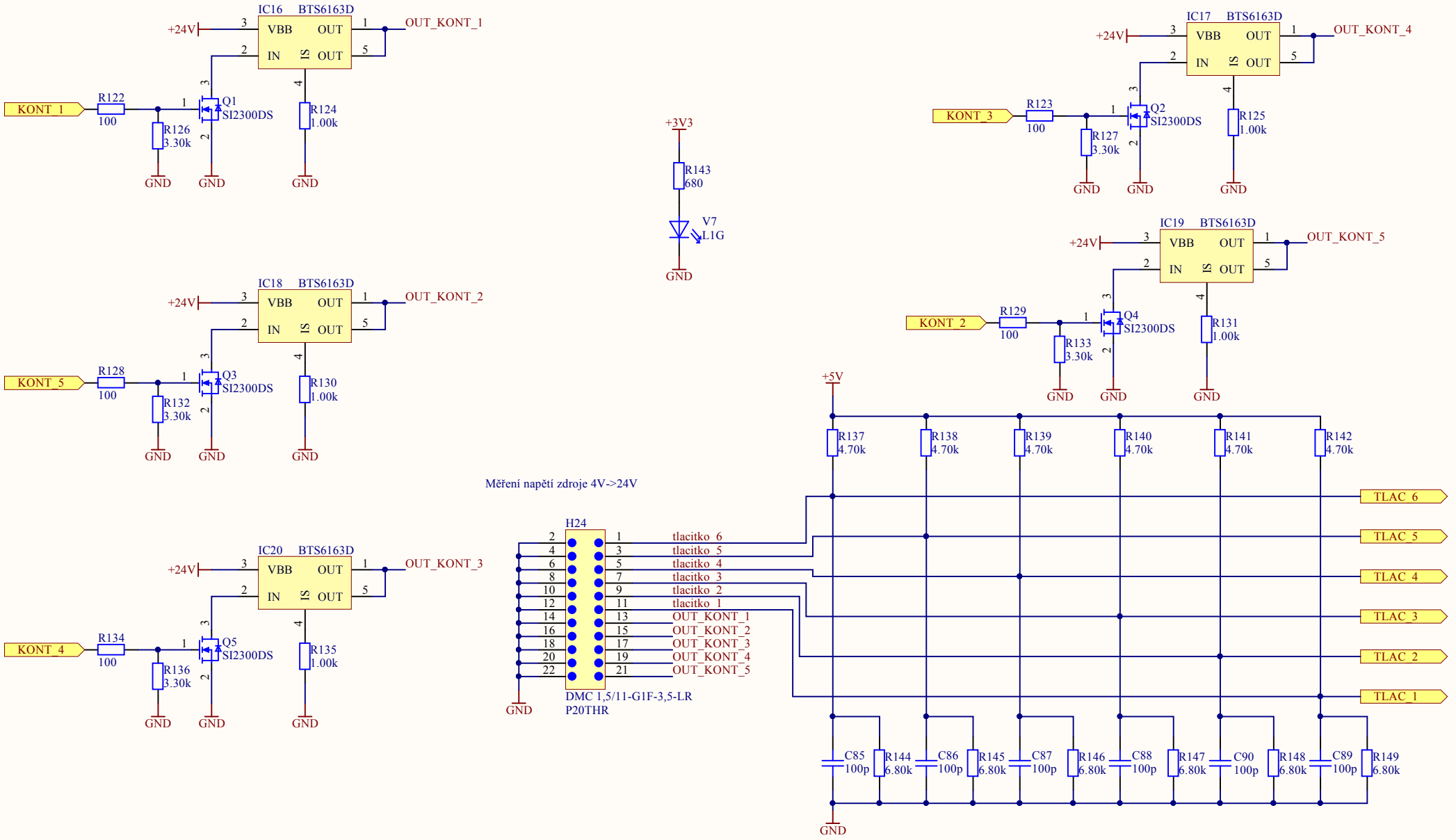
Designator
Interface_mereni.SchDoc

AN_OUT_I1
AN_OUT_U1
AN_OUT_I3
AN_OUT_I2
AN_OUT_U2
AN_OUT_U3
AN_OUT_SUPPLY

RICE
Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

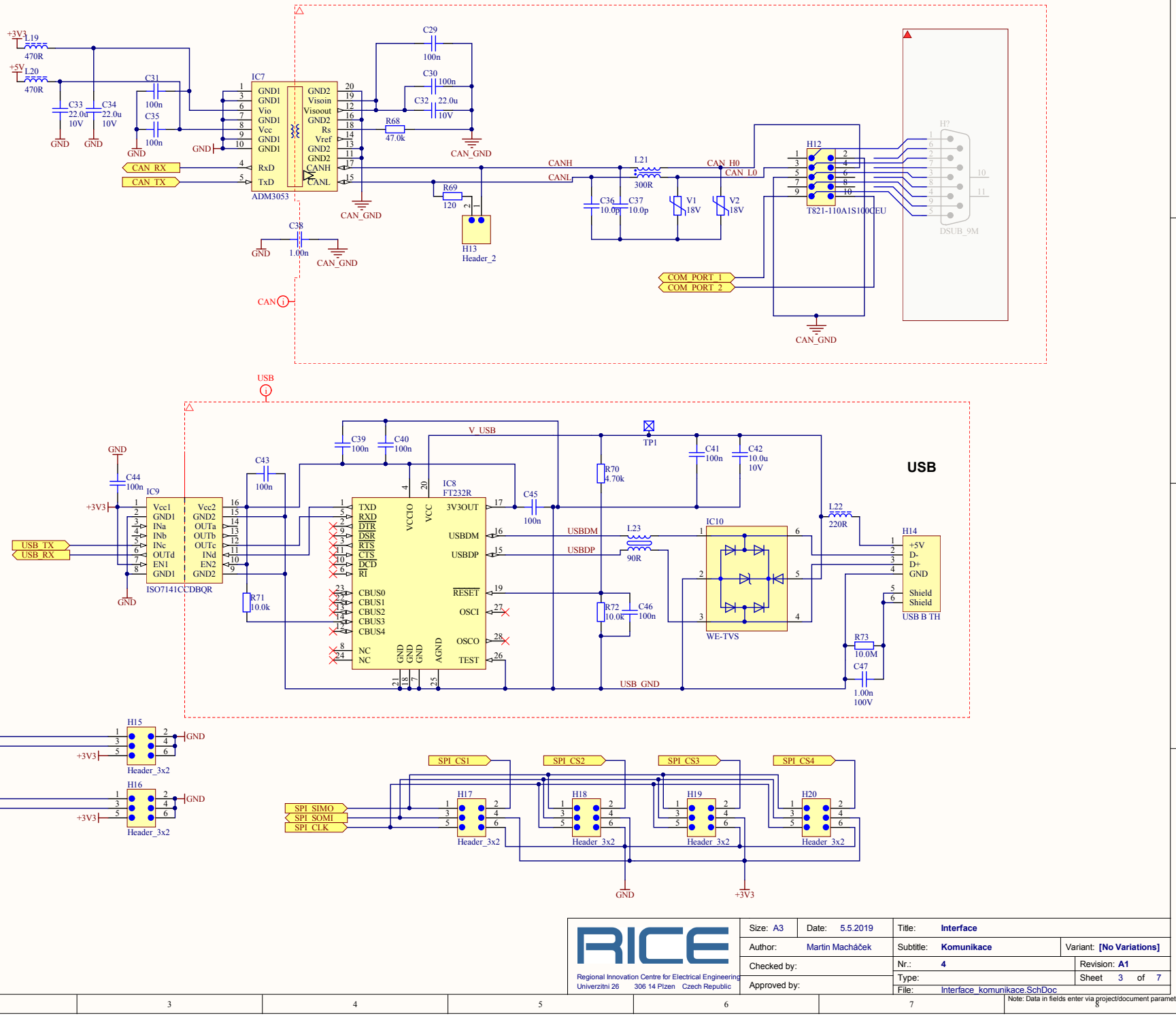
Size: A3	Date: 5.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Sdružující část**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 1 of 7
		File: interface_komplet.SchDoc	

Note: Data in fields enter via project/document parameters.



RICE	Size: A4	Date: 5.5.2019	Title: **Interface**
Regional Innovation Centre for Electrical Engineering Univerzitni 26 306 14 Plzen Czech Republic	Author: Martin Macháček		Subtitle: **Tlačítka a kontrolky** — Variant: **[No Variations]**
	Checked by:		Nr.: **4** — Revision: **A1**
	Approved by:		Type: — Sheet 2 of 7
			File: Interface_tlacitka_A4.SchDoc

Note: Data in fields enter via project/document parameters.

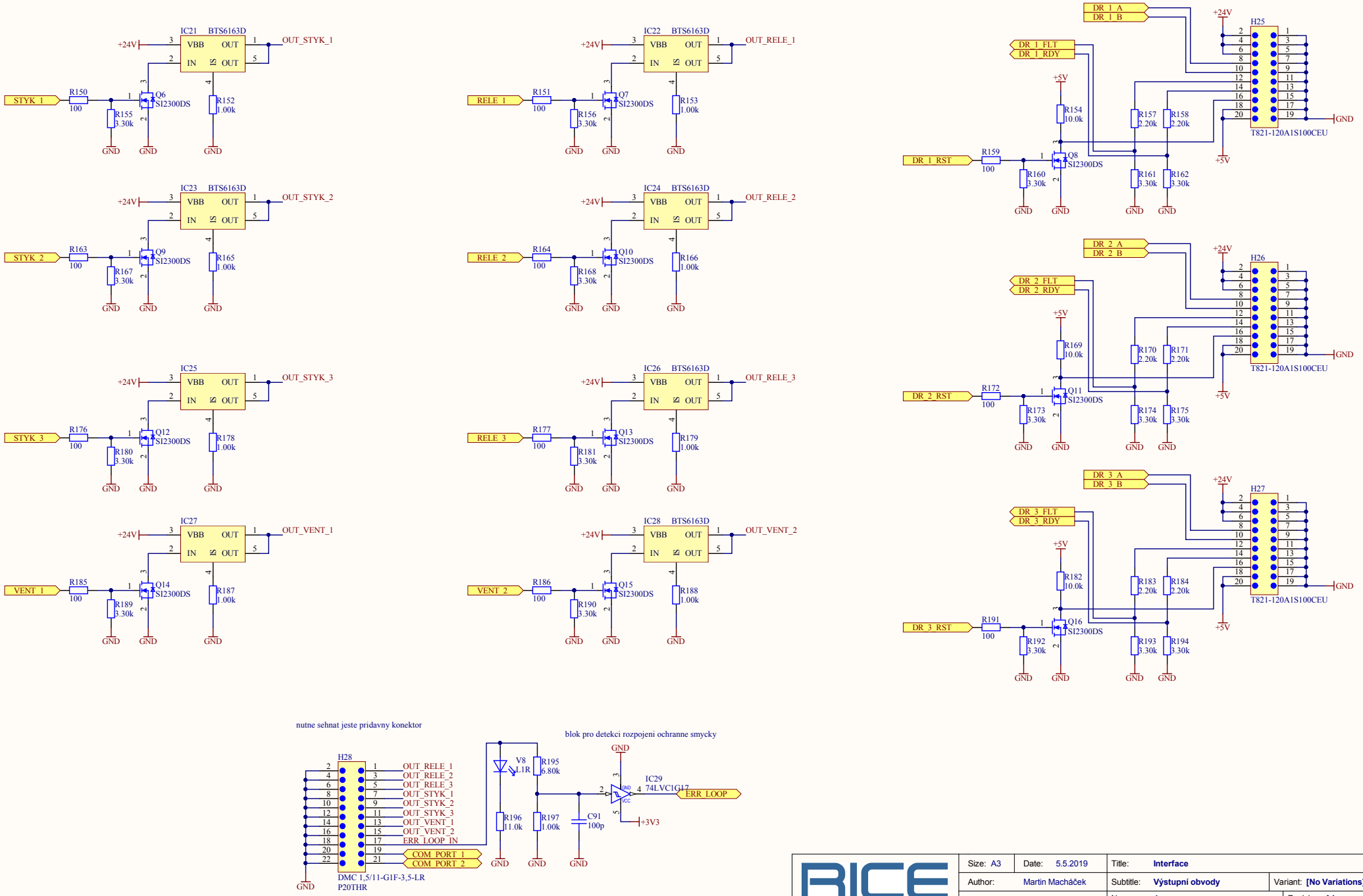


RICE

Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

Size: A3	Date: 5.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Komunikace**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 3 of 7
		File: Interface_komunikace.SchDoc	

Note: Data in fields enter via project/document parameters.

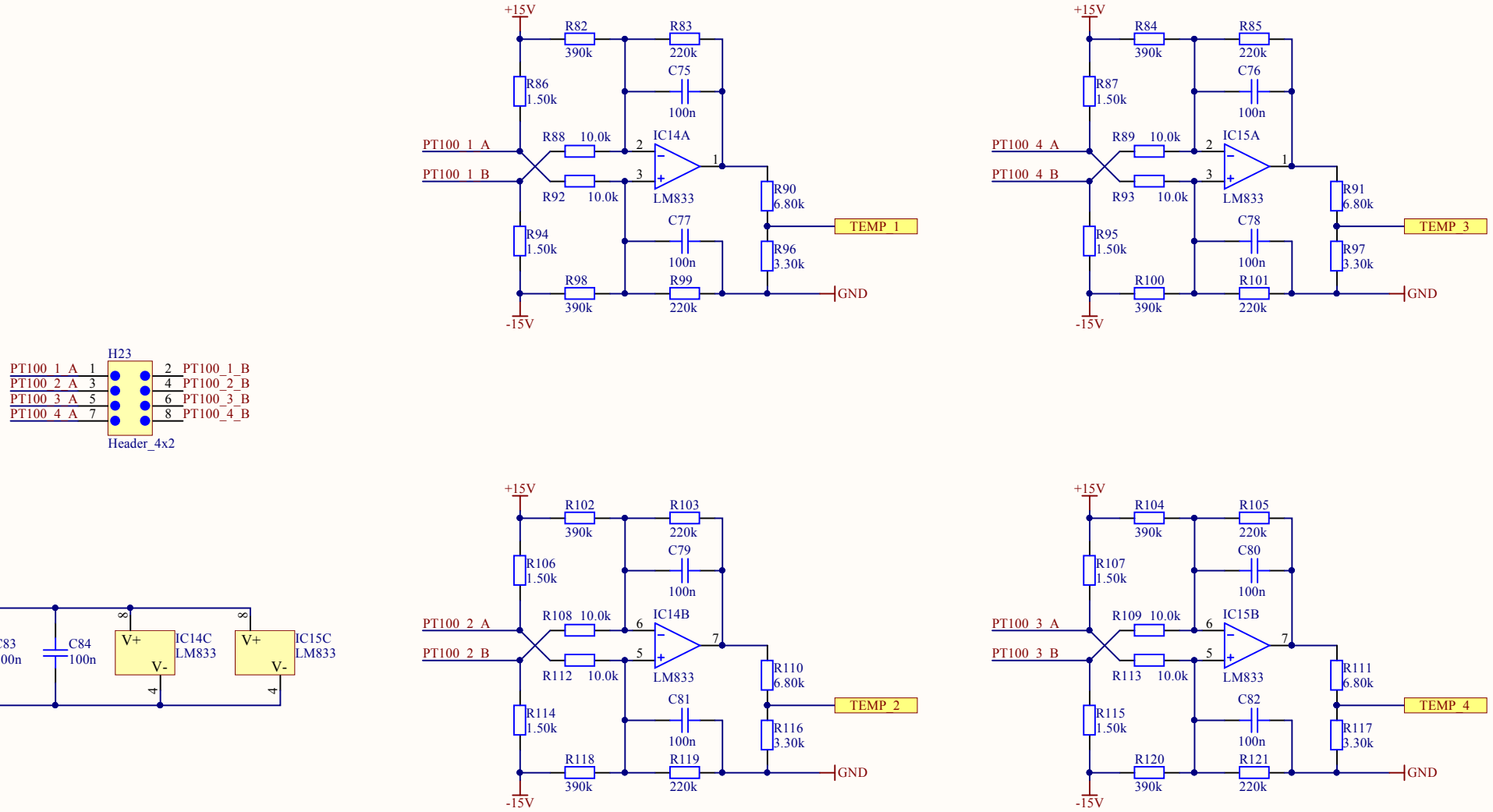


RICE

Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

Size: A3	Date: 5.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Výstupní obvody**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 4 of 7
		File: interface_vystupy.SchDoc	

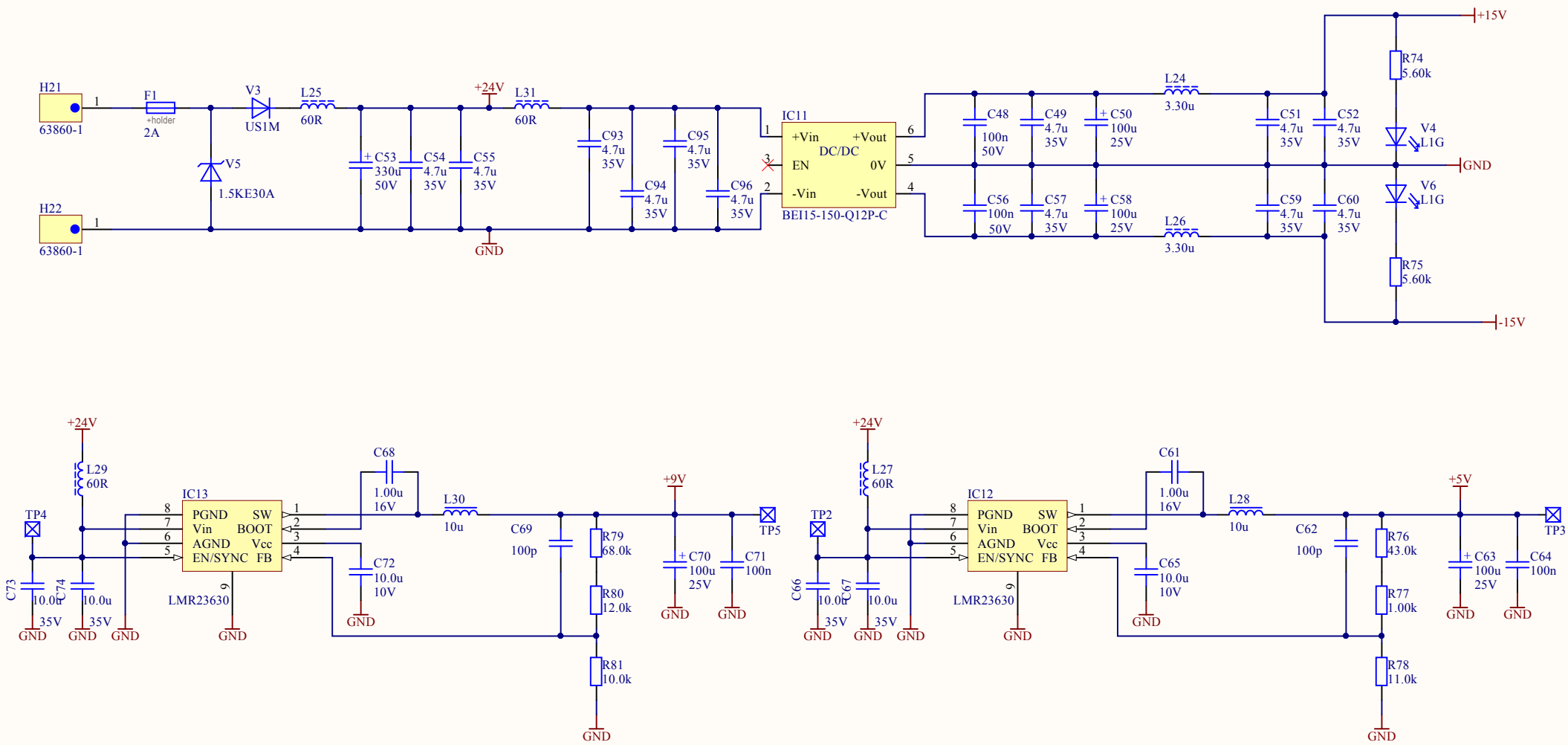
Note: Data in fields enter via project/document parameters.



RICE
Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

Size: A4	Date: 5.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Měření teplot**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 5 of 7
		File: Interface_teploty_A4.SchDoc	

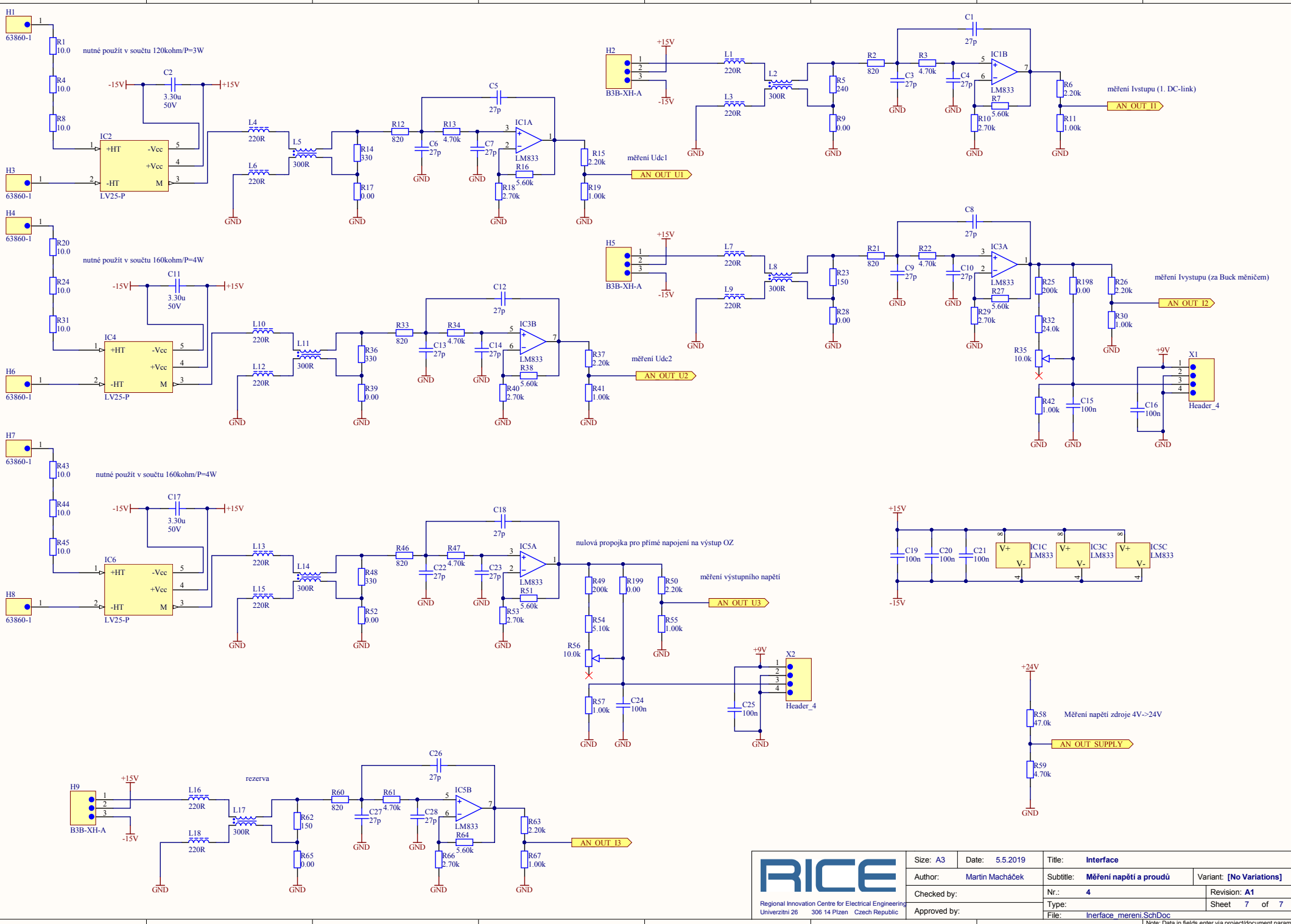
Note: Data in fields enter via project/document parameters.



RICE
Regional Innovation Centre for Electrical Engineering
Univerzitni 26 306 14 Plzen Czech Republic

Size: A4	Date: 28.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Napájení**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 6 of 7
		File: Interface_napajeni_A4.SchDoc	

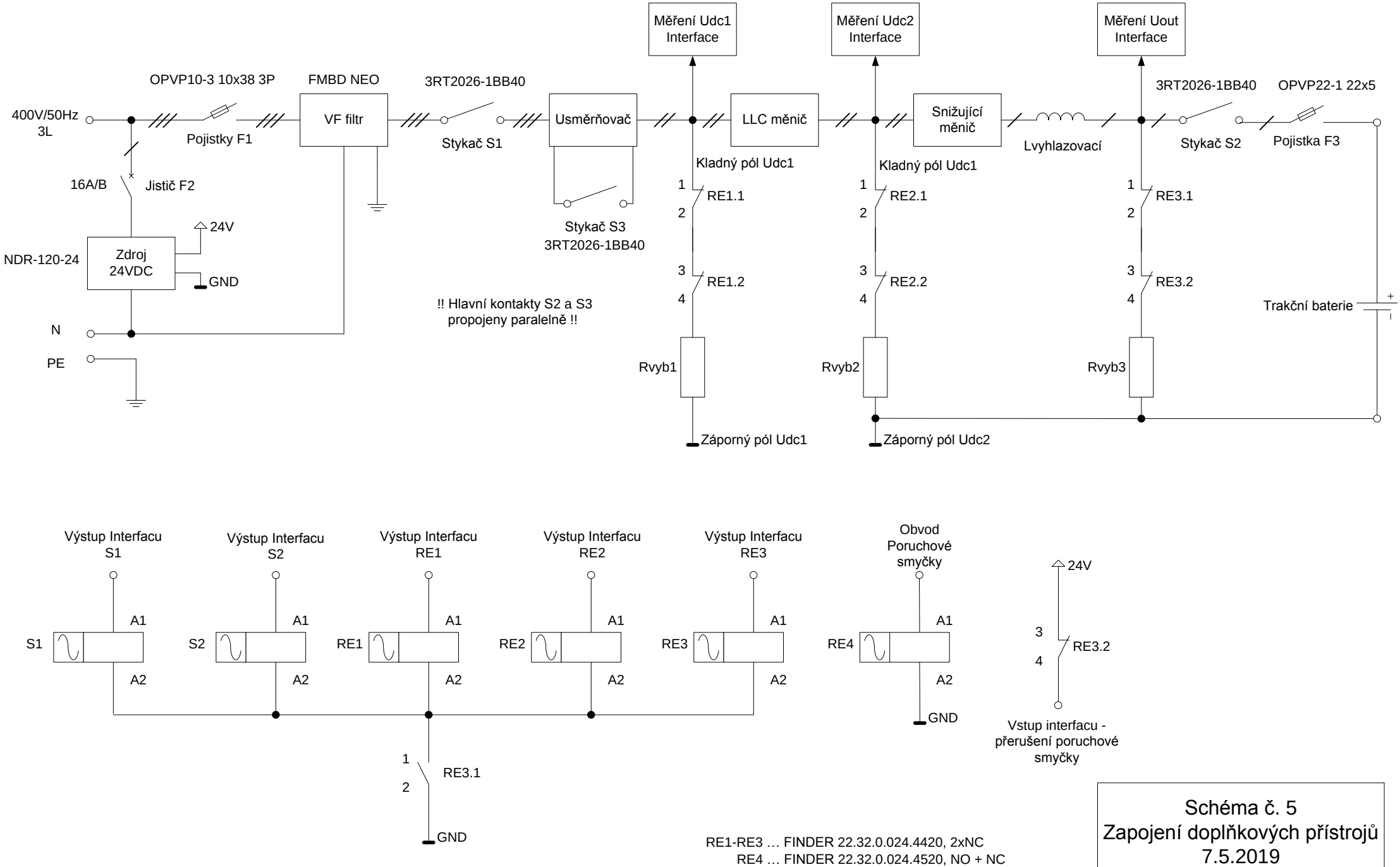
Note: Data in fields enter via project/document parameters.



RICE
Regional Innovation Centre for Electrical Engineering
Univerzitní 26 306 14 Plzen Czech Republic

Size: A3	Date: 5.5.2019	Title: **Interface**	
Author: Martin Macháček		Subtitle: **Měření napětí a proudů**	Variant: **[No Variations]**
Checked by:		Nr.: **4**	Revision: **A1**
Approved by:		Type:	Sheet 7 of 7
		File: Inerface_mereni.SchDoc	

Note: Data in fields enter via project/document parameters.



RE1-RE3 … FINDER 22.32.0.024.4420, 2xNC
RE4 … FINDER 22.32.0.024.4520, NO + NC

Schéma č. 5
Zapojení doplňkových přístrojů
7.5.2019
Martin Macháček